

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-75214
(P2014-75214A)

(43) 公開日 平成26年4月24日(2014.4.24)

| | | |
|-----------------------|-------------|-------------|
| (51) Int. Cl. | F I | テーマコード (参考) |
| HO1J 1/34 (2006.01) | HO1J 1/34 C | 5C030 |
| HO1J 37/073 (2006.01) | HO1J 37/073 | 5C235 |

審査請求 未請求 請求項の数 10 O L (全 12 頁)

| | | | |
|-----------|------------------------------|----------|--|
| (21) 出願番号 | 特願2012-221001 (P2012-221001) | (71) 出願人 | 504139662 国立大学法人名古屋大学 愛知県名古屋市千種区不老町1番 |
| (22) 出願日 | 平成24年10月3日 (2012.10.3) | (71) 出願人 | 504151365 大学共同利用機関法人 高エネルギー加速器研究機構 茨城県つくば市大穂1番地1 |
| | | (74) 代理人 | 100087723 弁理士 藤谷 修 |
| | | (72) 発明者 | 金 秀光 愛知県名古屋市千種区不老町1番 国立大学法人名古屋大学内 |
| | | (72) 発明者 | 竹田 美和 愛知県名古屋市千種区不老町1番 国立大学法人名古屋大学内 |

最終頁に続く

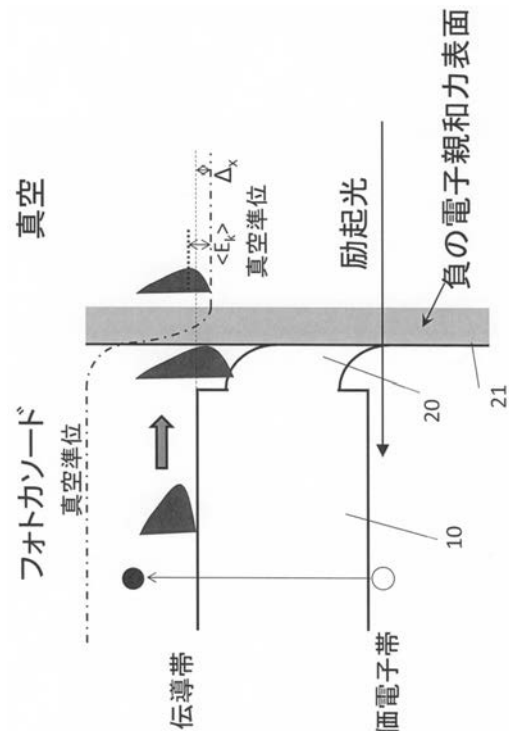
(54) 【発明の名称】 半導体フォトカソード

(57) 【要約】

【課題】半導体フォトカソードのエミタンスを小さくすること。

【解決手段】GaAs層を電子の光励起層10とした半導体フォトカソードである。光励起層10の表面に、光励起層のバンドギャップよりも小さいバンドギャップを有した半導体から成り、その表面の電子親和力を負の範囲で、光励起層の電子親和力に対して、絶対値を小さくする方向に調整する電子親和力調整層20を設けた。電子親和力調整層は、In_xGa_{1-x}As(0<x<1)であって、In組成比xは、表面の電子親和力を負の範囲であって、光励起層の電子親和力に対して、絶対値を小さくする範囲の組成比である。電子親和力調整層のIn組成比xは、0より大きく、0.47以下が望ましい。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

GaAs層を電子の光励起層とした半導体フォトカソードにおいて、前記光励起層の表面に、前記光励起層のバンドギャップよりも小さいバッドギャップを有した半導体から成り、その表面の電子親和力を負の範囲で、前記光励起層の電子親和力に対して、絶対値を小さくする方向に調整する電子親和力調整層を設けたことを特徴とする半導体フォトカソード。

【請求項 2】

前記電子親和力調整層は、 $In_x Ga_{1-x} As_{1-y} P_y$ ($0 < x < 1, 0 < y < 1$)であることを特徴とする請求項 1 に記載の半導体フォトカソード。

10

【請求項 3】

前記電子親和力調整層は、 $In_x Ga_{1-x} As$ ($0 < x < 1$)であることを特徴とする請求項 1 に記載の半導体フォトカソード。

【請求項 4】

前記電子親和力調整層の In 組成比 x 、P 組成比 y は、表面の電子親和力を負の範囲であって、前記光励起層の電子親和力に対して、絶対値を小さくする範囲の組成比であることを特徴とする請求項 2 に記載の半導体フォトカソード。

【請求項 5】

前記電子親和力調整層の In 組成比 x は、表面の電子親和力を負の範囲であって、前記光励起層の電子親和力に対して、絶対値を小さくする範囲の組成比であることを特徴とする請求項 3 に記載の半導体フォトカソード。

20

【請求項 6】

前記電子親和力調整層の In 組成比 x 、P 組成比 y は、前記光励起層の伝導帯の底のエネルギー準位と前記電子親和力調整層の表面電子に対する真空準位とを等しくする組成比であることを特徴とする請求項 4 に記載の半導体フォトカソード。

【請求項 7】

前記電子親和力調整層の In 組成比 x は、前記光励起層の伝導帯の底のエネルギー準位と前記電子親和力調整層の表面電子に対する真空準位とを等しくする組成比であることを特徴とする請求項 5 に記載の半導体フォトカソード。

【請求項 8】

前記電子親和力調整層の In 組成比 x は、0 より大きく、0.47 以下であることを特徴とする請求項 3 に記載の半導体フォトカソード。

30

【請求項 9】

前記電子親和力調整層の厚さは、前記光励起層の伝導帯の底のエネルギー準位と前記電子親和力調整層の表面電子に対する真空準位とを等しくする厚さであることを特徴とする請求項 1 乃至請求項 8 の何れか 1 項に記載の半導体フォトカソード。

【請求項 10】

前記電子親和力調整層は p 伝導型であることを特徴とする請求項 1 乃至請求項 9 の何れか 1 項に記載の半導体フォトカソード。

【発明の詳細な説明】

40

【技術分野】

【0001】

本発明は、エミタンスを最小化した半導体フォトカソードに関する。

【背景技術】

【0002】

半導体フォトカソードとして、下記特許文献 1、2 に記載のものが知られている。特許文献 1 では、AlGaAs バッファ層上に電子を励起させる GaAs 層を形成し、その上に CsO から成る層を形成している。CsO を GaAs 層にコーティングすることにより、GaAs と CsO との界面に形成される障壁を低くして、GaAs において光励起された電子が真空中に放出され易くしている。また、特許文献 2 では、同様に、GaAs 層の

50

表面にCsOを形成して、負の電子親和力を実現することで、GaAsにおいて光励起された電子が真空中に放出され易くしている。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2000-123716

【特許文献2】特開2009-266809

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかしながら、特許文献1、2のように、単に、GaAsとCsOとの界面の障壁を低くしたり、CsOの表面の電子親和力を負とするだけでは、電子の放出に関する外部量子効率向上のもの、エミタンスは小さくならないという問題がある。

【0005】

そこで、本発明は、上記の課題を解決するために成されたものであり、その目的は、電子の放出に関する外部量子効率を高くしたまま、エミタンスを低減させることを目的とする。

【課題を解決するための手段】

【0006】

本発明は、GaAs層を電子の光励起層とした半導体フォトカソードにおいて、光励起層の表面に、光励起層のバンドギャップよりも小さいバンドギャップを有した半導体から成り、その表面の電子親和力を負の範囲で、光励起層の電子親和力に対して、絶対値を小さくする方向に調整する電子親和力調整層を設けたことを特徴とする半導体フォトカソードである。

【0007】

本発明において、電子親和力調整層は、 $In_x Ga_{1-x} As_{1-y} P_y$ ($0 < x < 1, 0 < y < 1$)とすることができる。また、電子親和力調整層は、 $In_x Ga_{1-x} As$ ($0 < x < 1$)とすることが望ましい。電子親和力調整層を、 $In_x Ga_{1-x} As_{1-y} P_y$ ($0 < x < 1, 0 < y < 1$)とする場合には、電子親和力調整層のIn組成比x、P組成比yは、

表面の電子親和力を負の範囲であって、光励起層の電子親和力に対して、絶対値を小さくする範囲の組成比とすることが望ましい。また、電子親和力調整層を $In_x Ga_{1-x} As$ ($0 < x < 1$)とする場合には、電子親和力調整層のIn組成比xは、表面の電子親和力を負の範囲であって、光励起層の電子親和力に対して、絶対値を小さくする範囲の組成比とすることが望ましい。

【0008】

さらに、本発明において、電子親和力調整層を $In_x Ga_{1-x} As_{1-y} P_y$ ($0 < x < 1, 0 < y < 1$)とする場合には、電子親和力調整層のIn組成比x、P組成比yは、光励起層の伝導帯の底のエネルギー準位と電子親和力調整層の表面電子に対する真空準位とを等しくする組成比であることが望ましい。また、電子親和力調整層を $In_x Ga_{1-x} As$ ($0 < x < 1$)とする場合には、電子親和力調整層のIn組成比xは、光励起層の伝導帯の底のエネルギー準位と電子親和力調整層の表面電子に対する真空準位とを等しくする組成比であることが望ましい。さらに、電子親和力調整層を $In_x Ga_{1-x} As$ ($0 < x < 1$)とする場合には、電子親和力調整層のIn組成比xは、0より大きく、0.47以下とすることが望ましい。

【0009】

また、本発明において、電子親和力調整層の厚さは、光励起層の伝導帯の底のエネルギー準位と電子親和力調整層の表面電子に対する真空準位とを等しくする厚さであることが望ましい。また、電子親和力調整層はp伝導型とすることが望ましい。

10

20

30

40

50

【0010】

本発明において、光励起層であるGaAs層は、素子の基板であっても良い。また、基板をGaPとし、バッファ層を $Al_y Ga_{1-y} As_{1-x} P_x$ 、又は、 $GaAs_{1-x} P_x$ とし、そのバッファ層の上に光励起層であるGaAs層を形成しても良い。バッファ層に、 $Al_y Ga_{1-y} As_{1-x} P_x$ を用いた場合には、 $0 < x < 0.3$ 、 $0 < y < 1$ とすることが望ましい。また、バッファ層に $GaAs_{1-x} P_x$ を用いた場合には、 $0 < x < 0.3$ とすることが望ましい。この場合には、光励起層であるGaAs層の結晶性を向上させることができると共に、バンドギャップを大きくして、基板の裏面から励起光を入射させた場合に、バッファ層を通過してバッファ層では励起光の吸収が起こらないようにすることができる。

10

【発明の効果】

【0011】

本発明は、GaAs層から成る電子の光励起層の表面に、光励起層のバンドギャップよりも小さいバンドギャップを有した半導体から成り、その表面の電子親和力を負の範囲で、光励起層の電子親和力に対して、絶対値を小さくする方向に調整する電子親和力調整層を設けたている。このために、光励起層の伝導帯の最小エネルギーレベル（伝導帯の底）に対して真空準位は低い（負の電子親和力）レベルにあり、且つ、光励起層の伝導帯の最小エネルギーレベルと真空レベルとの差が、GaAs層だけを設けた場合に比べて、小さくできる。この結果、エミタンスを極めて小さくすることができる。

【図面の簡単な説明】

20

【0012】

【図1】本発明の具体的な実施例1に係る半導体フォトカソードの層構造を示した構成図。

【図2】本発明の半導体フォトカソードの原理を示したエネルギーダイヤグラム。

【図3】化合物半導体の格子定数とエネルギーバンドギャップとの関係を示した特性図。

【図4】実施例1に係る半導体フォトカソードのエミタンスと励起レーザ光のスポット径との関係を波長をパラメータとして表した測定図。

【図5】実施例1に係る半導体フォトカソードから放出された電子の横方向エネルギーと励起レーザ光の波長との関係を示した測定図。

【図6】本発明の具体的な実施例2に係る半導体フォトカソードの層構造を示した構成図。

30

【図7】従来例に係る半導体フォトカソードの原理を示したエネルギーダイヤグラム。

【図8】従来例に係る半導体フォトカソードのエミタンスと励起レーザ光のスポット径との関係を波長パラメータとして表した測定図。

【図9】従来例に係る半導体フォトカソードの出力された電子の横方向エネルギーと励起レーザ光の波長との関係を示した測定図。

【発明を実施するための形態】

【0013】

以下、本発明を具体的な実施例に基づいて説明する。本発明は、下記の実施例に限定されるものではない。

40

【実施例1】

【0014】

実施例1に係る半導体フォトカソード1は、図1に示すように、光励起層10であるp型GaAs基板と、その光励起層10の表面に形成された電子親和力調整層である厚さ5nmのp型の $In_{0.12}Ga_{0.88}As$ から成る表面層20とから構成されている。表面層20の表面21からレーザ光が入射してp型GaAsにおいて電子が励起されて、表面層20の表面21から外部に電子ビームが出力される。

【0015】

次に、実施例1の半導体フォトカソード1の原理について説明する。図2は、実施例1のp型GaAs基板の光励起層10上に $In_{0.12}Ga_{0.88}As$ の表面層20が形成されて

50

いる場合のエネルギーダイヤグラムである。また、図7は、 $\text{In}_{0.12}\text{Ga}_{0.88}\text{As}$ の表面層20を有さないp型GaAs基板の光励起層10のみで半導体フォトカソードを構成した場合のエネルギーダイヤグラムである。光励起層10がp型GaAsで形成されているので、表面の電子親和力は負となり、表面の電子に対する真空準位は、p型GaAsの伝導帯の底よりも低い準位となる。レーザにより励起された電子群は、表面に拡散する過程で、格子散乱によりエネルギーの低いレベルに緩和し、電子群の平均エネルギーは減少する。この電子群のうち、真空準位よりも高いエネルギーを有する電子が、外部に出力される。出力された電子群の平均エネルギーは $\langle E_k \rangle$ となる。放出された電子群の平均エネルギー $\langle E_k \rangle$ は真空準位に依存するため、p型GaAsにおいて励起され、放出された電子群の平均エネルギー $\langle E_k \rangle$ は、表面のGaAs層が決める負の電子親和力の大きさ $| \chi_x |$ に依存する。

【0016】

一方、本実施例1では、p型GaAsの光励起層10の表面に、電子親和力調整層である $\text{In}_{0.12}\text{Ga}_{0.88}\text{As}$ の表面層20を形成したので、そのエネルギーダイヤグラム及び電子のエネルギー分布は、図2に示すようになる。すなわち、 $\text{In}_{0.12}\text{Ga}_{0.88}\text{As}$ の表面層20を設けることで、真空準位を図7の場合に比べて、上昇させることができる。すなわち、p型GaAsの電子に対する電子親和力の絶対値 $| \chi_x |$ を小さくすることができる。本実施例では、In組成比 x を0.12とし、厚さを5nmとすることで、 $\text{In}_{0.12}\text{Ga}_{0.88}\text{As}$ の表面層20の表面電子に対する真空準位を、光励起層10のp型GaAsの伝導帯の底と同一レベルにすることができた。

【0017】

この結果、p型GaAsの光励起層10で励起された電子群が外部に出力された際、真空準位に対する平均エネルギー $\langle E_k \rangle$ を小さくすることができる。換言すれば、電子親和力調整層である $\text{In}_{0.12}\text{Ga}_{0.88}\text{As}$ の表面層20を用いずに、p型GaAsの光励起層10だけの場合に比べて、エミタンスを減少させることができる。

エミタンス $\epsilon_{n,rms}$ は、(1)式で表される。 x はレーザスポット径、 $\langle E_{kx} \rangle$ は出力される電子群の平均横方向エネルギー($\langle E_{kx} \rangle = \langle E_k \rangle / 3$)、 m_e は電子の静止質量、 c は光速である。すなわち、電子群の平均横方向エネルギー $\langle E_{kx} \rangle$ を小さくすれば、エミタンスは小さくできる。

【数1】

$$\epsilon_{n,rms} = \sigma_x \sqrt{\frac{2\langle E_{kx} \rangle}{m_e c^2}} \quad \dots(1)$$

【0018】

図4は、実施例1に係る半導体フォトカソード1のエミタンスの測定結果である。励起レーザ光のスポットの直径が1.15mmにおいて、励起レーザ光の波長が785nmのとき、エミタンス0.08 mm mradが得られた。また、波長633nmでは、エミタンス0.10 mm mradが得られ、波長544nmでは、エミタンス0.14 mm mradが得られた。

【0019】

これに対して、p型GaAsの光励起層10だけからなる半導体フォトカソードの場合には、図8に示すように、スポットの直径が1.15mmにおいて、励起レーザ光の波長が785nmのとき、エミタンスは0.12 mm mradであった。また、波長544nmでは、エミタンスは0.16 mm mradであった。すなわち、電子親和力調整層を設けた場合には、その層を設けない場合に比べて、エミタンスを、波長785nmにおいて、2/3に、波長544nmにおいて、7/8に、それぞれ、低減させることができた。ただし、図8の従来例の特性は、Matsuba, Y. Honda, X.G. JIN et al., JJAP 51 (2012) #046402に記載の特性である。

【0020】

10

20

30

40

50

実施例 1 に係る半導体フォトカソード 1 から出力される電子ビームの平均横方向エネルギー (MTE) を測定した。その結果を図 5 に示す。図 5 から明らかなように、本実施例の半導体フォトカソード 1 の場合には、励起レーザ光の波長が 785 nm のとき MTE は 20 meV (± 2 meV) であり、波長が 633 nm のとき MTE は 36 meV (± 6 meV) であり、波長が 544 nm では MTE が 46 meV (± 7 meV) であった。

【0021】

また、p 型 GaAs の光励起層 10 nm を用いた従来例の半導体フォトカソードの測定結果を、図 9 に示す。ただし、図 9 の特性は、Matsuba, Y. Honda, X.G. JIN et al., JJAP 51 (2012) #046402 に記載の特性である。励起レーザ光の波長が 785 nm のとき MTE は 30 meV 以上であり、波長が 544 nm では MTE が 60 meV 以上である。したがって、電子親和力調整層 (表面層 20 nm) を設けた実施例 1 の場合には、その層を設けない場合に比べて、MTE は、波長 785 nm において、2/3 以下に、波長 544 nm において、4/5 以下に、それぞれ、低減させることができた。

10

【0022】

電子親和力調整層 (表面層 20 nm) として、 $\text{In}_x\text{Ga}_{1-x}\text{As}$ ($0 < x < 1$) を用いた場合に、In 組成比 x は、0 より大きく、0.47 以下の範囲が望ましい。さらに、望ましくは、0.2 以上、0.47 以下の範囲であり、さらに、0.3 以上、0.47 以下の範囲が望ましい。最も望ましい In 組成比 x は、0.47 である。その理由は、以下の通りである。p 型 GaAs の表面電子に対する真空準位は、p 型 GaAs の伝導帯の底に対して 0.3 V だけ低い。したがって、 $\text{In}_x\text{Ga}_{1-x}\text{As}$ により、0.3 V だけ真空準位を上昇させれば、 $\text{In}_x\text{Ga}_{1-x}\text{As}$ の表面電子に対する真空準位と p 型 GaAs の伝導帯の底とが同一レベルとなる。厚さ 5 nm の $\text{In}_x\text{Ga}_{1-x}\text{As}$ を用いて、0.3 V だけ真空準位を上昇させる時の In 組成比 x が 0.47 である。したがって、 x が 0.47 の時に、エミタンスを最も小さくすることができる。真空準位を p 型 GaAs の伝導帯の底以上に高くすると、電子の出力に関する外部量子効率が低下するので、望ましくない。

20

【0023】

電子親和力調整層の $\text{In}_x\text{Ga}_{1-x}\text{As}$ は、電子親和力を負とするために、p 型を用いている。In 組成比 x が 0.12 の時に、 $\text{In}_x\text{Ga}_{1-x}\text{As}$ の表面電子に対する真空準位と p 型 GaAs の伝導帯の底とを同一レベルとすることができる厚さ d (nm) とアクセプタ不純物濃度 N (cm^{-3}) との関係は、 $d = (1006 / N)^{1/2}$ である。最適な厚さは、不純物濃度、In 組成比 x に依存するが、 $x = 0.12$ 、 $N = 6 \times 10^{19} \text{cm}^{-3}$ の時、真空準位を 0.3 V だけ上昇させる最適厚さ d は、4.1 nm である。したがって、不純物濃度の範囲を $6 \times 10^{18} \text{cm}^{-3}$ 以上、 $6 \times 10^{19} \text{cm}^{-3}$ 以下の範囲として、厚さの望ましい範囲は、4.1 nm 以上、13.0 nm 以下の範囲となる。また、不純物濃度の範囲を $6 \times 10^{18} \text{cm}^{-3}$ 以上、 $6 \times 10^{20} \text{cm}^{-3}$ 以下の範囲とすると、厚さの望ましい範囲は、1.3 nm 以上、13.0 nm 以下の範囲となる。

30

【0024】

また、電子親和力調整層として、 $\text{In}_x\text{Ga}_{1-x}\text{As}_{1-y}\text{P}_y$ ($0 < x < 1$, $0 < y < 1$) を用いることができる。図 3 は、格子定数とエネルギーバンドギャップとの関係を示している。電子親和力調整層には、その層のエネルギーバンドギャップが GaAs のエネルギーバンドギャップよりも小さくなる範囲の In 組成比 x と、P 組成比 y とを有した $\text{In}_x\text{Ga}_{1-x}\text{As}_{1-y}\text{P}_y$ を用いれば良い。GaAs と格子定数を接近させて、エネルギーバンドギャップを小さくするには、電子親和力調整層に、 $\text{In}_x\text{Ga}_{1-x}\text{As}_{1-y}\text{P}_y$ よりも、 $\text{In}_x\text{Ga}_{1-x}\text{As}$ を用いた方が望ましい。

40

【実施例 2】

【0025】

次に、実施例 2 に係る半導体フォトカソード 2 について説明する。図 6 は、その構成を示している。図 1 と同一機能を果たす部分には同一符号が付されている。基板 5 には、p 型の GaP 基板が用いられている。基板 5 上に成長された p 型の $\text{GaAs}_{0.7}\text{P}_{0.3}$ から

50

成るバッファ層6と、そのバッファ層6上に成長されたp型GaAsから成る光励起層10が形成され、その光励起層10の上に、電子親和力調整層である厚さ5nmのp型の $\text{In}_{0.12}\text{Ga}_{0.88}\text{As}$ から成る表面層20とが形成されている。基板5の裏面51からレーザー光が入射してp型GaAsにおいて電子が励起されて、表面層20の表面21から外部に電子ビームが出力される。なお、基板を含めて各半導体層を全てp型としているのは、励起された電子を少数キャリアとするためである。

【0026】

バッファ層6として、 $\text{GaAs}_{0.7}\text{P}_{0.3}$ を用いた理由について説明する。 $\text{GaAs}_{0.7}\text{P}_{0.3}$ と基板5のGaPとの格子定数の差が大きいために、バッファ層6の成長初期においては、基板5の面上に、 $\text{GaAs}_{0.7}\text{P}_{0.3}$ が一様な厚さに形成されずに、多くの分散した島状に形成され、しばらくの間、この島状の結晶核が相互に独立した状態で3次元成長して大きくなる。格子定数差が大きく最も圧縮歪みを受け易い結晶成長の初期段階においては、結晶核が島状に形成される結果、圧縮歪みは、各結晶核の内部だけに独立して発生し、隣接する結晶核には、圧縮応力の干渉がない。結晶核間では、圧縮応力が緩和された状態で、各結晶核が3次元成長しつつ、結晶核が相当な厚さとなり基板からの圧縮歪みの影響が少なくなった状態で、横方向に各結晶核が合体して、結晶が成長して行く。この結果、成長する結晶には、圧縮応力の累積がなく、滑り転位が発生しない。このため、光励起層10であるGaAsの結晶性を向上させ、電子の励起効率を向上させることができる。

10

【0027】

バッファ層6の $\text{GaAs}_{1-x}\text{P}_x$ を成長初期において、分散した島状に成長させるためには、 $0 < x < 0.3$ とすることが望ましい。さらに、島状の結晶成長を確実にするには、 $0 < x < 0.2$ とするのが望ましい。実施例2の半導体フォトカソード2においても、実施例1と同様の原理により出力される電子ビームのエミタンスを小さくすることができる。

20

【実施例3】

【0028】

図6のバッファ層6には、上記と同一理由により、p型の $\text{Al}_y\text{Ga}_{1-y}\text{As}_{1-x}\text{P}_x$ 、ただし、 $0 < x < 0.3$ 、 $0 < y < 1$ を用いることができる。P組成比xを $0 < x < 0.3$ とすることで、バッファ層6の成長初期において、基板5の面上に多数の分散した島状の結晶核を形成することができる。P組成比xが小さい程、島状の結晶が成長し易くなるが、バッファ層のバンドギャップが小さくなる。一方、Al組成比yを大きくすれば、島状の結晶成長に影響を与えることなく、バッファ層のバンドギャップを大きくすることができる。よって、バッファ層6の結晶成長の初期において分散した島状の結晶核を形成できる状態を維持して、励起光がバッファ層6で吸収されることを防止できる。励起光のバッファ層6での吸収を防止するには、バッファ層6のAl組成比yを $0 < y < 1$ とする。このことにより、励起光がバッファ層6で吸収されることを防止すること、すなわち、励起光に対してバッファ層6を透明として、電子の励起効率を向上させることができる。また、バッファ層6の結晶性を高くするという観点から、Al組成比yを $0 < y < 0.5$ とすることが望ましい。また、 $0 < x < 0.2$ とすると、結晶成長の初期において、より確実に分散した島状の結晶核とすることができる。また、 $0 < 0.05 < x < 0 < 0.3$ 、 $0 < 0.1 < x < 0 < 0.2$ とすることも望ましい範囲である。実施例3の半導体フォトカソードにおいても、実施例1と同様の原理により出力される電子ビームのエミタンスを小さくすることができる。

30

40

【産業上の利用可能性】

【0029】

本発明は、リニアック(ERL)、電子顕微鏡、リソグラフィ、電子線ホログラフィー、逆光電子分光などのように低エミタンスおよび単色性を必要とする電子源に用いることができる。

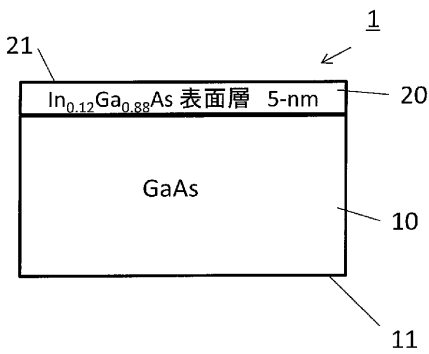
【符号の説明】

50

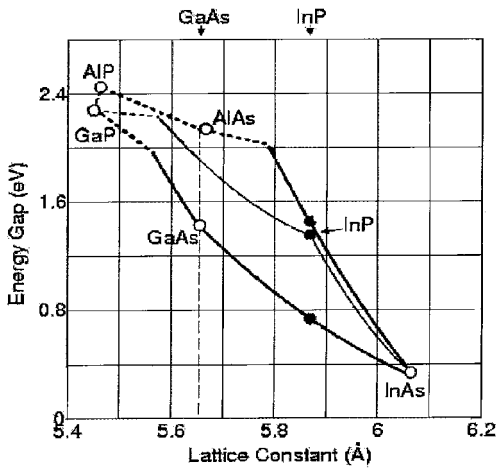
【 0 0 3 0 】

- 1 0 ... 光励起層
- 2 0 ... 表面層 (電子親和力調整層)
- 2 1 ... 表面
- 5 ... 基板
- 6 ... バッファ層
- 5 1 ... 裏面

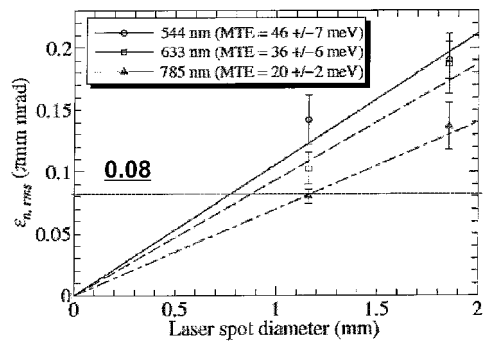
【 図 1 】



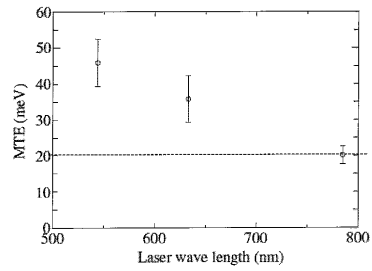
【 図 3 】



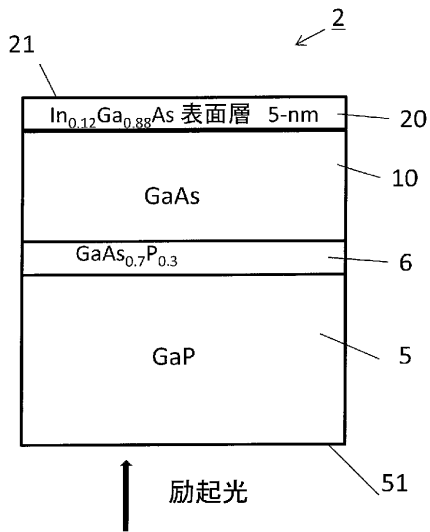
【 図 4 】



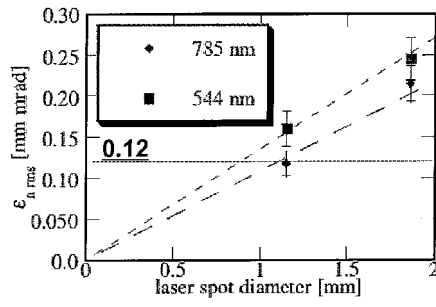
【 図 5 】



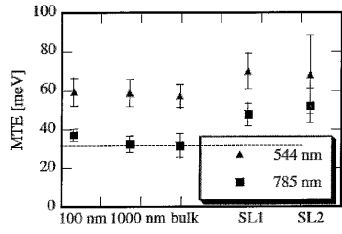
【 図 6 】



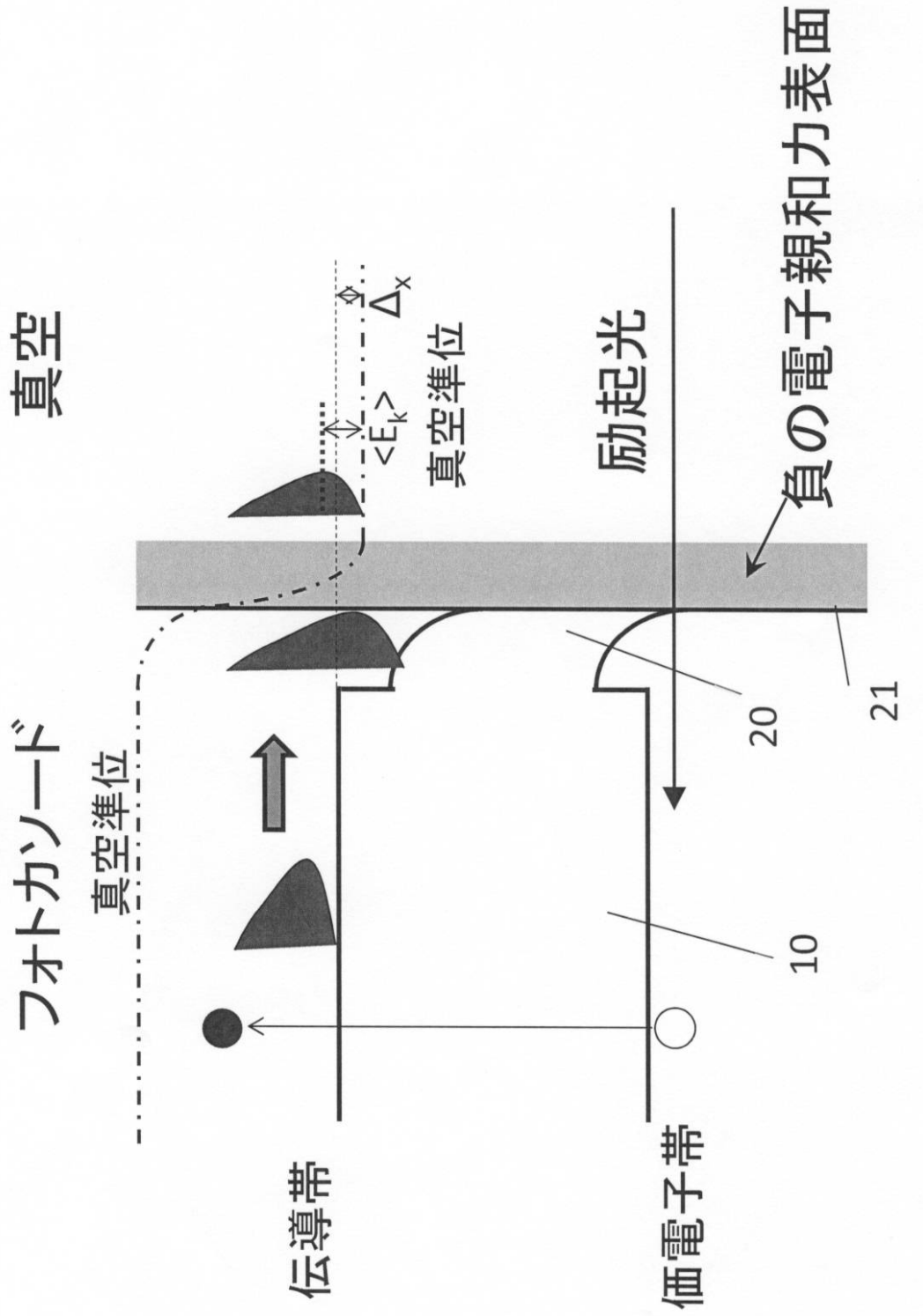
【 図 8 】



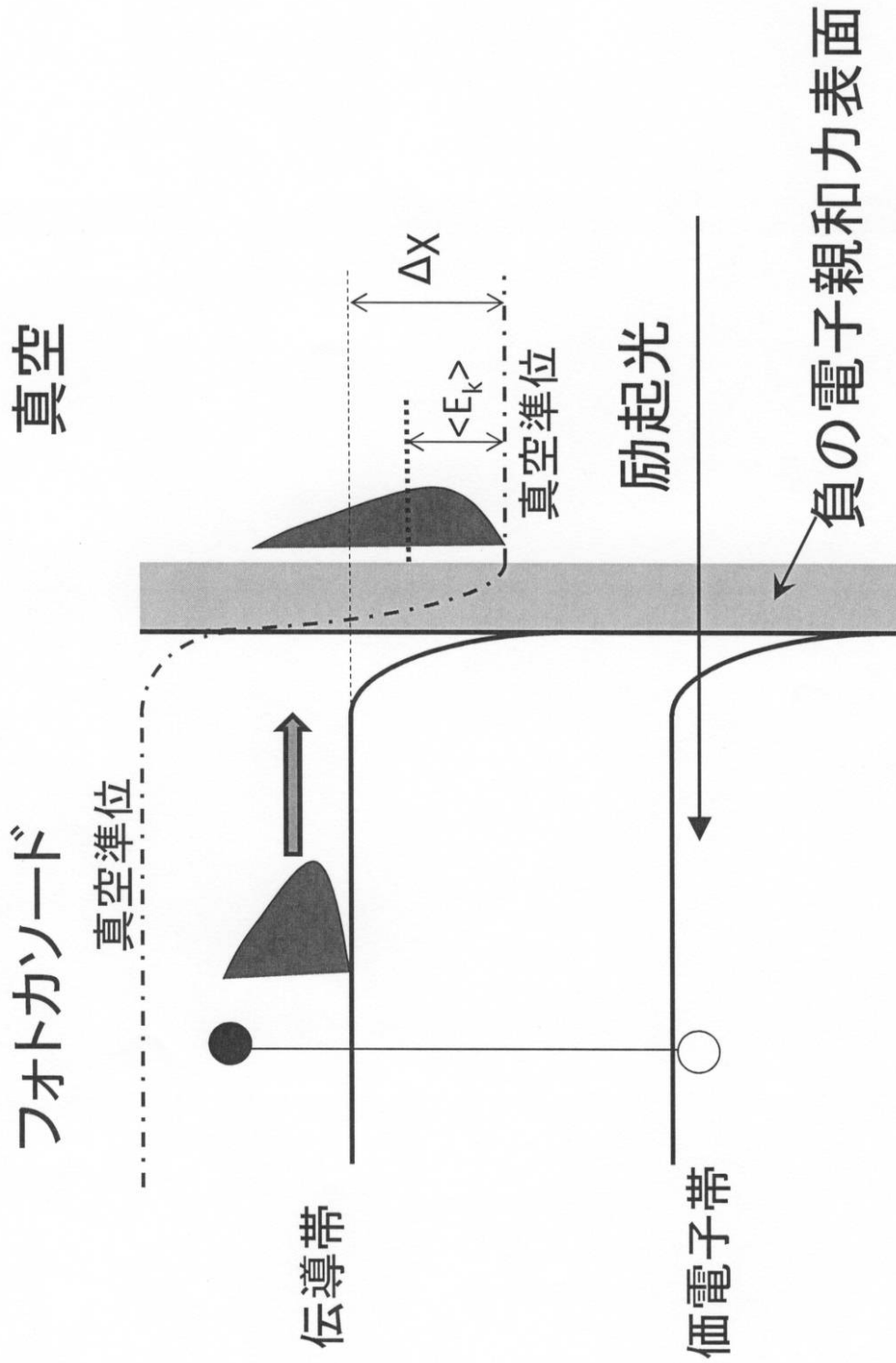
【 図 9 】



【 図 2 】



【図7】



フロントページの続き

- (72)発明者 山本 将博
茨城県つくば市大穂1番地1 大学共同利用機関法人高エネルギー加速器研究機構内
- (72)発明者 宮島 司
茨城県つくば市大穂1番地1 大学共同利用機関法人高エネルギー加速器研究機構内
- (72)発明者 本田 洋介
茨城県つくば市大穂1番地1 大学共同利用機関法人高エネルギー加速器研究機構内
- Fターム(参考) 5C030 CC02
5C235 AA17 CC01