

KEK Internal 2009-2
July 2009
A/H/M

平成20年度

KEK 技術賞 受賞論文集
The KEK Technology Prize 2008

大学共同利用機関法人 高エネルギー加速器研究機構



High Energy Accelerator Research Organization

© High Energy Accelerator Research Organization (KEK), 2009

KEK Reports are available from:

High Energy Accelerator Research Organization (KEK)
1-1 Oho, Tsukuba-shi
Ibaraki-ken, 305-0801
JAPAN

Phone: +81-29-864-5137
Fax: +81-29-864-4604
E-mail: irdpub@mail.kek.jp
Internet: <http://www.kek.jp>

序 文

平成20年度 KEK 技術賞専門部会
部会長 伊藤 健二

今年度のKEK技術賞については4件の申請があり、その詳細は「3. 推薦技術に対する評価詳細と審査結果」に示すように、すべての申請がKEK技術賞として相応しいものと判断しました。KEK技術賞の審査では、「2. 審査経過」にあるように4点について評価を行います。

今回申請された4件は、いずれも技術の具体化、貢献という点において優れていました。機構のプロジェクトにおける技術職員の役割を考慮しますと、この2点で評価される申請が多くなるのは当然ではあります。しかし、今後は創造的技術開発という観点で評価されるような申請が出て来ることを望みます。

今回申請された4件のうち3件は、J-PARCに絡むもので、他の1件も測定器開発室でのプロジェクトの一つです。このように、KEK技術職員の開発業務が機構内で進められているプロジェクトの大きな原動力となっていることが窺われます。

KEK技術賞の審査においては、1) 申請書類および推薦者によるプレゼンテーションにより申請概要の把握、2) 開発現場における申請者による申請に関わる技術開発の説明、の2段階のステップを踏んでいます。技術職員のすべてが必ずしもプレゼンに慣れているわけではなく、専門部会では現場において申請技術者から苦労話を含めた技術完成までの説明を受けることは重要なプロセスであると考えています。今回も4件について直接の説明を受けましたが、そこではKEK技術職員の底力をひしひしと感じさせられました。

今回の申請は素粒子原子核研究所から2件、物質構造科学研究所から2件でした。来年度以降、今年度申請のなかった加速器研究施設と共通基盤研究施設はもちろんのこと、2研究所からもさらに多くの申請が行われることを願います。そして、このようなKEK技術賞さらに功労賞も含めてKEK技術職員の技術開発を啓蒙し、発掘していく努力がKEKにおいて今後とも存続されることの重要性を改めて指摘してさせていただきます。

平成20年度 K E K 技術賞 受賞論文

目 次

序文

受賞論文

1. DAQミドルウェアを基盤としたネットワークデータ収集システムにおけるクラス及びデータベース設計と実用化 —J-PARC MLFへのDAQミドルウェアの適用— 1

仲 吉 一 男 (素粒子原子核研究所)

2. マイクロパターンガス増幅検出器用フロントエンドASICの開発 6

藤 田 陽 一 (素粒子原子核研究所)

3. J-PARC 3NBT ビームライン電磁石及び高耐放射線性を有するM1、M2電磁石の三次元詳細計算による設計の最適化 13

藤 森 寛 (物質構造科学研究所)

4. J-PARCのMLF中性子実験装置に於ける、ネットワーク化したNEUNET中性子計測システムの開発 20

佐 藤 節 夫 (物質構造科学研究所)

- 編集後記 30

DAQ ミドルウェアを基盤とした ネットワークデータ収集システムにおける クラス及びデータベース設計と実用化 - J-PARC MLF への DAQ ミドルウェアの適用 -

仲吉一男

高エネルギー加速器研究機構

素粒子原子核研究所、エレクトロニクス・システムグループ

〒305-0801 茨城県つくば市大穂 1-1

概要

この文書では、はじめに DAQ ミドルウェアの概要について説明します。次に J-PARC 物質生命科学施設 (MLF) 中性子実験のデータ収集システムに DAQ ミドルウェアを適用するために関連するソフトウェアの設計や開発をどのように行ったか報告します。

1. イントロダクション

データ収集(DAQ)ミドルウェア・プロジェクトについてその背景と目的を説明します。DAQ ミドルウェアは素核研測定器開発室の次世代 DAQ プロジェクトの一つとして開発が行われました。DAQ ミドルウェアの目的は、(1) これまでの”Scrap-and-Build”型のソフトウェア開発を止めて再利用可能なソフトウェア・コンポーネントを基に新しい枠組みの DAQ ソフトウェアのフレームワークを開発すること。(2) ミドルウェアの名前が示すように、複雑で高度なプログラミングなしに DAQ システムを簡単に構築、利用できることです。DAQ に必要なソフトウェアを機能毎に独立したコンポーネント形式にすることで、より柔軟で再利用可能な DAQ システムの構築が可能になります。DAQ コンポーネントの開発者や利用者が増えれば、コンポーネントの種類も増え再利用できるものが増えると予想されます。

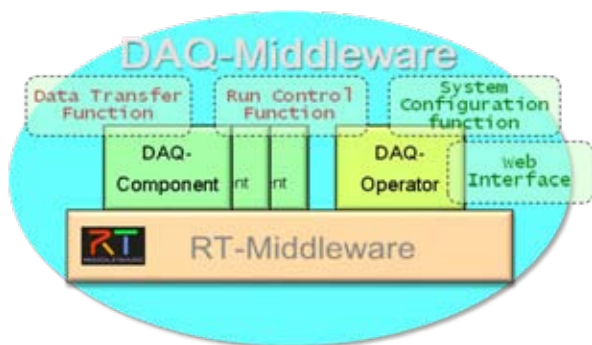


図 1 DAQ ミドルウェアの概念図

2. DAQ ミドルウェア概要

DAQ ミドルウェアの概要を説明します。まず DAQ ミドルウェアの特徴について述べ、次にその基本構成要素である DAQ コンポーネントについて説明します。DAQ ミドルウェアはネットワーク分散環境下でデータ収集用ソフトウェアを容易に構築するためのソフトウェア・フレームワークです。図 1 にその概念図を示します。利用者は、DAQ コンポーネントと呼ばれるソフトウェア・コンポーネントを LEGO ブロックのように組み合わせて DAQ システムを構築します。DAQ コンポーネントには、データ転送機能、コマンド受信/ステータス送信機能が備わっています。DAQ コンポーネントを制御するのは DAQ オペレータです。利用者から送られる実験開始や停止というコマンドを各コンポーネントへ送信し、各コンポーネントのステータス情報を取得します。DAQ オペレータは XML 形式で書かれたコンフィグレーション・ファイルを解釈し、必要な DAQ コンポーネントをネットワーク上から探し出し、それらのデータ入出力ポート間を接続します。DAQ オペレータは Web 経由で利用者からのコマンドを受信することが可能です。また、Web ブラウザ上にコントロールパネルを構築することが可能です。

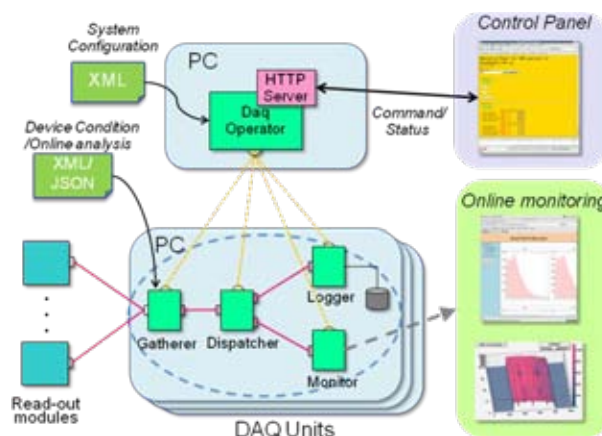


図 2 DAQ ミドルウェアの配置モデル

図2にMLFでのDAQミドルウェアの配置モデルを示します。4つの基本DAQコンポーネント(後述)から構成されるDAQ Unitと呼ばれるグループを並列に配置します。DAQ Unitはそれぞれ1台の計算機上で独立に動作します。

DAQミドルウェアの実装は、RT(Robot Technology) Middleware[1]をデータ収集用に拡張したものです。RTミドルウェアは、独立行政法人産業技術総合研究所(AIST)で研究・開発が行われています。RTミドルウェアは様々なロボット要素(RTコンポーネント)を通信ネットワーク経由で自由に組み合わせることでロボットシステムの構築を可能にする共通プラットフォームです。RTミドルウェアで中心となるRTコンポーネントは、ソフトウェアの国際標準化団体OMG(Object Management Group)において、標準仕様が採択され国際標準規格"Robotic Technology Component Specification[2]"となりました。我々は、RTコンポーネントをベースとするロボット・ネットワーク分散モデルは、データ収集にも適用可能であると考え2006年からAISTと共同研究を開始し、その実現可能性の検討を行ってきました[3-5]。その結果、RTコンポーネントに一部拡張を行うことでデータ収集においても適用可能であるという結論に至りました。

2.1 DAQコンポーネント

DAQミドルウェアのソフトウェアの基本単位であるDAQコンポーネントについて説明します。

DAQコンポーネントの特徴は：

- それぞれのDAQコンポーネントは自立して動作を行う
- 任意の数のデータ入力ポート(InPort)、データ出力ポート(OutPort)を持つことができる(図3)
- サービスポートを使用してコマンドの受信・ステータスの送信を行う(図3)
- DAQコンポーネントの"Core Logic"と呼ばれる部分を開発者が実装することで、色々な機能のコンポーネントが開発可能
- 複数のコンポーネントを組み合わせることで動作させることが可能(図4)
- 複数が同じ計算機上でもネットワーク経由でも同様にデータ転送が可能(図5)
- コンポーネントは再利用が可能(図6)

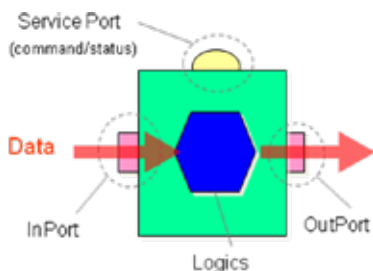


図3 DAQコンポーネントの概念図

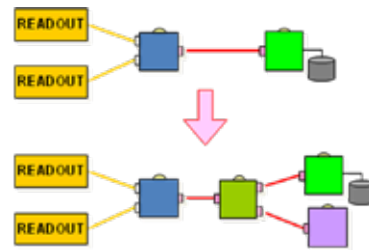


図4 柔軟性

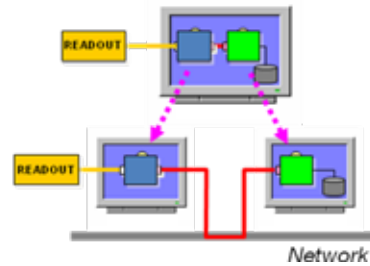


図5 位置透過性

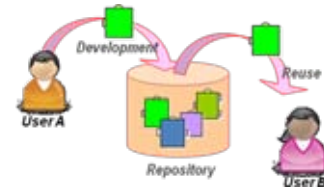


図6 再利用性

2.2 基本DAQコンポーネント

DAQミドルウェアには、基本コンポーネントと呼ばれる4つのタイプのコンポーネントが用意されています。検出器からのデータを読み出すGatherer、受信データを2つのコンポーネントへ送信するDispatcher、受信データをディスクに保存するLogger、受信データをオンライン解析してヒストグラム等にするMonitorです(図7)。これら4つのコンポーネントの機能はDAQソフトウェアには必須のものです。それらをすべて組み合わせることにより、必要最小限のDAQシステムを実現することができます。

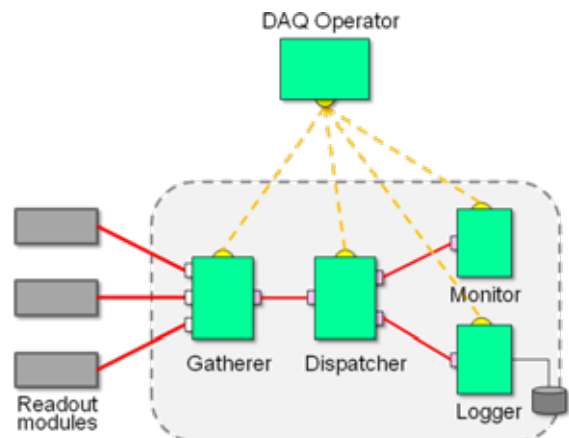


図7 基本DAQコンポーネント

2.3 XMLによるシステム・コンフィグレーション

DAQ ミドルウェアでは XML 文書により複数の DAQ コンポーネントを組み合わせたデータ収集システムを記述します。このファイルのことをコンフィグレーション・ファイルと呼んでいます。XML を選択した理由は、下記の通りです。

- (1) 国際標準で広く普及している
- (2) 構造をもった情報が記述できる
- (3) Web 関連技術と親和性が高い

ネットワーク上の複数の計算機で複数の DAQ コンポーネントが立ち上がっている場合、DAQ オペレータはこのコンフィグレーション・ファイルを解釈して、どのコンポーネントを使用するかを理解し使用するコンポーネント間のデータ入出力ポート間を接続します。コンポーネント間の出力ポートと入力ポートが接続されればデータ転送が可能となります。

2.4 システムインターフェイス

DAQ ミドルウェアと外部システムとのインターフェイスを行うコミュニケーション・プロトコルとして XML/HTTP が選択されました。これは、Web ブラウザと Web サーバ間で用いられる HTTP プロトコルで XML により記述された情報の転送を行います。したがって、Web ブラウザでラン・コントロール・パネルを実現することが可能です (図 2)。DAQ オペレータが各 DAQ コンポーネントから取得した XML 形式のステータス情報を Web ブラウザ上に表示することも容易にできます。

3. J-PARC MLF への適用

DAQ ミドルウェアを用いた J-PARC MLF 中性子実験の DAQ システムの紹介を行います。DAQ ミドルウェアを MLF 中性子実験 DAQ に適用するため、私自身がどのような設計・開発作業を行ったか説明します。

3.1 J-PARC MLF の DAQ システム

これまで KEK 中性子科学研究施設 (KENS) では、検出器からの信号を VMEbus 読み出し回路でデジタル化し、VMEbus-USB インターフェイスを介して計算機へデータの取り込みが行われていました。DAQ ソフトウェアは LabVIEW が用いられていました。J-PARC MLF での世界最高強度の中性子ビームによる大量データの収集のため、読み出し回路の検討が行われ、前述の測定器開発室次世代 DAQ プロジェクトの 1 つである SiTCP[6]がデータ読み出しインターフェイスとして採用されました。SiTCP は、高速の TCP/IP 転送が可能であり、これまでの 1 台のコントローラによる Bus 読み出し方式とは異なり各モジュールを 100Mbps で並列に読み出すことが可能になりました。SiTCP は現在 J-PARC やスーパカミオカンデ等の読み出しモジュールに使用されています。この読み出し方式の変更にともない、データ収集用ソフトウェアの検討が行われネットワーク分散環境

に適した DAQ ミドルウェアが採用されました。

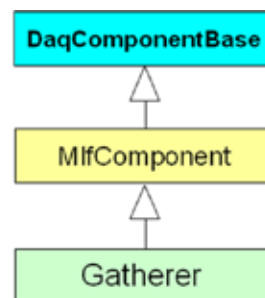


図 8 DAQ コンポーネント・ベースクラス

3.2 DAQ コンポーネント・ベースクラス的设计

DAQ コンポーネントは、C++により実装されています。C++は、いわゆるオブジェクト指向プログラミング言語です。各 DAQ コンポーネントは、RT コンポーネントの実装に由来して、それぞれがクラスです。例えば、Gatherer コンポーネントは、Gatherer クラス、Monitor コンポーネントは、Monitor クラスとして実装します。現在、DAQ ミドルウェアの基本 DAQ コンポーネントのタイプは、4 種類ですが今後増えると予想されます。MLF では 3 種類の検出器とそれに対応する読み出しモジュール用に 3 種類の Gatherer コンポーネントが開発されて使用されています (後述)。DAQ コンポーネント間で共通の機能を抽出し、DAQ コンポーネントのベース (スーパー) クラスを設計しました。各 DAQ コンポーネントは、このベースクラスを継承することにより、その機能を引き継ぐことができます。現在の DAQ コンポーネント・ベースクラスの持っている機能は、(1)受信したコマンドによる状態遷移機構、(2)DAQ オペレータへのステータス送信機能、(3)コンポーネント間データ転送の際のバリデーションに用いるヘッダ/フッタの付加機能です。また、MLF で共通な機能は MlfComponent クラスで実現することで、MLF の開発者は更に効率よく MLF 用の DAQ コンポーネントを開発することが可能になります。図 8 に DaqComponentBase クラス、MlfComponent クラス、Gatherer クラスの関係を示します。

このように、ベースクラスを設計してソフトウェアを開発することは、オブジェクト指向プログラミング言語においては基本であり、これにより(1)差分プログラミングによる生産性の向上、(2)ソフトウェアの再利用性の向上、(3)ソースコード保守性の向上などが実現できます。

3.3 コンフィグレーション・ファイルのスキーマ設計

前述のように DAQ ミドルウェアでは、使用する DAQ コンポーネントや各コンポーネント間の接続情報等は、コンフィグレーション・ファイルに XML 形式で記述されています。これは広義のデータベースと考えることができます。XML 文書のスキーマ設

計とは、XML 文書の構造とそのデータの型を定義することです。特定の実験に特化しない、より汎用な DAQ システムをモデル化しコンフィグレーション・ファイルの設計を行いました。

図 9 に現在 MLF で使用しているコンフィグレーション・ファイルを可視化したものを示します。図からわかるように”daqGroup”という要素の中に”component”という要素が含まれています。”component”の中には DAQ オペレータが DAQ システムを構築する際に必要な情報となるコンポーネント名、データ入出力ポート名等が含まれています。コンフィグレーション・ファイル中の daqGroup の数やそれを構成する DAQ コンポーネントの数や種類の記述を変更することで様々なシステム構成を実現することができます。

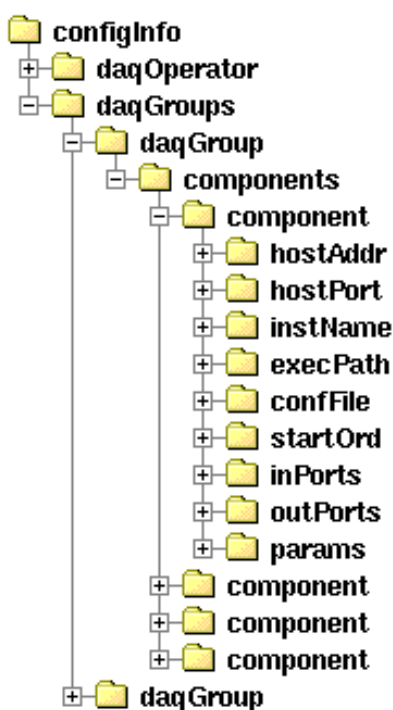


図 9 コンフィグレーション・ファイルの構造

4. MLF における DAQ ミドルウェアの現状

2009 年 5 月現在、MLF 中性子の 4 つの実験装置で DAQ ミドルウェアによりデータ収集が行われています。今後、DAQ ミドルウェアを使用する実験装置は増える予定です。

4.1 MLF 中性子ファースト・ビームによるコミッションング

2008 年 5 月に MLF での中性子ファースト・ビームによるエレクトロニクス、DAQ ミドルウェア、MLF ソフトウェア・フレームワーク、オフライン解析のコミッションングが行われました。



図 10 コントロールパネル

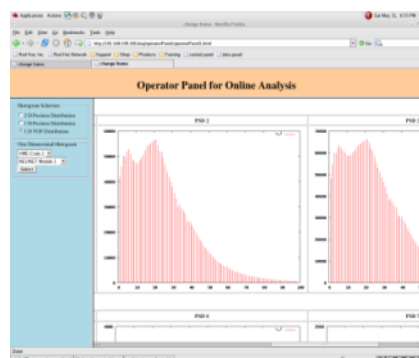


図 11 TOF ヒストグラム

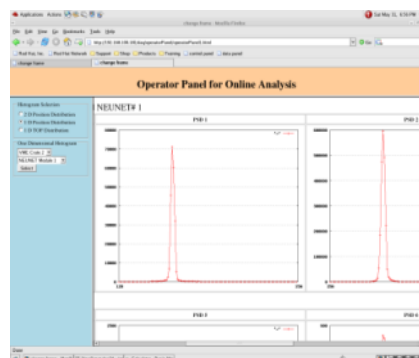


図 12 中性子検出位置のヒストグラム

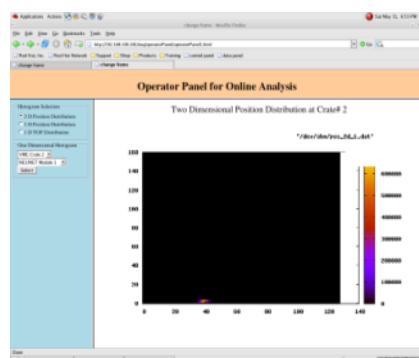


図 13 検出位置と検出器の 2 次元ヒストグラム

その結果、DAQ ミドルウェアによる検出器からのデータの読み出しと保存、Web ブラウザによるランの制御およびオンライン・モニタ機能が動作することが確認されました。図 10～13 にその際のスクリーン・ショットを示します。図 10 は Web ブラウザによるコントロールパネルです。図 11、12、13 はオンライン・モニタのヒストグラムです。図 11 は、各検出器での中性子の TOF(Time of Flight)、図 12 は各検出器での中性子検出位置、図 13 は、各検出器と中性子検出位置(2 次元)のヒストグラムです。

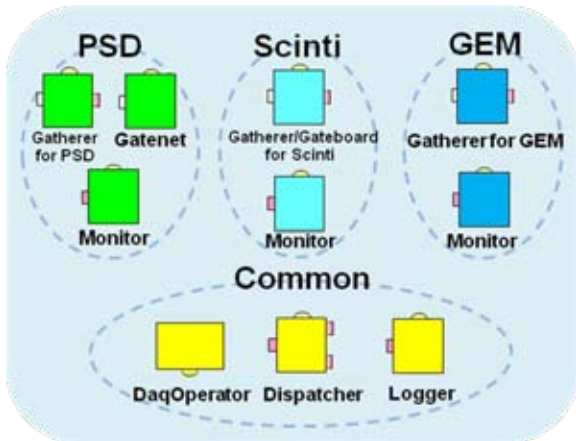


図 14 MLF 中性子で使用中の DAQ コンポーネント

図 14 に現在 MLF 中性子で使用中の DAQ コンポーネント群を示します。3 種類の検出器 (PSD 検出器、シンチ検出器、GEM 検出器) に対応して、3 種類のデータ読み出し用の Gatherer が開発されました。同様にオンライン・モニタ用の Monitor コンポーネントの開発も行われました (シンチ系は開発予定)。

5. まとめと今後の発展について

DAQ ミドルウェアを J-PARC MLF 中性子実験のデータ収集システムに適用するため、基本 DAQ コンポーネントの共通機能を抽出し、DAQ コンポーネントのベースクラスを開発しました。これにより、新たに DAQ コンポーネントを開発する際の生産性、コードの保守性が向上しました。加えて共通の機能の追加や変更も柔軟に行えるようになりました。汎用な使用を想定した XML 形式のコンフィグレーション・ファイルの設計を行いました。その結果、複数台の計算機を使用したネットワーク分散環境において DAQ システムを記述することが可能になりました。今後は、GUI による DAQ コンポーネント操作環境の整備、コンフィグレーション・ファイル関連ツールの開発、データ収集に必要な温度制御等の機器を制御するコンポーネントの導入等を行いたいと思います。またモデル駆動型アーキテクチャ (MDA) という新しいソフトウェア設計手法による DAQ コンポーネント開発も行う予定です。

謝辞

KEK 技術賞に推薦して頂いたエレクトロニクス・システムグループの田中真伸氏に感謝致します。この開発の機会を与えて頂いた次世代 DAQ プロジェクトリーダーの安 芳次氏に感謝致します。また同メンバーの井上栄二氏、千代浩司氏、内田智久氏に感謝致します。測定器開発室の室長、幅 淳二氏をはじめとする関係者の方々、大友季哉氏、佐藤節夫氏をはじめとする MLF 中性子関係者の方々、エレクトロニクス・システムグループの方々に感謝致します。最後に産総研の安藤慶昭氏、神徳徹雄氏、平野 聡氏に感謝致します。

参考文献

- [1] N. Ando, T. Suehiro, K. Kitagaki, T. Kotoku, W. Yoon, "RT-Component Object Model in RT-Middleware-Distributed Component Middleware for RT (Robot Technology)", Proceedings of IEEE Inter. Sympo. on Computational Intelligence in Robotics and Automation (CIRA2005), pp. 457-462, ISBN 0-7803-9355-4, 2005.
- [2] "Robotic Technology Component Specification Version 1.0", OMG formal/2008-04-04, April 2008. <http://www.omg.org/spec/RTC/1.0/PDF>.
- [3] Y. Yasu, E. Inoue, K. Nakayoshi, H. Fujii, Y. Igarashi, H. Kodama, N. Ando, T. Kotoku, T. Suehiro, S. Hirano, Feasibility of data acquisition middleware based on robot technology, in: S. Banerjee (Ed.), Computing in High Energy and Nuclear Physics (CHEP-2006), Vol. 1, Macmillan India Ltd., pp. 458-461, 2007.
- [4] Y. Yasu, K. Nakayoshi, E. Inoue, H. Sendai, H. Fujii, N. Ando, T. Kotoku, S. Hirano, T. Kubota, T. Ohkawa, A Data Acquisition Middleware, 15th IEEE NPSS Real Time Conference, 2007, doi:10.1109/RTC.2007.4382850.
- [5] K. Nakayoshi, Y. Yasu, E. Inoue, H. Sendai, M. Tanaka, S. Satoh, S. Muto, N. Kaneko, T. Otomo, T. Nakatani, T. Uchida, Development of a data acquisition sub-system using DAQ-Middleware, Nucl. Instr. and Meth. A 600 (2009) 173-175.
- [6] T. Uchida, "Hardware-based TCP processor for gigabit Ethernet", IEEE Trans. Nucl. Sci., vol. 55, pp. 1631-1637, 2008.

マイクロパターンガス増幅検出器用 フロントエンド ASIC の開発

藤田 陽一¹

大学共同利用機関法人 高エネルギー加速器研究機構
素粒子原子核研究所 エレクトロニクスシステム
〒305-0801 茨城県つくば市大穂 1-1

概要

近年、高検出頻度や2次元読み出し等の要求に応じるべく、従来からガス増幅検出器として広く用いられてきたワイヤーチェンバーにかわり、ワイヤーを使わない Micro Pattern Gas Detector (MPGD) の開発がさかんに進められている。MPGD はその応用範囲の広さから今後の大きな発展が期待されており、エレクトロニクスシステムグループでは測定器開発室のプロジェクトとして 0.5 μm CMOS プロセスを用いた MPGD 読み出し用フロントエンド ASIC (FE2007) (図1)の開発を行った。FE2007 の主要要素は前置増幅器、波形整形回路、コンパレータ、閾電圧ばらつき補償用 DAC であり、入出力仕様は 8入力、1アナログサム出力、8 LVDS デジタル出力、チップサイズは 4mm 角である。

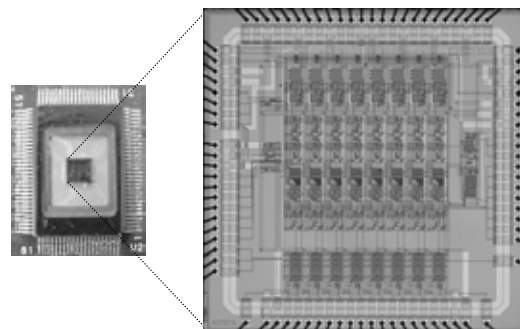


図1 FE2007 (4mm x 4mm)

の特長を生かし多チャンネル検出器の信号読み出しに向いたものとなっている。

1. はじめに

高エネルギー物理学実験において粒子線検出器読み出しの役割を担うエレクトロニクスは、実験の大型化・複雑化とともに多数のセンサーから出力される微小信号を高速に処理することが求められるようになってきている。先端測定器開発の要求実現のために今や特定用途型集積回路(ASIC)の開発は不可欠なものとなっている。またその一方で、既存の計測用回路モジュールが故障しても、メーカーによるサポート打ち切りや製造中止により、修理不可といった事態が起こっている。この問題は中核技術である ASIC を外部に依存しているためであり、内部で ASIC 開発技術を持つことにより解決をはかっていくことが可能と思われる。以上のような状況を踏まえると、ASIC 開発の重要性は今後よりいっそう増していくものと考えられる。

本 ASIC は粒子線検出器読み出し用アナログフルカスタム集積回路である。検出器より得られた微弱信号の増幅・信号処理を行う 8 チャンネルの処理回路がサイズ 4mm 角内に収められており、入力電荷をアナログ信号の電圧波高として、ヒットの有無およびタイミング情報をデジタル信号として出力する(図2)。電源電圧は $\pm 2.5\text{V}$ 、入力は両極性の電荷に対応しておりその範囲は -1.5pC から $+1.5\text{pC}$ 、出力はデジタル LVDS およびアナログサムである。半導体製造プロセスとして 5V CMOS が用いられており、その高集積度・低消費電力

2. 半導体製造プロセス

ASIC 開発において製造プロセスの選択は重要である。回路の性能限界を決めるデバイスの特性に加えて開発コスト、チップの寸法、TAT を左右する開発期間・製造期間がプロセスの選択により決定づけられる。コストが膨大であった従来とは異なり現在では汎用プロセスでマルチチッププロジェクトの利用により低コストでの製作が可能であり、本 ASIC では TSMC 社 0.5 μm CMOS 5V 2Poly 3Metal Lines を採用している。このプロセスは P 型サブストレート N ウェルであり、一般に比較的雑音が小さいとされる PMOSFET がウェルに内包される。このためシリコン基板からの雑音の影響を受けにくくなっていて(図3)、回路雑音を支配する前置増幅器における入力 MOSFET にとって適切となる。このプロセスの選択こそが本 ASIC の実用化に結びついたといっても過言ではない。

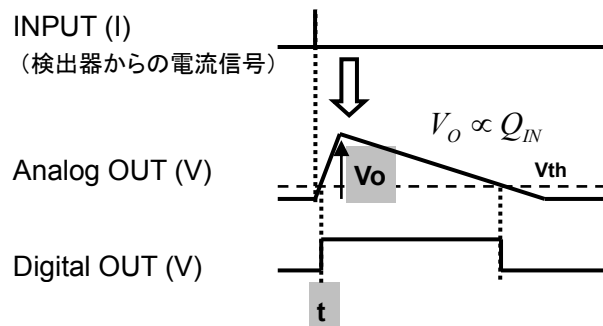


図2 FE2007 入出力 (1ch)

¹ yowichi.fujita@kek.jp

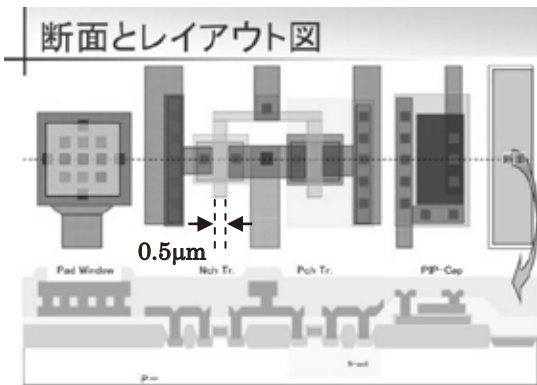


図3 TSMC 0.5μm プロセス

3. 構成

本 ASIC の主要構成要素は前置増幅器、波形整形回路、コンパレータ、そして Digital to Analog Converter (DAC) などがある。ここでは全体構成を始めとしてこれら要素回路の役割と詳細について触れたい。

3.1 回路

図4に全体構成を示す。検出器に接続され雑音から効率的に微小信号を拾い上げる役割を担う前置増幅器、後段回路で取り扱いを可能にするべく増幅・整形を行う波形整形回路、設定した閾値以上の信号検出を知らせるコンパレータである。これらに加え、閾値ばらつきの大きさが問題とされる CMOS プロセスの対策として実装したチャンネルばらつき補正用 DAC、全チャンネルのアナログ出力を一つにまとめるサムアンプ、内部±2.5V ロジックを LVDS レベルに変換する LVDS コンバータ、較正入力用アナログスイッチなどで構成される。

3.1.1 前置増幅器

検出器で発生した電荷を電圧に変換する。前置増幅器は検出器の信号が回路内部の雑音に埋もれないよう検出器に対して適切な入力インピーダンス特性を持つ必要がある、また回路雑音も十分に小さい必要がある。本回路はゲインが検出器容量に依存しない電荷有感型を採用しており、シングルエンド入力、入力段はフォールディッドカスコード型、ソースフォロワによって出力という構成である。ゲインを決めるフィードバック容量は 1.8pF であり、容量に蓄積された電荷の放電にトランス

$$T(s) = -\frac{1}{g_m} \frac{1}{1 + sC_f \frac{1}{g_m}} \quad (\text{式 1})$$

コンダクタンスアンプを用いている。前置増幅器の伝達関数は上式 1 のように表わされる。

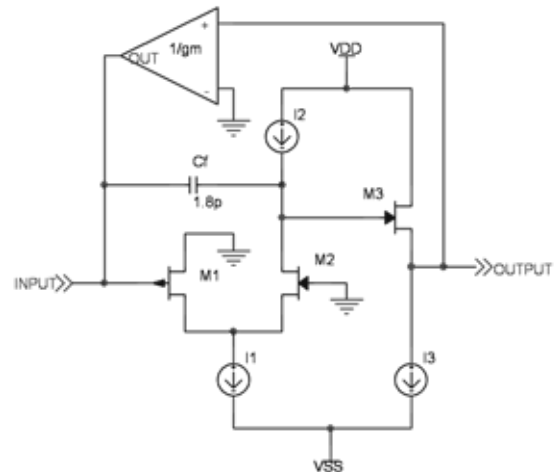


図5 前置増幅器

また、回路の雑音特性を支配する入力 MOSFET M1 には比較的雑音である PMOS を選択し、1/f 雑音低減に有効とされる大サイズ (W/L = 7800μ/0.7μ) を用いている。

3.1.2 ポールゼロキャンセル回路

前置増幅器の出力は数 μs の時定数で放電されるが、放電が終わる前に次の信号を受ける度にダイナミックレンジが狭くなる。最終段のサムアンプでは複数チャンネルの信号を受けるため、高レートに対応するためには前段で時定数を小さくしておく必要がある、本回路により時定数は 25ns となる。前置増幅器のポールをキャンセルするために同一構成のトランスコンダクタンスアンプを用いている。

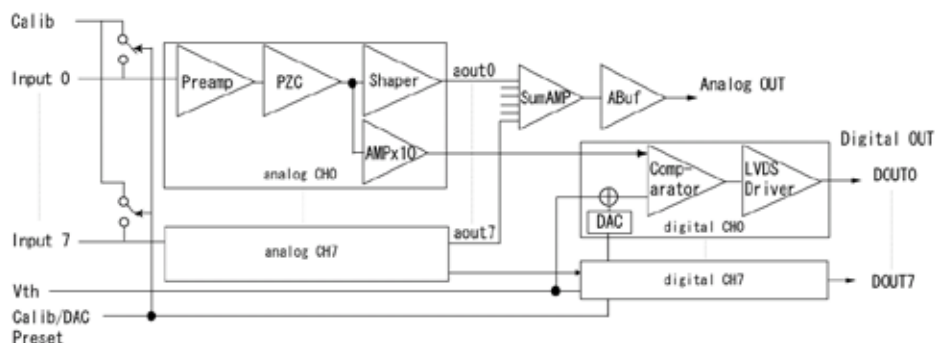


図4 FE2007 全体構成

3.1.3 波形整形回路

オペアンプおよび5つのRないしCで構成される多重帰還型2次ローパスフィルターである。フィルタ特性はバターワース、低周波ゲインは1、クオリティファクタ $Q = 0.7$ 、ピーキング時間は J-PARC での高カウントレート X 線測定の要求から 20ns(固定)としている。

3.1.4 コンパレータ

低消費電力のため差動インバータ多段チェーン(4段アナログ増幅)による方式を採用している。入力電圧 5mV 以上、閾電圧 2mV 以上、差動出力 1.9V、消費電力は約 1.2mW である。タイムウォーク改善のため、入力信号を前段アンプにより10倍に増幅している。

3.1.5 DAC

閾電圧のチャンネルばらつきを補償する目的で用いられ、チャンネル毎に実装される。バイナリウェイト方式で5つの重み付け電流源と制御回路からなる 5-bit DAC である(図6)。外付け抵抗 R_D に流れる電流の電圧降下を出力とする。電流値はスイッチ $S_0 \sim S_4$ で制御し、最小電流源の設計値は $I = 1.6\mu A$ であり、 R_D の値を選び最小補償電圧を設定することができる。10mV に設定した場合には補償電圧範囲は約 300mV となる。

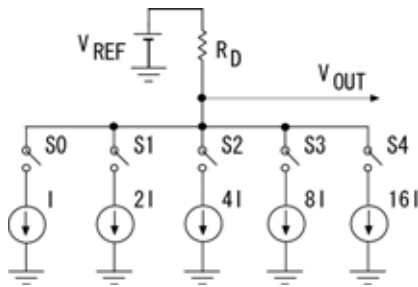


図6 DAC 電流源アレイ部

3.1.6 LVDS コンバータ

構成を図7に示す。Complementary Self-biased 構成を採用、セルフバイアスによる高速応答が特長で立ち上がり立ち下がり時間はともに 1ns である。LVDS は規格上信号が無い場合でも 100Ω 負荷に電流を流す必要があり、これがチップの消費電力の約3割を占める。

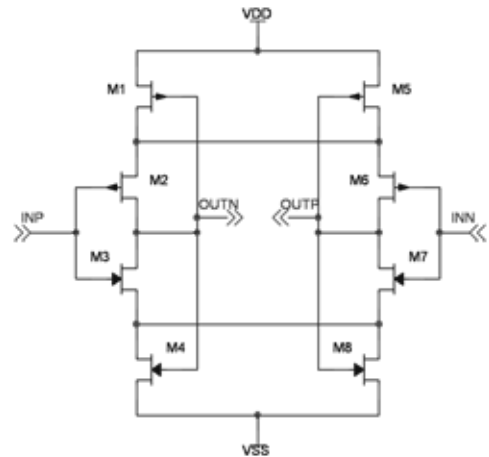


図7 LVDS コンバータ

LVDS 回路を除く消費電力は約 19mW/ch である。

3.1.7 オペアンプ

ポールゼロキャンセル回路、波形整形回路、サムアンプを構成する。入力段は差動カスコード構成で AB 級出力、開ループゲイン 62dB、利得帯域幅は 65MHz である。スルーレートは 120V/μs、出力振幅は ±2.5V である。

3.1.8 アナログバッファ

アナログ出力用ドライバであり、AB 級出力で出力段の二つの MOS を各々に用意されたユニティゲインバッファでドライブする。ゲインは1、出力振幅 ±2V、抵抗負荷は 1kΩ、容量負荷は 10pF までドライブできる。

3.1.9 較正入力

チャンネルのばらつき較正用に設けられた、CMOS アナログスイッチ経由での各チャンネルの共通入力である。アナログスイッチのサイズは NMOS $W/L = 10\mu/0.6\mu$ PMOS $W/L = 14\mu/0.6\mu$ であり、ON/OFF 時の抵抗は各々 600Ω / 250GΩ である。

以上が FE2007 を構成する主要要素回路である。これらにより FE2007 の 1ch 構成は簡易的に図8のように表わされる。

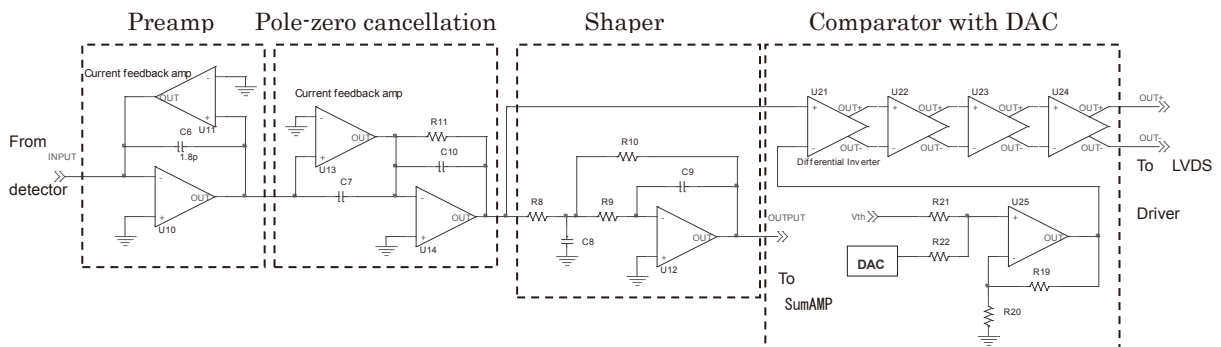


図8 FE2007 回路ダイアグラム (1ch)

3.2 レイアウト

回路図に描かれた回路は実製作に伴って生成される寄生素子の効果が無い理想回路であり、実際には素子配置や配線の引き回しかんにより、回路特性は大きく変わる。つまり、回路の最終パフォーマンスはレイアウトによって決定されることになる。ここでは電源端子のアサインそしてアナログ処理回路主要部のレイアウトを例にフロアプランについて述べる。

3.2.1 電源

電源は回路全体の動作および性能に影響を及ぼす重要ラインである。FE2007 ではアイソレーションのためチップ内部でアナログ、デジタルの分離を行っており、更にアナログについては雑音特性に影響する入力段を切り分けている (Analog 1) ため計3系統となっている (Analog 1, Analog 2, Digital)。電源端子としては11端子が用意されている (表1)。更に、低インピーダンスを確実にするため入力 MOSFET のソース端子 (0V) は各チャンネル毎に別途設けてある。電源端子は計32ピンあり、全ピン数は87であるため電源端子の全体に占める割合は約4割である。

	Analog 1	Analog 2	Digital
2.5V	VDD	VCC	VDDD
2.5V (WELL)	VDDA	VCCA	
0V	GND	GNDA	GNDD
-2.5V	VSS	VEE	VSSD

表1 電源端子

3.2.2 フロアプラン

電源に加えて入出力の配線引き回しについて紹介するべく、図1の一部を拡大した図を例として示す (図9)。図9には2チャンネルの処理回路とサムアンプがある。検出器からの信号は左側から入力され、一直線に処理回路を経てヒットの有無が右端よりデジタルとして出力される。アナログ出力は波形整形回路の各出力がサムアンプにて加算され、下側にアナログ出力される。チャンネル間ピッチは 250 μ m で規格化しており、アイソレーションは電源に接続されたウェルによってなされる。

4. パルス応答

4.1 アナログ出力

正極性ステップパルス入力時の応答の様子を図10に示す。信号の立ち上がり立ち下がり要する時間は約100ns である。負極性パルスに対しても同様の応答となる。

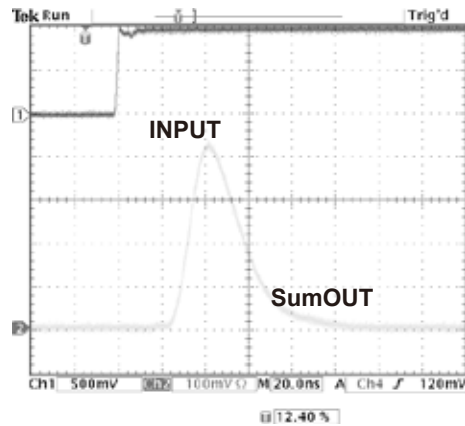


図10 アナログ応答

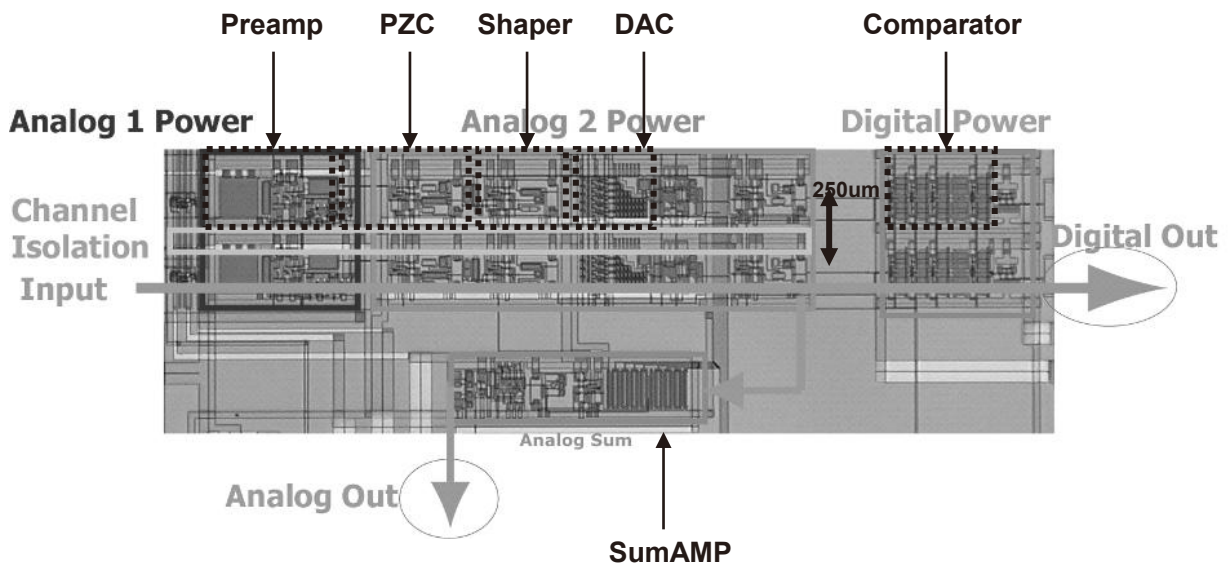


図9 フロアプラン

4.1 デジタル出力

正極性ステップパルス入力時の応答(LVDS)の様子を図11に示す。

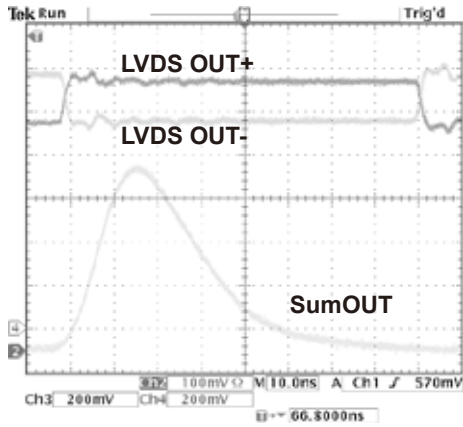


図11 デジタル応答

5. パフォーマンス

検出器読み出しに必要なとされる性能は各検出器に依存し、実用化をはかるためにはユーザの全ての要求を満たす必要がある。入力電荷に比例した出力波高が得られているか(積分非直線性)、指定したプリセットに応じて期待される DC 電圧が得られているか(DAC)、十分な S/N が得られるか(ノイズ)、チャンネル間アイソレーションは十分か(クロストーク)などが挙げられる。

5.1 直線性

入力電荷とアナログ出力電圧波高のプロットを図12に示す。±1.5pC 入力を十分カバーしている。

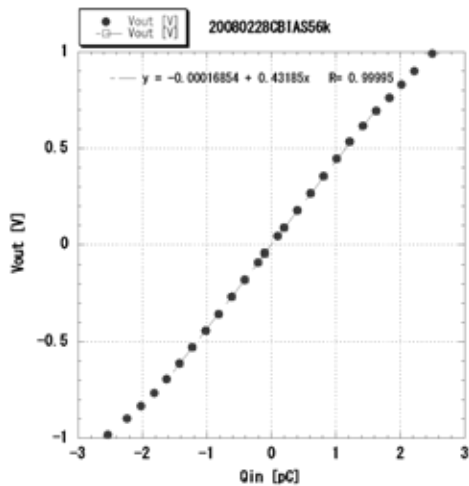


図12 直線性

5.2 DAC

設定ビットを変えていったときの DAC 出力プロットを図13に示す(図6で $V_{REF} = 0V$ 、 $1mV/bit$ 時)。全チャンネルにおけるばらつきは1ビット以内である。

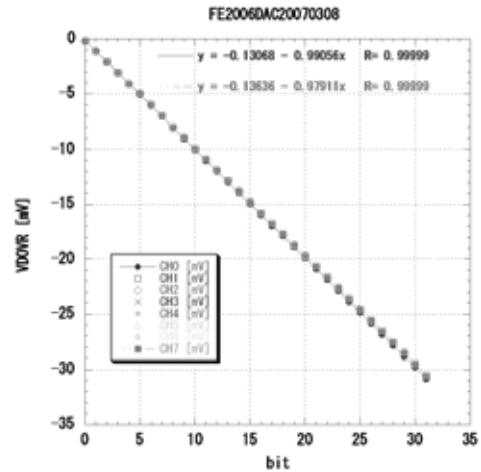


図13 DAC 直線性

5.3 ノイズ

検出器容量を横軸にとったときの波形整形回路出力のノイズを図14に示す(等価雑音電子換算)。

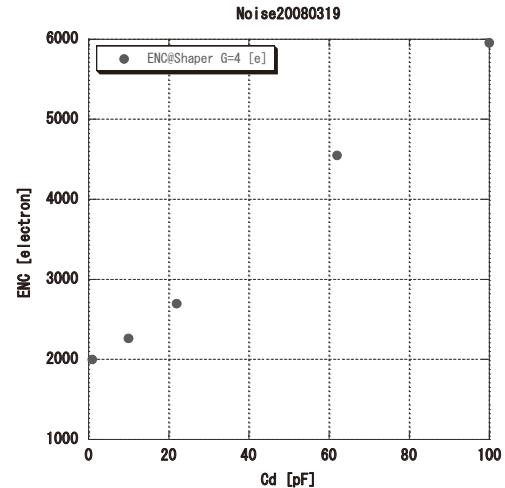


図14 ノイズの検出器容量依存性

5.4 クロストーク

チャンネル1に 1pC 入力時の他チャンネルへのクロストークを図15に表わす。

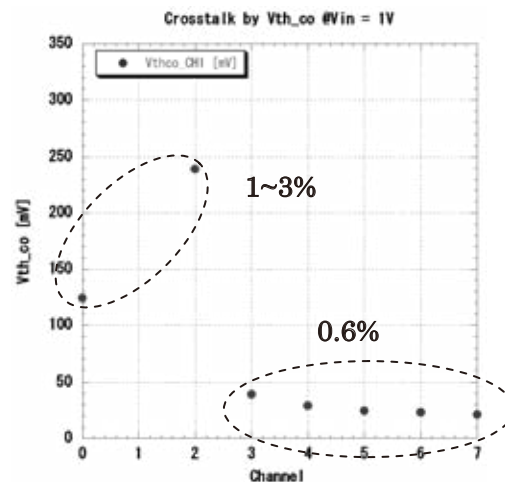


図15 チャンネル間クロストーク

5.5 タイムウォーク

デジタル出力立ち上がりエッジの入力依存性（タイムウォーク）を図16に示す。

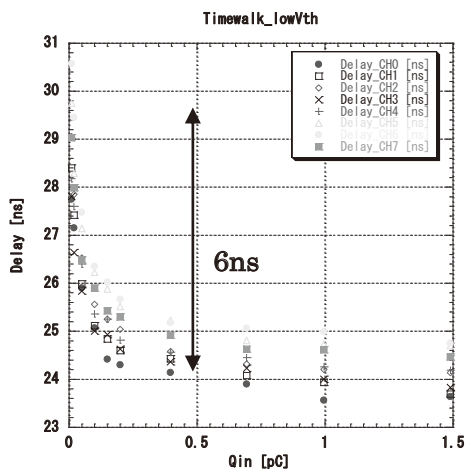


図16 タイムウォーク

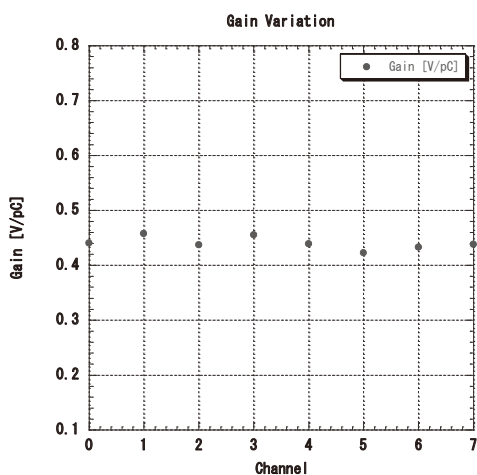


図17 ゲインばらつき

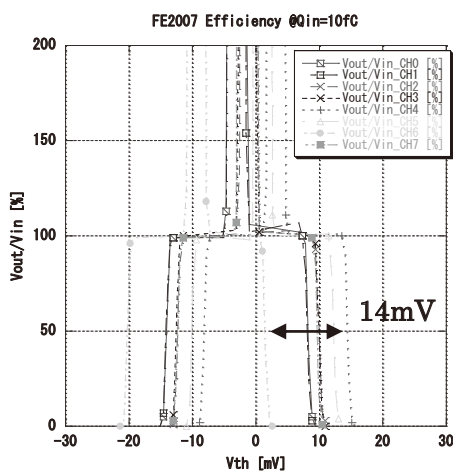


図18 閾値ばらつき

5.6 チャネルばらつき

ゲインおよび閾値ばらつきについて各々図17、18に示す。ゲインについては±4%のばらつき、閾値ばらつきについては Efficiency Curve の測定により、14mV のばらつきであることが確認された。閾電圧補償用 DAC で十分カバーできる範囲である。

6. 仕様

FE2007 の仕様は表2のようにまとめられる。

Power Supply	2.5V, -2.5V
Channel	8
Input charge	-1.5pC ~ 1.5pC
Gain (Comparator Input)	0.44V/pC (13V/pC)
Gain Variation	8%
Integral non linearity	< 3%
Peaking time	20ns
Noise	6000e @ Cd = 100pF
Crosstalk	< 0.6% (Typical)
Timewalk	< 6ns
Vth compensation DAC	10 ~ 300mV @ 10mV/bit
Calibration	Common input w/MOS SW
Readout clock	10 MHz
Power dissipation	30mW/ch
Die size	4mm x 4mm

表2 FE2007 Specification

7. 利用状況

ユーザである測定器開発室 MPG D グループ及び京都大宇宙線研究室に良品チップを提供するべく量産後の選別試験(DCテストおよびACテスト)を実施、平均95%の良品率を達成している。加えて後者については実装基板の回路設計サポートや検出器接続テスト時のトラブルシューティングにあたり、検出器 μ -PIC 読み出しのサポートに努めた。

7.1 量産

2009年4月時点での FE ASIC の量産状況を以下に示す。

2007/7 190 チップ

京都大 512ch (Anode 256 + Cathode 256)
測定器開発室 MPG D 128ch (X64 + Y64)

2008/7 80 チップ

京都大 512ch (Anode 256 + Cathode 256)

2008/10 300 チップ

測定器開発室 MPG D ~1,000 ch

7.2 成果

FE ASIC を用いた読み出しボードでの成果として京都大および KEK 測定器開発室の例を挙げる。図19は京都大による X 線結晶構造解析におけるラウエ斑点、図20は測定器開発室 MPG D グループによる Cd スリットを用いた中性子線イメージングである。

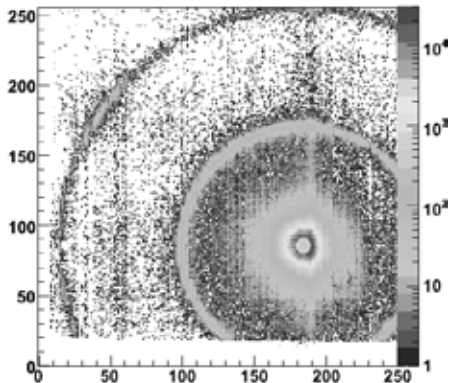


図 1 9 京都大 μ -PIC Anode 256ch + Cathode 256ch 読み出し ベヘン酸銀 8keV 宇宙線研究室 谷森氏提供

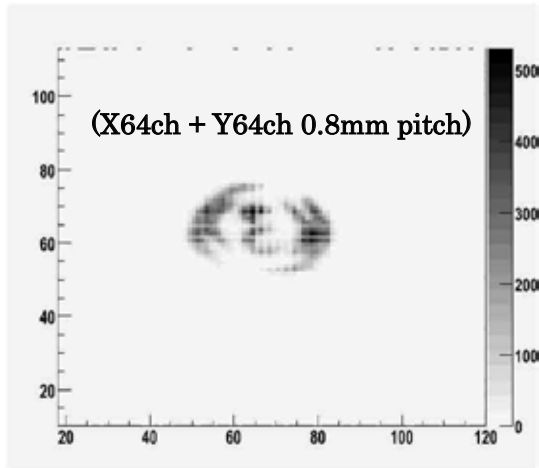


図 2 0 KEK 測定器開発室 MPGD グループ 中性子線イメージング 宇野氏提供

8. 伝承

FE2007 の要素回路を用いて回路パラメータの変更や改良により他の検出器読み出しにも対応できる可能性がある。どの要素回路も既に動作実績があるため、FE2007 ベースで様々な ASIC を低リスク・短期間で開発できると言える。したがって、それらをライブラリとしてユーザに公開することにより、ASIC 開発のアクティビティ向上に貢献できると思われる。

以上をふまえて 2008 年 9 月 10-12 日に「CMOS アナログライブラリを用いた ASIC 製作実習」として講習会を開催した。この講習会では ASIC 開発の基本から始めてユーザ自らが自分の実験に使用可能な ASIC を開発することが可能である。24名が講習会を受講し、そのうち15名が実際に ASIC 設計・製作に取り組んだ。詳細は以下を参照されたい。

案内

<http://www-online.kek.jp/Seminar/asicseminar.html>

KEK トピックス

<http://www.kek.jp/ja/news/topics/2008/ASIC.html>

9. まとめ

今後の大きな発展が期待されているマイクロパターンガス増幅検出器用フロントエンド ASIC の開発を行った。また、ユーザに良品提供を行い物理実験の遂行に貢献した。更に本 ASIC の設計情報を公開した講習会を催し、ユーザ教育による ASIC 開発のアクティビティ向上に努めた。

10. 謝辞

ASIC の開発には設計から製造にわたり多岐の分野の技術が必要になるため、エレクトロニクスシステムグループのみならず機構外の多くの方々に協力いただきました。本研究は東京大学大規模集積システム設計教育研究センターを通し、日本ケイデンス株式会社、シノプシス株式会社そしてメンター株式会社の協力で行われたものです。本 ASIC の開発にあたっては同グループの田中真伸准教授には多大なる指導をいただきました。また、受賞にあたり推薦いただきました新井康夫教授に改めてお礼申し上げたいと思います。

参考文献

- [1] Y. Fujita et al, "Improvement of CMOS Front-End ASIC for MPGD μ -PIC Readout System", presented at the IEEE Nuclear Science Symposium, Dresden 2008
- [2] Hirokazu Ikeda "Electronics for Particle Measurement" School of Mathematical and Physical Science The Graduate University for Advanced Study
- [3] 谷口敬 エレクトロニクスの基礎

J-PARC 3NBT ビームライン電磁石及び高耐放射線性を有する M1、M2 電磁石の三次元詳細計算による設計の最適化

物質構造科学研究所 ミュオン科学研究系 藤森 寛

1. はじめに

J-PARC(Japan Proton Accelerator Research Complex)において、RCS (3GeV シンクロトロン)から出射した陽子ビームは、3NBT (3GeV to Neutron Beam Transport line) を通ってMLF (物質・生命科学研究施設)まで導かれる (図1)。3NBTの全長は約 320m、同ライン上には14種類108台の電磁石が設置されている。RCSからのビームエミッタンスは最大 $324\pi\text{mm-mrad}$ となるため、ボア径300mmの大口径電磁石が用いられ、さらに、ビームロス 1W/m 以下に抑えるために、輸送ライン上の電磁石には広い領域での磁場一様性が要求された。一方、3NBT下流のM2ラインはミュオン標的からの二次粒子生成および散乱等により高放射線場となるため、標的近傍の電磁石コイルには無機質絶縁導体 (MIC) が使われている。また、電磁石への電力および冷却水の供給はビームライン (FL-1.6m) から2.4m上空のメンテナンスエリア (FL-4m) で行い、導体の途中には接続箇所を一切持たない。重故障の場合は遠隔操作で交換できるような構造となっている。しかし、M2ラインの電磁石上にはFL-4mまで鉄の遮蔽体が積まれるため、磁場の一様性に大きな影響を及ぼすことが予測された。このように、3NBT電磁石の設計においては、大口径電磁石からの染み出し磁場 (fringe field) および周囲の遮蔽体による影響等の評価に加えて広い領域での磁場一様性が要求され、これらの要求を満たすためには三次元磁場解析 (OPERA-3d) を駆使した詳細設計による最適化が必須であった。

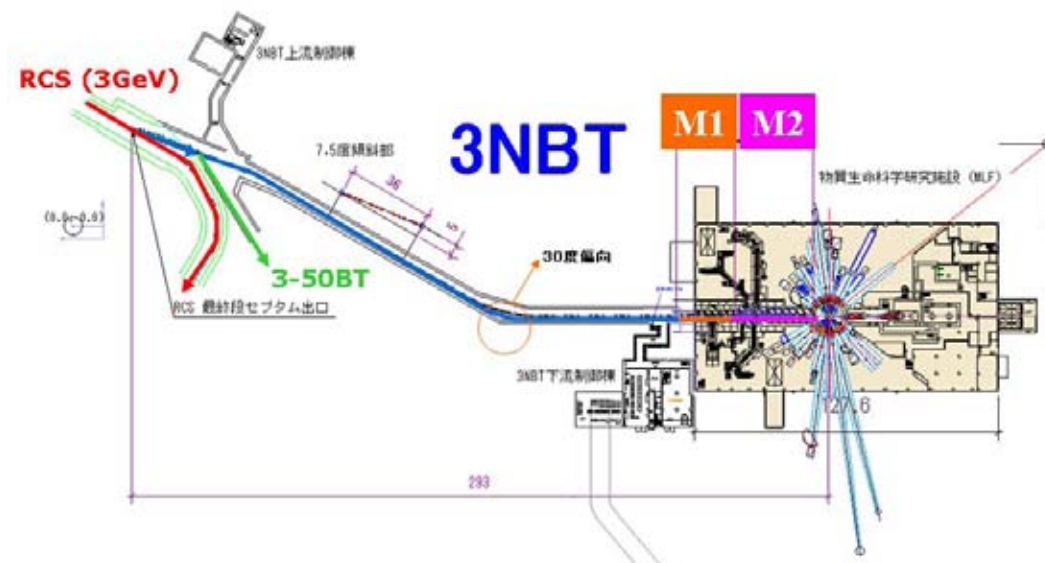


図1 3NBT の概要

2. fringe field の影響および磁場の最適化

3NBT で製作した電磁石は表 1 の通りである。

表 1 3NBT 電磁石一覧

(*)	unit	D16150	D16150 _10	D16180 C	Q2260	Q3060	Q2690 _mic	S3060	S2240 S2260	S2640mic S2630
number		7	1	1	30	18	3 3	11	14 16	2 2
Coil		Polyim ide	Polyim ide	Polyimi de	Polyim ide	Polyim ide	MIC Poly	Polyim ide	Polyim ide	MIC Poly
Field or gradient	T T/m	1.11	1.53	1.46	8.0	8.0	7.93	0.0638	0.0638 0.0638	0.096 0.13
Bore	mm	160	160	160	220	300	260	300	220	260
Pole length	mm	1500	1500	1800	600	600	900	600	400 600	400 300
Bending angle	deg	7.5	10.3	11.8	-	-	-	0.172	0.172	0.172
Good field region	mm	±100	±120	±100	±102	±140	±123	±140	±100	±100
Uniform ity	<	5×10^{-4}	5×10^{-4}	3×10^{-2}	3×10^{-2}	3×10^{-3}	3×10^{-3}	3×10^{-2}	3×10^{-2}	3×10^{-2}
Winding /pole	turn	120	126	100	84	129	95 49	60	176 168	12 36
Flow	L /min	71	89	104	36	53	130 63	3.2	- -	6.2 3.7
Current	A	591	965	1115	458	606	1098 566	127	31.7 33.2	520 200
Voltage	V	174	191	126	89	188	105 125	18	14.8 18.2	4.4 7
Weight	ton	14.1	17.5	20.2	5.1	7.5	37.4 37.1	0.75	0.68 0.82	56.9 56.1

(*) 頭文字 D は偏向電磁石、Q は四極電磁石、S は補正電磁石を表す

(1) 偏向電磁石

3NBT の偏向電磁石（水平偏向 6 台、垂直偏向 3 台）には特に高い磁場一様性（領域±120mm : $< 5 \times 10^{-4}$ ）が要求され、図 2 に示すようにウインドフレームの磁極にシムを施したセクター型を形成することにより、広い良磁場領域を実現した。また、fringe field の抑制と磁場の一様性を高める目的で電磁石のコイル手前（ビーム軸方向）両側に四角な鉄棒（エンドガード）を取り付けた。これにより BL 積の一様性は図 3 左に示すように 4×10^{-4} まで向上し、オプティクスからの要求を満足する結果を得た。尚、計算値と実測値の比較では図 3 右のようにビーム方向に沿った磁場において、良い一致を示した。

D16150(7.5度偏向電磁石)解析モデル

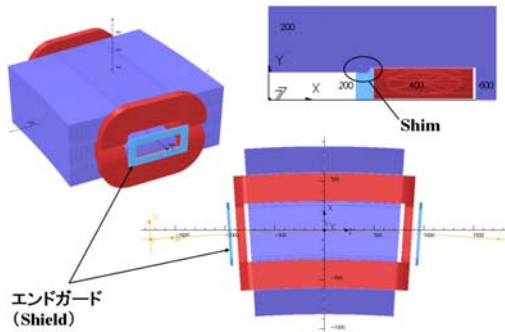


図2 7.5度偏向電磁石の3D解析モデルと磁場測定

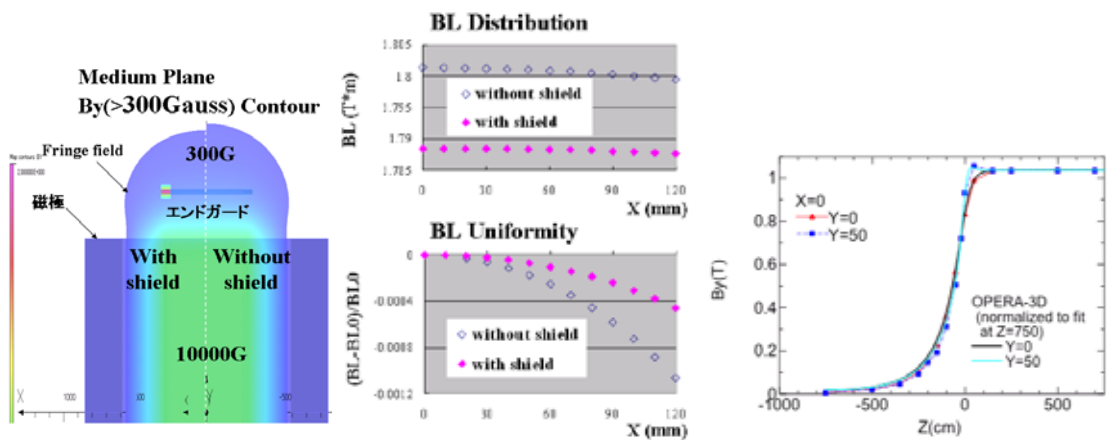


図3 エンドガードによる磁場遮蔽及びBL積一様性 (左・中)、
計算値と実測値の比較 (右)

(2) 四極電磁石

四極電磁石 (54 台 : M2 ラインの 6 台を含む) の磁場勾配は配置場所によって各々異なる (1T/m~6T/m) ため、励磁電流が変わってもオプティクスからの磁場一様性 (領域 $\pm 100\text{mm} \sim \pm 140\text{mm} : < 3 \times 10^{-3}$) を満足しなければならない。図4に示すようにシム形状とエンドカット (磁極端垂直面に対し45度の面カット) の調整により GL 積の一様性を要求範囲内に収めた。また、磁極端部に鉄板調節 (エンドシム) を施すことにより、さらに高いクオリティーが得られた。

(3) 補正電磁石

補正電磁石 (45 台 : M2 ラインの 4 台を含む) の磁場一様性 (領域 $\pm 100\text{mm} \sim \pm 140\text{mm} : < 2 \times 10^{-2}$) は磁極をウインドフレーム型とし、鞍型コイルの直線部 (ビーム方向) を長く取ることにより改善した。

図5は3GeV陽子ビームを7.5度振り上げる傾斜部の電磁石群である。

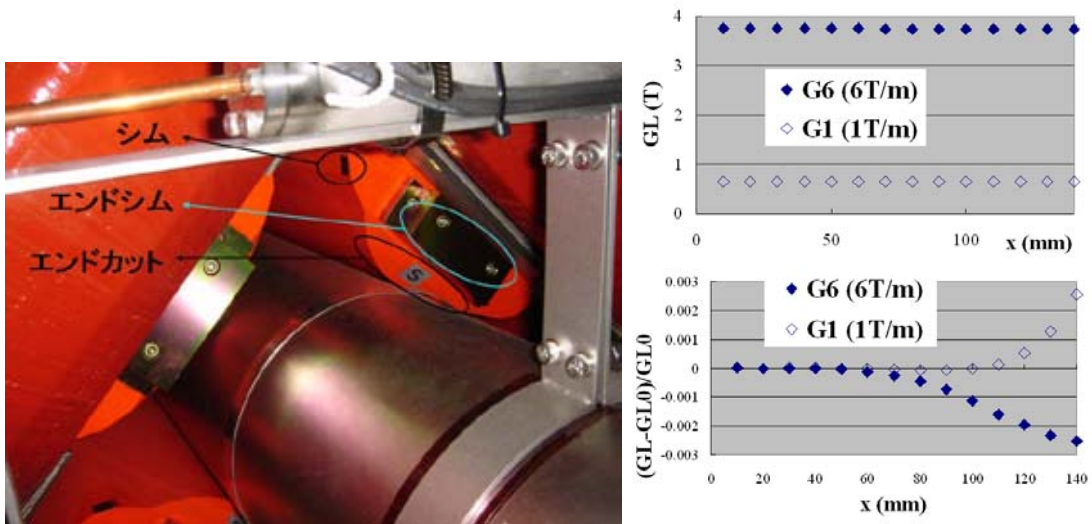


図4 磁極に施したシム・エンドシム・エンドカット（左）、
励磁量に対する GL 積および一様性（右）



図5 7.5度傾斜部（水平距離：36m 高低差：5m）

3. 高放射線場における電磁石および磁場の最適化

3NBT 下流の M2 ラインではミュオン標的からの粒子の生成・散乱により、1MW（将来的に到達するビーム強度）の 5%が損失すると予想される。そのため、図 6 の M2 ライン断面図に示す通り、電磁石には FL-4m まで鉄遮蔽体が隙間無く積まれている。また、電磁石のコイル導体はビームライン（FL-1.6m）から FL-4m まで途中に一切繋ぎを持たず延長した後、ユーティリティー（電気・水）と接続された。

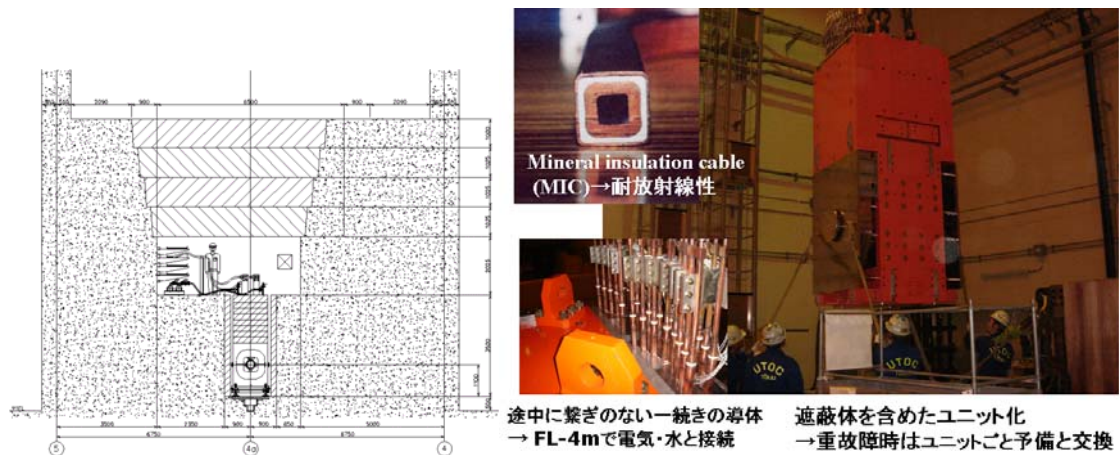


図6 M2ラインの断面図（左） ユーティリティ接続およびユニット化（右）

FL-4m から上空 2m の空間を空け、FL-6m から FL-10m まではコンクリート遮蔽が積まれている。メンテナンスは FL-4m で行なわれ、重故障の場合はコンクリート遮蔽を剥がして、鉄遮蔽体ごと予備電磁石との交換が可能な構造になっている。また、M2ラインでは全てのユーティリティを FL-4m で取り合うため、ケーブルは狭いスペースでも柔軟に引き回せるよう細線構成ケーブル（素線径：0.45mm×3200 本撚り）が用いられた。FL-4m のメンテナンスエリアの様子を図 7 に示す。

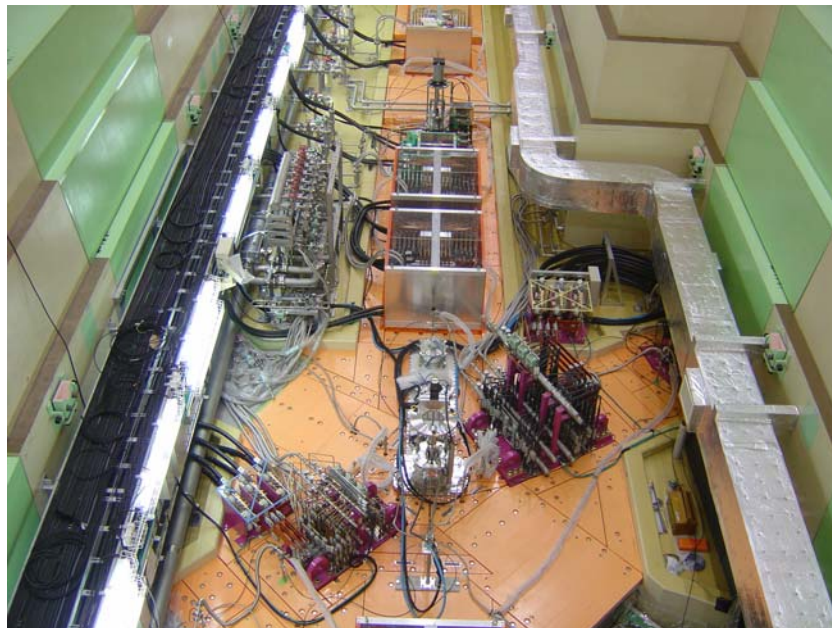


図7 M2ライン・メンテナンスエリア（FL-4m）

M2 電磁石には直接鉄遮蔽体が積まれるため、磁場の水平成分（ B_x ）の鉛直方向に沿った分布は図 8 左のように遮蔽体側に偏ってしまう。この偏りを修正するため、遮蔽体を入れた解析（図 8 右）より電磁石下部のブロック架台の最適化を行なった。

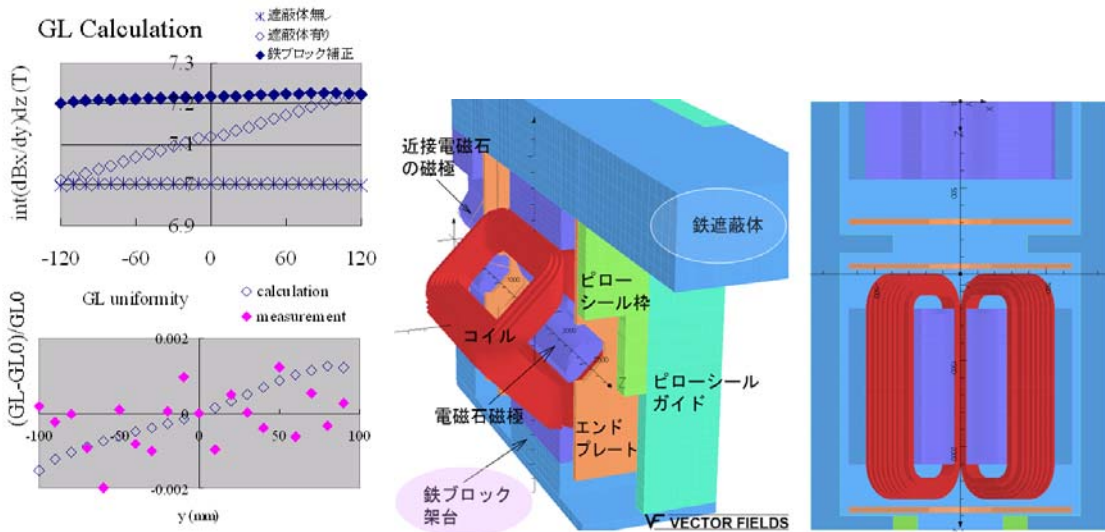


図 8 遮蔽体による磁場の偏りおよびその補正 (左)
遮蔽体を入れた電磁石の解析モデル (右)

4. ファーストビームに向けた励磁電流値の最適化

三次元詳細計算と実測値との一致は、シミュレーションによる励磁電流値の設定を可能にした。すなわち、励磁特性（電流と磁場の関係）による補正を行った後、ビーム軌道計算プログラム（図 9）を用いて計算磁場中を 3GeV-Proton Beam を走らせ、

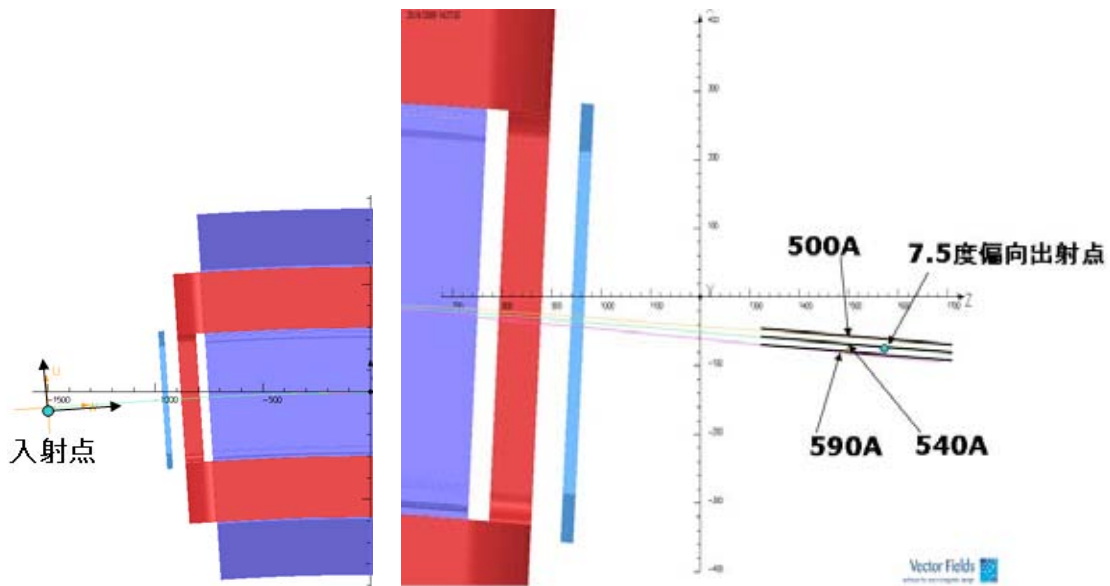


図 9 3GeV 陽子ビームの 7.5 度偏向後の軌跡

ビームの入射点および出射点が偏向軌道に一致する磁場（励磁電流値）をシミュレーションにより算出した。この手法から 7.5 度偏向電磁石（D16150）の励磁電流値 548A が導かれ、2008 年 5 月 30 日のファーストビームでのチューニングが 548.8A であったことは、電磁石の三次元詳細計算による最適化が極めて精度良く行えた証である。

5. まとめ

大口径電磁石からの fringe field は広範囲に及ぶため、三次元磁場計算による評価が必須であった。また、fringe field が隣接機器に及ぼす影響を緩和するために磁極端の前後に設けたエンドガードは、漏れ磁場を抑えると共に磁場の一様性を高める効果があった。四極電磁石磁場の一様性は広範囲の強度において要求され、通常磁極シムに加え、エンドカットおよびエンドシムを効果的に用いた最適化がなされた。これら詳細計算により得られた磁場（計算結果）を用いて軌道計算（Beam Tracking）を実施し、実際のビーム輸送に対応する励磁電流の最適化をはかった。これにより、たった一回のチューニングでファーストビームを約 320m 輸送することに成功し、物質生命科学施設において J-PARC 初の中性を発生するに至った（2008年5月30日）。

6. 謝辞

本電磁石の設計にあたり、J-PARC プロジェクト開始当初から共に苦難を乗り越え、親身なご指導と多大な協力をいただいた日本原子力研究開発機構の坂元眞一氏、明午伸一郎氏を始めとする 3NBT グループ諸氏に厚く感謝する。また、M2 ライン建設と共に汗まみれで取り組み、電磁石設計において耐放射線性材料および遮蔽について多くの知識と助言をいただいた西山樟生教授、三宅康博教授を始めとするミュオングループ諸氏に深く感謝する。最後に、電磁石設計・製作では無理な要求にも快く対応し、磁場測定において設計通りの性能を検証していただいた（株）トーキンマシナリーの尾形敢一郎氏に感謝の意を表す。

7. 参考文献

- [1] 大強度陽子加速器施設（J-PARC）3GeV 陽子ビーム輸送施設（3NBT）技術設計書 坂元眞一他, JAERI-Tech 2004-020, 2004年3月
- [2] “Magnet Design for a High Radiation Area” Hiroshi Fujimori¹, et al., Proceedings of the 4th Annual Meeting of Particle Accelerator Society of Japan and the 32nd Linear Accelerator Meeting in Japan (August 1-3, 2007, Wako Japan), pp. 790-792
- [3] “Optimization of the field uniformity for large aperture magnets at the J-PARC 3GeV Beam Transport-line (3NBT)”, H. Fujimori, et al., Proc. of the 3rd Annual Meeting of Particle Accelerator Society of Japan and the 31th Linear Accelerator Meeting in Japan (August 2-4, 2006, Sendai Japan), WP54 (3pages)
- [4] “Radiation Resistant Magnets for the J-PARC Muon Facility”, Hiroshi Fujimori, NIMA49072, 11-FEB-2009, Nuclear Inst. and Methods in Physics Research, A 600 (2009), pp. 170-172

J-PARC の MLF 中性子実験装置に於ける、ネットワーク化した NEUNET 中性子計測システムの開発

物質構造科学研究所 中性子科学研究施設 (KENS) 前任技師・佐藤節夫

1. 概要

中性子を利用した物性の解明や新材料の開発への期待は、ここ数年で非常に高まってきました。例えば高性能な2次電池の開発や高温超電導体の構造解析での中性子の産業利用です。それらの精密測定には巨大な中性子検出器システムが必要です。J-PARC/MLF の中性子実験装置はこれら要求を満たす、非常に広い面積を細かい位置分解能と時間分解能で測定できる巨大な検出システムを数多く建設しています。代表的な装置の粉末解析分光器や小角散乱分光器では 1000 本を超える中性子検出器が使用され、数十 m² の面積を 1cm² 程度の位置分解能と 1 μ 秒程度の時間分解能で中性子を観測します。前回受賞の PSD2K システムでは 200 本程度の制御が限界でした。そこで、この差を埋めるべく 1000 本を超える検出器でも制御できる NEUNET 中性子計測システムを開発しました。

今回の受賞の「ネットワーク化した NEUNET 中性子計測システム」の中心的な開発機器は、NEUNET モジュールと GATENET モジュールです。J-PARC の中性子フラックスの高さを生かした多様な実験を展開する上で、一個一個の中性子検出イベントを個別に記録すること、イベント発生率に応じて計測システムの処理能力を上げられるような、スケーラブルなシステムであることが必要です。NEUNET モジュールと GATENET モジュールは、こうしたニーズに答えるものです。

NEUNET モジュールは、中性子検出器からの信号 (パルス波高) と中性子飛行時間から生成した中性子検出イベントを先入れ先出しメモリ (FIFO) に蓄積し、高速ネットワーク回路 (KEK 素核研・測定器開発室が開発した SiTCP 回路) を通じて、制御する計算機 (PC) に送り出します。

GATENET モジュールは、複数の NEUNET モジュールに、中性子飛行時間原点を規定する t₀ 信号 (パルス中性子が発生した時を正確に知らせる信号) と外場の変動と関連づけるための実時間信号を配送するモジュールです。GATENET モジュールも SiTCP 回路を持ち、ネットワークから制御されます。

今回の受賞の技術的特徴をまとめますと、次の3点が挙げられます。

- 1 - ネットワークを中性子計測システムの高速度データバスとして使用する。
- 2 - 観測できた中性子情報をイベントデータとして全て保存する。
- 3 - 測定装置の大型化によってデータが分散するので、絶対時刻で同期を取る。

2. J-PARC/MLF 中性子実験施設

J-PARC 全体については <http://j-parc.jp/MatLife/ja/index.html> を、MLF 中性子実験施設については <http://j-parc.jp/MatLife/ja/instrumentation/ns.html> を参照してください。



図1 J-PARC 施設

概要としましては、茨城県東海村の日本原子力機構内に図1のような実験施設が建設されました。中性子散乱実験は、3 GeV シンクロトロン陽子ビームを使用する物質・生命科学実験施設 (MLF) で実験が行われます。中性子実験施設は図2のように23本のビームラインが引き出せる構造になっていて、それぞれが特徴的な実験ができるようになっています。ビームラインはBL01からBL23までの番号が振られています。平成21年3月現在までに、半数の12本のビームラインにビームが供給され始めました。

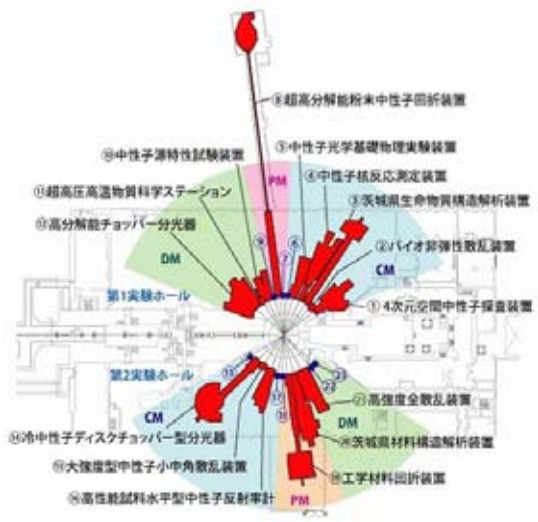


図2 物質・生命科学実験施設 (MLF)

本技術の性能が認められて、J-PARC/MLF 中性子実験装置に広く採用されています。図3に BL20 の中性子検出器の配置例を示します。BL20 は茨城県の粉末解析分光器で、写真で見えている範囲は直径 13mm で長さ 60cm の中性子検出器が 288 本配置してあります。約 2.2m² の領域を通過する中性子を捕まえることができます。BL20 全体では 800 本 (6.2m²) が装着されています。



図3 中性子検出器の配置例 (BL20)

図4は BL20 の NEUNET モジュールです。100 台あり 800 本の中性子検出器の処理ができます。



図4 NEUNET システムの配置例 (BL20)

平成21年3月現在での NEUNET モジュールの使用状況は、BL01, BL08, BL12, BL14,

BL20, BL21 の 6 本のビームラインで製作、または製作が予定されています。BL01 で 24 台の、BL20 で 100 台の NEUNET モジュールがすでに納品されて実験を開始しています。BL14 で 40 台、BL08 で 38 台、BL21 で 93 台が製作中です。BL20 で 36 台が増産中です。今後、BL12 で使用を予定しています。さらに、BL08 と BL21 では増産を予定しています。これに伴い、従来の開発品である AMP97 アンプ基板なども対応する数だけ作製されていて、本技術と従来技術が幅広く活用されています。

3. パルス中性子源の飛行時間測定法

J-PARC/MLF 中性子実験施設では、パルス中性子源を使用して物質の構造解析などを行います。水銀ターゲットに 25Hz (40m 秒周期) で 3GeV の高エネルギーに加速した陽子ビームを照射して、核破砕反応を起こして大量の中性子を発生させます。陽子ビームの時間幅を 1μ 秒程度にしますので、40m 秒周期から見ると 4 万分の 1 の出来事で、瞬時と言えます。この瞬時に核破砕反応が起こり、3GeV 以下のエネルギーを持つ無数のパルス中性子が発生します。

パルス中性子源を使用した実験は飛行時間測定法を使用します。水銀ターゲットから一定の距離の 15~20m 程度離れた場所 (L) に測りたい試料を置くと、パルス中性子発生からの経過時刻 (t) の 2 乗に反比例した運動エネルギー ($E = 1/2mV^2 = 1/2m(L/t)^2$) の中性子を照射することができます。現在の電子技術に於いては、t の測定を正確にできますので、簡単に照射されている中性子エネルギーがわかります。こ

の方法は飛行時間測定法 (Time of flight method : TOF 法) と呼ばれ、他の多くのところでも使用されています。

4. NEUNET 中性子計測システム

NEUNET 中性子計測システムの最小構成図を図 5 に示します。中性子位置敏感型検出器 (PSD) を支持し、アンプを内蔵する PSD 支持箱 (図中 PSD box) で中性子を検出し、電気信号に変換します。その信号をケーブルで結ばれた NEUNET モジュールが集め、中性子情報を持つイベントデータとしてネットワークで PC (図中 Linux) に送ります。

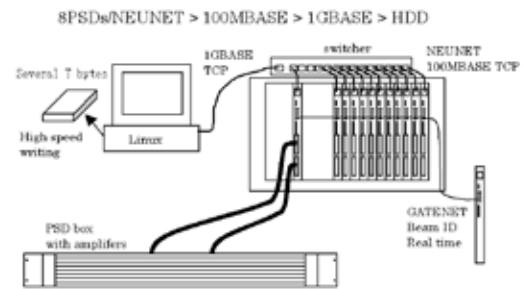


図 5 NEUNET 中性子計測システム

データの同期を取るために、GATENET モジュールが同期用の時刻情報を全ての NEUNET モジュールに配り、イベントデータ内に組み込みます。データ解析を行う時に、この時刻情報を比較することで、多くの NEUNET モジュールのデータを同期して統合することができます。

NEUNET モジュールからのネットワークデータ転送速度は 100MBASE ですが、1GBASE 対応のネットワークスイッチャーを通すことで 10 倍の高速化がされます。将来、10GBASE が使用できるようになる

と、このままの構成で100倍の高速化ができます。ネットワークを高速バスとして使えるわけがここにあります。

ネットワークからイベントデータを受け取った PC は内外のハードディスクに全データを保存します。

4. 1. NEUNET モジュール

NEUNET モジュールは KENS の中性子測定技術と KEK 素粒子原子核研究所 (KEK-IPNS) のネットワーク技術 (SiTCP) から成り立っています。図 6 に NEUNET モジュールを示します。NEUNET モジュールは VME/6U 規格の 1 枚幅 (23cmx16cmx2cm) で、8 本の PSD データ処理ができます。右側の 4 枚の ADC 基板が中性子信号をデジタルデータに変換します。左側のゲートアレイ (FPGA) がモジュール上の全ての部品を制御します。



図 6 NEUNET モジュール

図 7 に NEUNET モジュールの構成図を示します。PSD で中性子が検出されると、両端から検出位置に逆比例した電荷が出力されます。この電荷を電圧に変換するアンプで電荷量に比例した高さを持つパルスとして、多芯フラットケーブルで引き出されます。ADC 基板上では、このパルス信号を

アナログ-デジタル変換器 (ADC) でデジタル化します。図 8 にその概念図を示します。ADC 基板の FPGA が図 8 のような ADC 出力データからピークを検出し、その時の基底値とピークの差から波高値を求めます。PSD の両端からの波高値の合計が閾値より大きければ中性子データとして保存します。両方の波高値と中性子検出時の時刻はメイン基板上の FPGA に送られます。

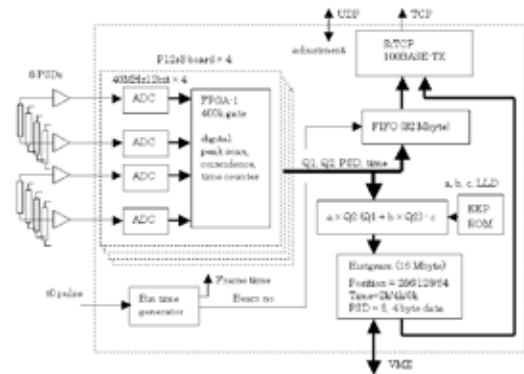


図 7 NEUNET モジュール構成図

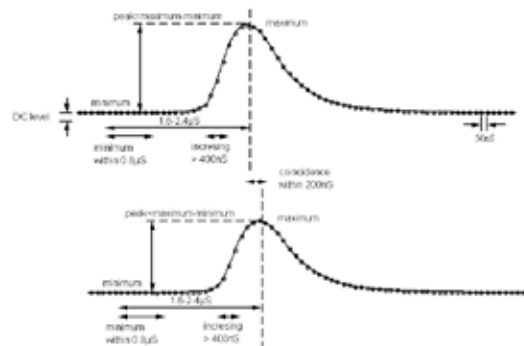


図 8 PSD 測定概念図

NEUNET モジュールはイベントとヒストグラムデータを持ちます。ヒストグラムデータは度数分布図のことで、ある規則でデータを整理してしまい、元のデータを捨ててデータ量を減らす方式で、従来の PSD2K システムで採用していました。

メイン基板上の FPGA は ADC 基板からデータを集め、イベントデータとして保存し、

同時にヒストグラムデータを更新していきます。イベントデータは SiTCP 側から制御でき、ヒストグラムデータは SiTCP 側と VME 側から制御できます。イベントモードとヒストグラムモードの両方は独立に動作します。

VME 回路は、これまでに KENS で開発してきているヒストグラムモードの全てを含んでいるので、NEUNET モジュールは PSD2K モジュールと互換性があります。

イベントモードでは図 9 のようなデータの流れと構成になります。制御 PC が NEUNET モジュールに保存しているイベントデータを要求します。このときに受信できる最大データ数をつけます。NEUNET モジュールは保存しているイベントデータ数を 4 バイトデータで返します。データ数が 0 ならば、これでこのやり取りはおしまいです。イベントデータを持っていれば、指定された最大データ数以内でイベントデータを送ります。1 中性子のイベントデータは 8 バイトです。構成は右波高値=12bit、左波高値=12bit、TOF 時間=24bit、PSD の番号=8bit、識別番号=8bit となります。

```

TCP/IP, IP address = 192.168.0.16+<module address>, port = 23

----- DAQ system >> NEUNET module -----
<Command : requesting event data>
0aa3 | | L2023 0)
L2023 0)= maximum size of transfer data; unit = 16 bits.

----- NEUNET module >> DAQ system -----
<The number of event data : containing event data size>
L311 0) <event data>
L311 0)= real size of transfer data; unit = 16 bits.
<event data : neutron data>
0a5a | T023 0) | F17 0) | FL11 0) | FR11 0)
T023 0)= the time in the pulsed neutron frame; unit=25ns.
F17 0)= detector number; FL11 0)= left pulse height; FR11 0)= right pulse height
<event data : KP ID>
0a5b | C17 0) | M17 0) | K039 0)
C17 0)= crate number; M17 0)= module number; K039 0)= KP-ID; 25Hz at J-PARC
<event data : instrument time>
0a5c | S129 0) | SS14 0) | US10 0)
S129 0)= seconds; SS14 0)= subseconds; 32.768kHz; US10 0)= module clock; 40MHz

```

図 9 イベントデータの流れと構成

この他に、GATENET モジュールから配信されるデータがありますが、いずれも 8 バイト長に統一しています。同期用時刻データには 2 種類あり、必ず対で保存されます。ひとつは 40 ビットのパルス中性子フレームの番号です。J-PARC では 25Hz ごとにビームが発生するので、25Hz ごとに加えられます。構成は KP-ID=40bit、識別番号=8bit、その他=16bit となります。1000 年分以上を表現でき、イベントデータの仕分けに使用できます。次に装置時刻イベントが続きます。構成は絶対時刻=56bit、識別番号=8bit となり、2008 年 1 月 1 日を基点に、34 年程度を表現できます。

SiTCP は CPU を使用していない高速ネットワーク回路です。100MBASE-TX で、TCP/IP 通信ではほぼ最高値の転送速度 (11Mbyte/sec) が実現できます。現在のテスト回路では 8Mbyte/sec 程度が観測されています。通常の実験では、1 本の PSD は最大計数で 30kcps (cycles per second) 程度の中性子しか検出できません。NEUNET モジュールは 8 本の PSD データを処理するので、最大転送は $8 \times 30\text{kps} \times 8\text{byte} = 1.92\text{Mbyte/sec}$ となります。従って、最大計数の場合でも十分に余裕があります。

SiTCP は 100MBASE-TX ですが、1000BASE-T 対応のネットワークスイッチャーを通すことで 1000BASE-T に変換され、高速にできます。スイッチャーは多くの NEUNET モジュールのデータを 1 本のネットワークケーブルにまとめて 1 台の PC につながります。NEUNET モジュールの 1 台 1 台のネットワークスピードはそれほど速くありませんが、ネットワークスイッチャーが高速なデータバスの役割を果たすことができます。仮に、50%

程度の使用率であっても 26 台の NEUNET モジュールをつないで 50M バイト/秒の転送レートとなることがわかります。今までの測定では、テスト信号を使用して 44M バイト/秒程度までは取りこぼしなく使用できることが確認できています。標準ラックに収まる VME 電源クレートは 20 台の NEUNET モジュールを収納できるので、1 台の PC で制御すれば最大計数の状況でも安全に使用できることがわかります。

SiTCP は UDP/IP 通信もサポートしていて、データ通信と独立に設定情報の読み書きができます。例えば、モジュール情報の読み書き、またはネットワーク通信方式をイベントモードかヒストグラムモードか、どちらかを選びます。次に、ヒストグラムデータの位置計算用の係数を不揮発性メモリに読み書きできます。また、イベントデータの制限定数を設定できます。たとえば、パルス中性子発生直後のバースト信号を排除するための制限時間を設定できます。また、ノイズが多い場合、閾値を上げて排除することができます。

4. 2. GATENET モジュール

GATENET モジュールも SiTCP を使用しています。図 1 0 に GATENET モジュールを示します。左側の FPGA がモジュール上の全ての部品を制御します。図 1 1 に GATENET モジュールの構成図を示します。ネットワークの基本的な動作は NEUNET モジュールと同じになるようにしました。

GATENET モジュールはいろいろな機能を持ち、巨大な DAQ システムが同期して動作できるように支援します。第一の機能はゲート機能です。パルス中性子に同期した信

号 (J-PARC:MLF の場合、25Hz) を受けて、パルス番号と絶対時刻を付加し、全 NEUNET モジュールに配信します。同期信号の配信は 1 本の同軸ケーブルで行います。全 NEUNET モジュールに対しては負荷が大きくなるので、バッファを介して送ります。



図 1 0 GATENET モジュール

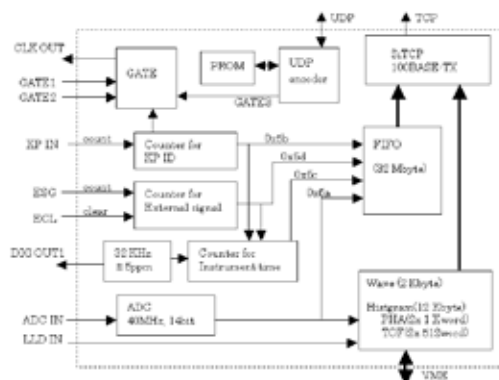


図 1 1 GATENET モジュール構成図

図 1 2 に同期信号のデータ形式を示します。初めに立ち上がりパルス中性子に同期したスタートビットを 5 μ 秒幅パルスとして送ります。その後 104 ビット列が続きます。各ビットの値をパルス幅で表します。1 μ 秒幅が 0 を、2 μ 秒幅が 1 を表すようにしました。各パルスの区切りは 1 μ 秒固定です。前半 8 ビットがクレート番号、中間 40 ビットがパルス番号、後半 56 ビットが装置時刻の順です。213 μ 秒から 317 μ 秒までの間で変動しますが、パルス中性

子は 40m 秒に 1 度しか来ませんので、十分に識別できます。

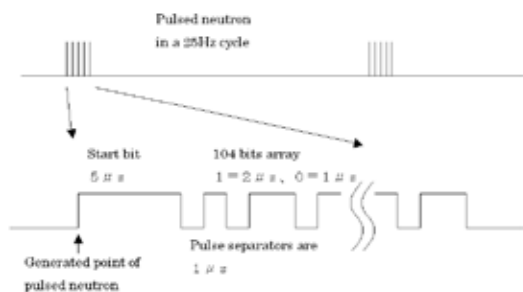


図 1 2 同期信号のデータ形式

この信号はゲート条件に合わない場合には配信されません。ゲートの条件として、UDP/IP を通してプログラムから掛けられるのとハードウェアから掛けられる端子を 2 入力持ちます。試料周りの真空や温度に異常がある場合、センサーが出すリレー接点出力が受けられます。GATENET の名前の由来がここにあります。

次にビームラインの強度観測用モニターのデータ収集ができます。この機能はアナログ入力とデジタル入力を持ち、波形解析と時間分析ができます。

その他に、t0 信号以外の外部信号を受けて、そのカウント数と絶対時刻の管理ができます。過度現象の実験などに威力を発揮するはずです。

GATENET モジュールはイベントとヒストグラムデータを持ちます。アナログ入力からの信号を波形処理し、波高値をイベントデータとして保存し、同時にヒストグラムデータ更新していきます。イベントデータは SiTCP 側から制御でき、ヒストグラムデータは SiTCP 側と VME 側から制御できます。イベントモードとヒストグラムモードの両方は独立に動作します。

4. 3. 小型 NEUNET08 モジュール

NEUNET モジュールを小型化した、NEUNET08 モジュールを開発しました。PSD 支持箱内に NEUNET08 モジュールを装着した状態を図 1 3 に示します。

NEUNET08 モジュールは NEUNET モジュールから VME 機能を省き、小型化しました。PSD 支持箱内に収め、検出器と一体化できます。ネットワークケーブルと電源ケーブル、t0 信号ケーブルだけで使え、大量のフラットケーブルと VME 電源が必要なくなります。BL21 で行った中性子ビームを使用した測定により、位置分解能、時間分解能、検出効率で NEUNET モジュールとまったく同じデータが得られることが確認できました。



図 1 3 NEUNET08 を PSD 支持箱内に装着

唯一の問題は、検出器のすぐ後ろに高密度化された集積回路が置かれるため、放射線ダメージで動作不安定になることが懸念されることです。BL08 などのように、高エネルギー中性子が来ない装置ではこのままで使用できると思われます。しかし、他の装置では放射線遮蔽を強化するか、検出器内に収めずに、近くに置いてケーブルを短く済ませる使い方を検討しています。いずれにしても、小型化によるメリットは大いにあります。

4. 4. PSD2K の NEUNET 化

前回受賞の PSD2K システムで開発している PSD2K モジュールは NEUNET モジュールと中性子処理機能がほとんど同じですが、NEUNET モジュールのネットワーク機能とイベントモード機能がないために使用されなくなりつつあります。しかし、これは非常にもったいないので、図 1 4 のような NEUNET 化用の増設基板を開発し、NEUNET モジュールとして使用できるようにしました。



図 1 4 NEUNET 化用の増設基板 (右)

PSD2K モジュールと VME 電源の間に挟む形になります。モジュールが 4cm 程度はみ出しますので、その隙間からネットワークケーブルを引き出します。古いゲートアレイとメモリーで、どちらも容量が小さいので、イベント機能だけを動作させることができるようになりました。新しい DAQ システムではイベント機能しか使いませんの NEUNET モジュールの代わりに使用できるよ

うになります。PSD2K モジュールが 100 台程度ありますので、これらの有効利用ができます。

5. J-PARC 初ビーム成果

平成 20 年 5 月 30 日の 14 時 25 分に J-PARC/MLF に初の中性子ビームが照射されました。それから 1 ヶ月後に KEK の高分解能粉末装置 : BL08 で世界最高の時間分解能のデータを得ることができ、プレス発表をしました。準備が間に合わなかったので、前回発表の PSD2K システムを NEUNET 技術のイベント方式に変更しました。残念ながら NEUNET 化にも間に合いませんでしたので、独自のイベント方式になりました。しかし、全イベントデータを保存しましたので、測定後にいろいろな角度からデータ解析ができ、世界最高であることが確認できました。

BL08 での検出器と試料の配置は図 1 5 のようになります。約 100m 飛んできた中性子を試料に当て、後ろ側に散乱された中性子を検出しました。

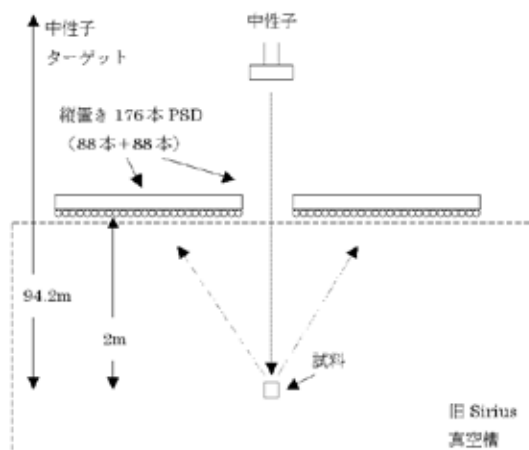


図 1 5 BL08 の検出器配置

試料に単結晶 Si を置いた時の 2 次元画

像が図16です。中央右の白いポイントが信号ですが、全体の様子もわかるように、ノイズレベルまで見えるように倍率を上げています。その跳ね返った部分のデータだけの時間データが図17です。このデータから、時間分解能が世界最高の0.037%であることが確認できました。

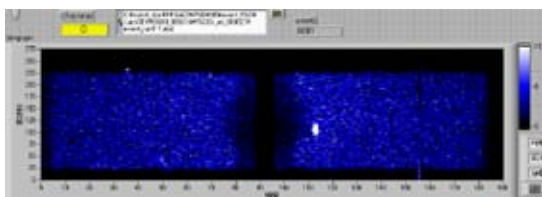


図16 Si単結晶の2次元データ

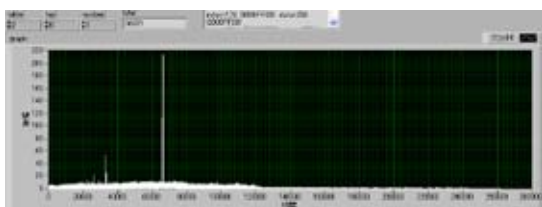


図17 Si単結晶の時間データ

次に、粉末ダイヤモンドのデータを取りました。タイムフォーカスしていないデータとタイムフォーカスしたデータを図18と図19に示します。同じイベントデータを条件を変えてヒストグラム化しています。散乱ピークの面積は同じですが、格段にピーク幅（時間分解能）が狭くなるのがわかります。その分、高さが10倍ぐらい高くなります。時間分解能が非常に良くなり、0.1%程度得られることが確認できました。

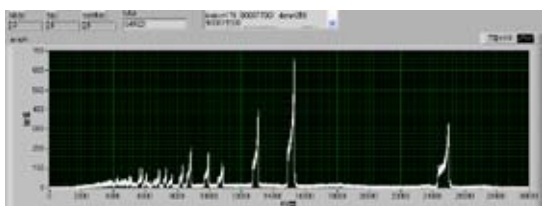


図18 タイムフォーカスなし時間データ

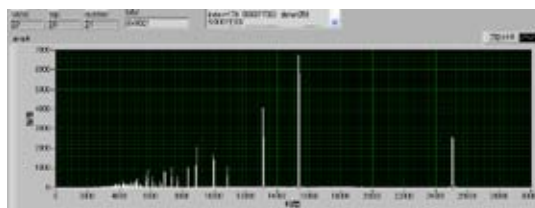


図19 タイムフォーカスあり時間データ

タイムフォーカスしていないデータで位置2次元データを見ると、図20のような円形のデバイリングが経過時刻と共に縮んで行くのが確認できました。図18の一番大きなピークの、15300chから5ch(20μ秒)の時間を切り出してみています。タイムフォーカスは、測定位置ごとに時間調整して、デバイリングが見えないように散乱ピークを一致させて足し合わせることもできません。

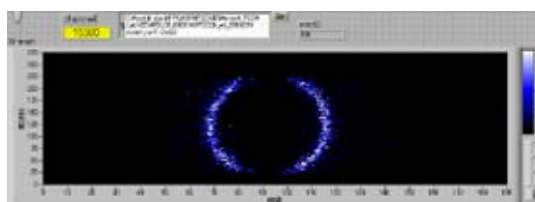


図20 デバイリング

6. まとめ

前回の受賞から7年が経過していますが、再度受賞することができて光栄です。前回の受賞した頃にJ-PARC計画が始まり、それに向けての切羽詰った開発が求められ、何とかそれに応えられたと思っています。KENSとは違い、巨大な実験装置群になることがわかっていましたので、そこに私の開発した処理装置を並べるのが夢でした。この夢を実現するために頑張ってきたと思っています。

開発に当たり、非常に多くの方々の協力を得られたことに感謝します。SiTCP を開発されました内田智久氏、それを斡旋してくれた田中真伸氏、NEUNET システムの DAQ プログラムを開発してくれている安芳次氏、仲吉一男氏、千代浩司氏、井上栄治氏の KEK 素核研の方々に感謝します。また、日本原子力研究機構の中谷健氏には NEUNET と GATENET モジュールの特性について意見をいただきました。KEK 中性子の武藤豪氏にはマニュアル整備・及び知的財産化を協力していただきました。また、神山崇氏と鳥居周輝氏は J-PARC 最初のビームを共に体験し、BL08 の測定データを提供していただきました。最後に大友季哉氏には技術賞の推薦をしていただき、非常に感謝しています。その他、多くの関係する方々にも多大なお世話をいただき、感謝しています。

J-PARC/MLF のビーム出力はまだまだ低いですが、今後高くなっていく予定です。今のままの検出器では能力不足のため、引き続き次の検出器の処理装置の開発に関わって行きたいと思います。

7. 参考文献

- [1] S. Satoh, S. Muto, N. Kaneko, T. Uchida, M. Tanaka, Y. Yasu, K. Nakayoshi, E. Inoue, H. Sendai, T. Nakatani, T. Otomo, Development of a readout system employing high-speed network for J-PARC, during a contribution to International Symposium on Pulsed Neutron and Muon Sciences (IPS 08), NIMA49052.
- [2] Development of Electronics for ^3He Detectors at KENS, S. Satoh, KENS REPORT-XV 2003-2006.
- [3] Development of Readout Systems for Neutron Detectors, S. Satoh, NSL News Letter 2006-1, 6th Korea-Japan Meeting on Neutron Science
- [4] 中性子検出器の読み出し回路の開発、佐藤節夫、日本中性子科学会—波紋、Vol.15 No.1、2005 年 1 月号 p78~81
- [5] S. Satoh, T. Ino, M. Furusaka, Y. Kiyanagi, N. Sakamoto, K. Sakai, Development of readout systems for neutron detectors, PSND2004, Nuclear Inst. and Meth. A 529 (2004) 421-424.
- [6] 中性子散乱実験用位置敏感検出器、PSD2K システムの開発、佐藤節夫（他 3 名、1 番目）、KEK Report 2001-9、M/D

編集後記

KEK技術賞は、高エネルギー加速器研究機構における技術上の優れた業績を表彰し、もって広く技術の発展に資することを目的として平成12年度に創設された。

推薦された技術賞候補案件は、各研究所、研究施設、技術部及び管理局から選出された委員による「KEK技術賞専門部会」において審査される。審査は各推薦者によるそれぞれの技術内容紹介と技術開発現場における候補者本人による内容説明を必ず行なった上、部会において審議、最終判断を行なう。その際、より十分な検討を行なうため、追加資料を本人から提出してもらうこともある。こうした審査を経て、技術賞が決定され機構長に推薦される。

審査基準は、これまで積み上げられてきた審査に対する基本的な考え方をふまえ、以下の4項目を基本としている。

- (1) 技術への取り組みが創造的である
- (2) 技術の具体化への貢献、成果が顕著である
- (3) KEKの推進する研究計画への技術貢献が顕著である
- (4) 技術伝承への努力が積み重ねられている

KEK技術賞の募集は毎年11月までを公募期間とし、年度内に受賞者を決定・発表する。受賞論文は、KEKインターナル・レポート（本冊子）として出版され、広く関係者等にも配布されている。応募様式のダウンロード等、更に詳しいことは本機構の共済福祉系のホームページをご覧ください、更に多くの皆さんが自分の磨き上げた技術をもって、KEK技術賞へチャレンジしていただくようお願いしたい。

平成21年7月
出版担当 人事労務課共済福祉係