

電波望遠鏡マルチビーム受信機のための 超伝導モノリシックマイクロ波集積回路の開発

国立天文台・先端技術センター
江崎翔平



2024年6月7日
関東甲信越技術職員懇談会

国立天文台・SISクリーンルーム

○歴史

- 1985年 野辺山にクリーンルーム発足
 - 野辺山宇宙電波観測所完成(1982年)
 - 野辺山45m電波望遠鏡に搭載するデバイス開発
 - 高性能な超伝導デバイス(SISミキサ)の開発
- 2004年 ALMA望遠鏡日米欧共同建設
- 2006年 三鷹キャンパス先端技術センターに移設.
 - ALMA Band 4, 8, 10開発
- 2013年 ALMA開所式
- 2013年- ALMA将来開発他
- 2023年- ALMA2プロジェクト
 - ALMA Band 8 upgrade



野辺山45m望遠鏡^[1]



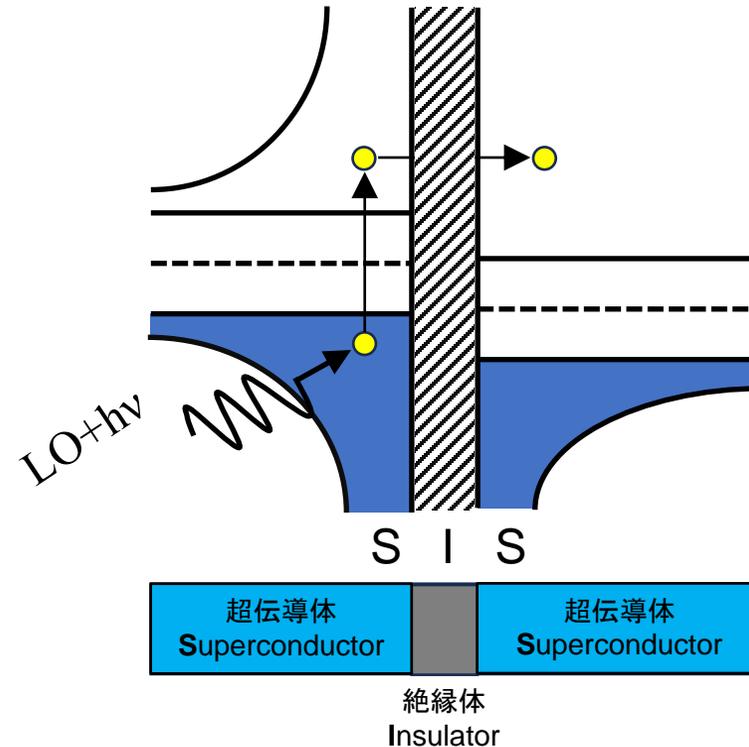
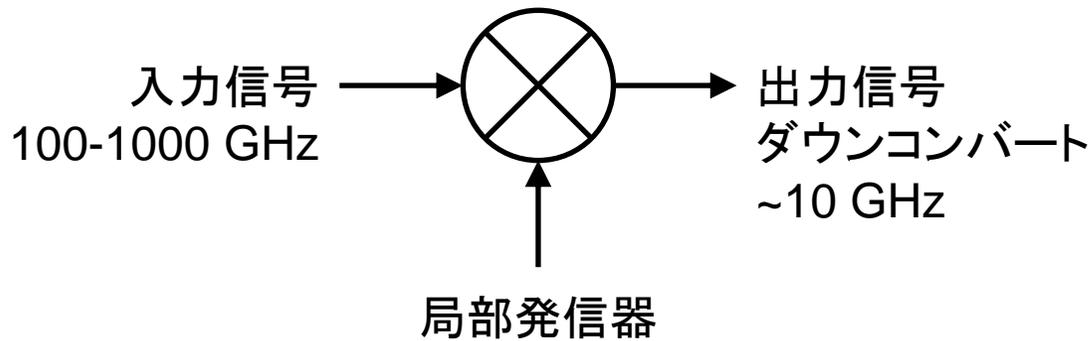
ALMA望遠鏡^[2]

[1] <https://www.nao.ac.jp/research/project/nro.html>

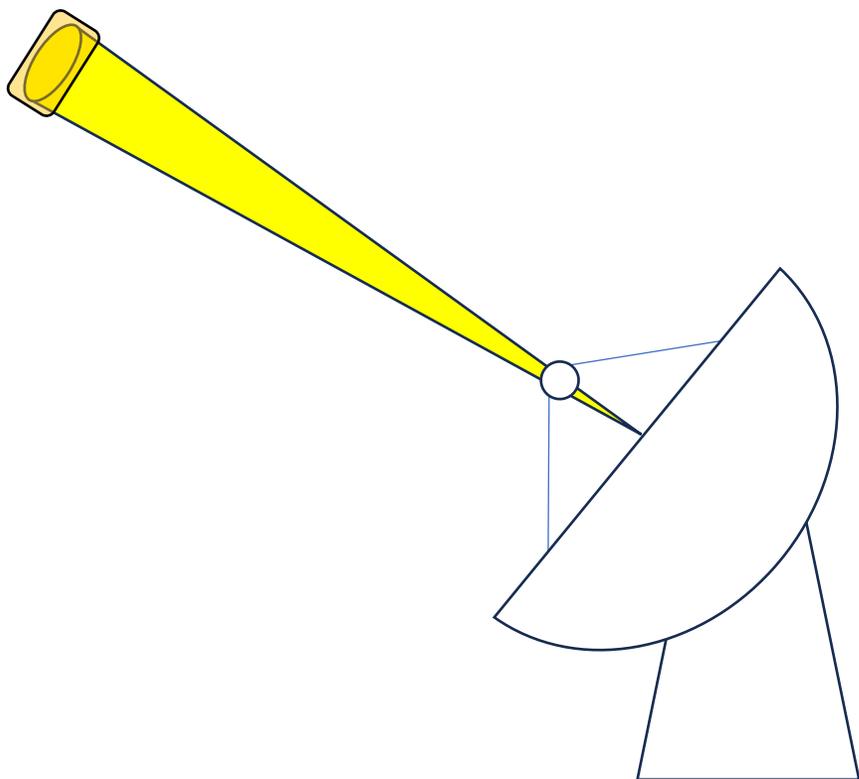
[2] Credit: ALMA (ESO/NAOJ/NRAO), A. Marinkovic/X-Cam. (<https://alma-telescope.jp/gallerytag/instruments#aos-aerial2>)

SISミキサ

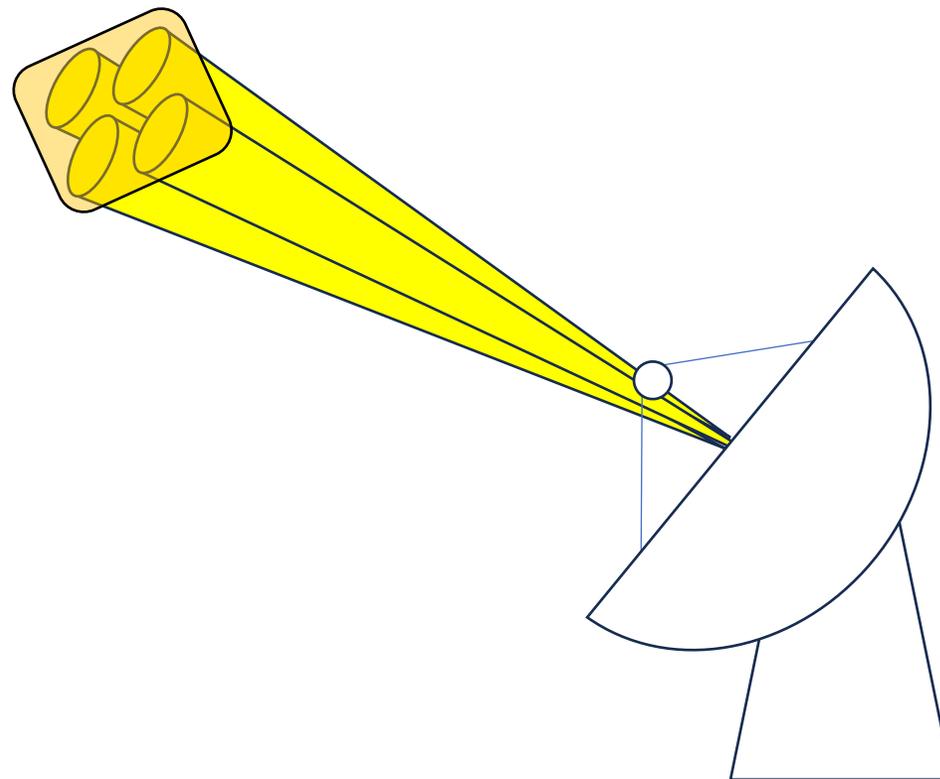
- ヘテロダイン受信機で用いられる周波数変換器.
- Josephson接合におけるトンネル電流の強い非線形性を利用



マルチビーム受信機



シングルビーム受信機



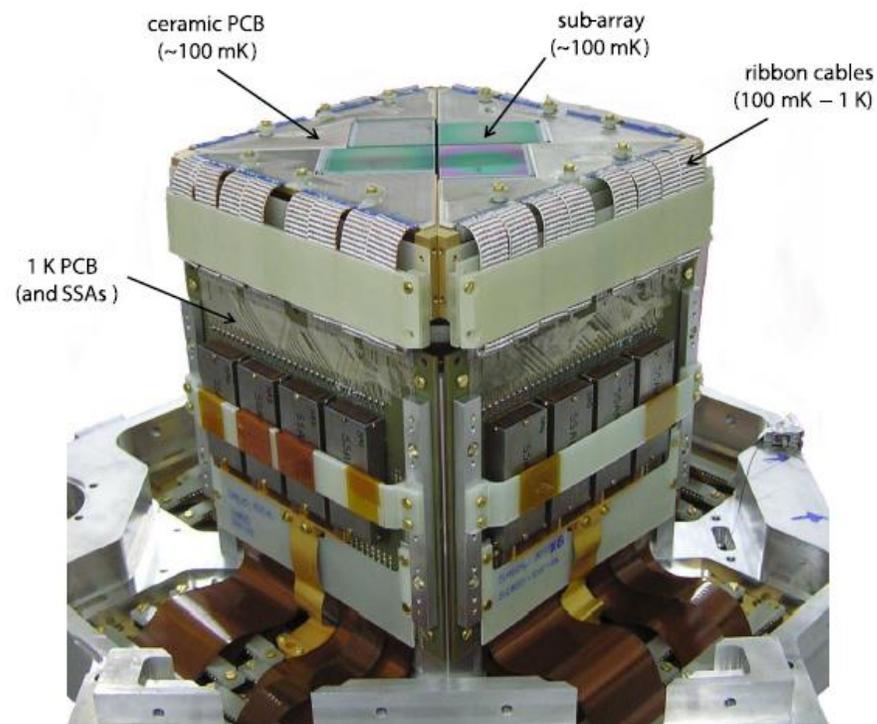
マルチビーム受信機

マッピング観測の効率化

受信機・検出器の多ピクセル化



64-pixel heterodyne imaging spectrometer (SuperCam) [1]

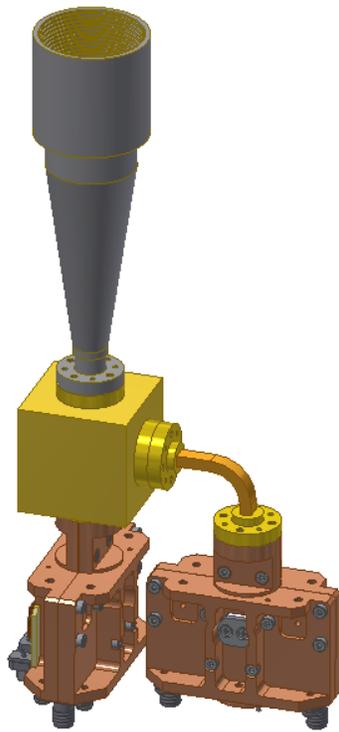


10000 pixel bolometer camera (SCUBA-2) [2]

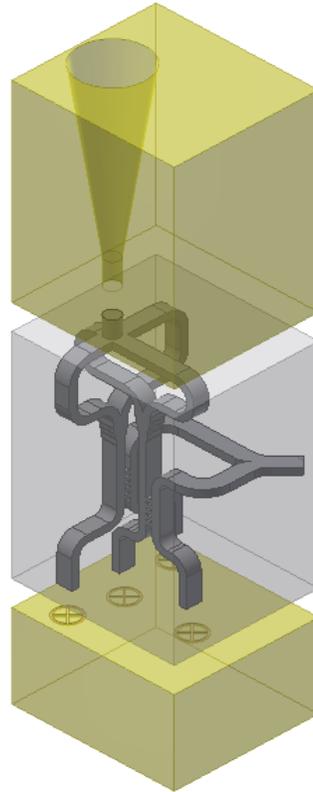
[1] Christopher Groppi, et al., Proc. of SPIE Vol. 6275, 62750O, (2006)

[2] W. S. Holland, et al., Monthly Notices of the Royal Astronomical Society, Volume 430, Issue 4, 21 April 2013, Pages 2513–2533

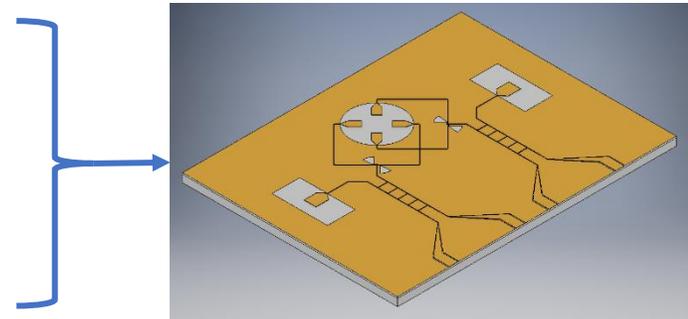
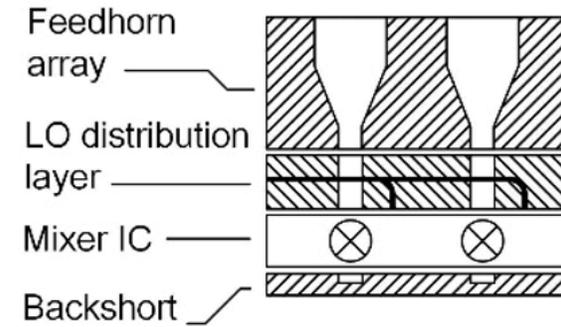
国立天文台・マルチビーム受信機



従来型



集積化



平面化

モノリシックマイクロ波集積回路

472

IEEE TRANSACTIONS ON TERAHERTZ SCIENCE AND TECHNOLOGY, VOL. 8, NO. 4, JULY 2018

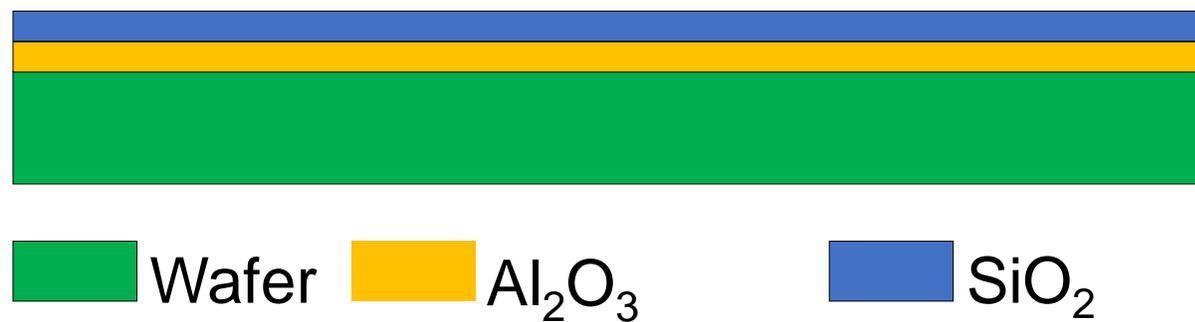
THz Letters

A New Concept for Quasi-Planar Integration of Superconductor-Insulator-Superconductor Array Receiver Front Ends

Wenlei Shan, Shohei Ezaki, Jie Liu, Shinichiro Asayama, and Takashi Noguchi

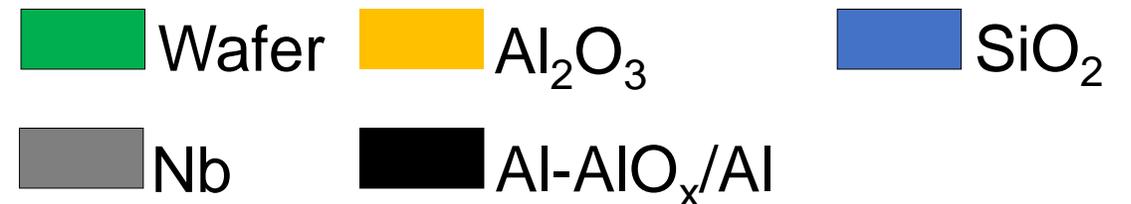
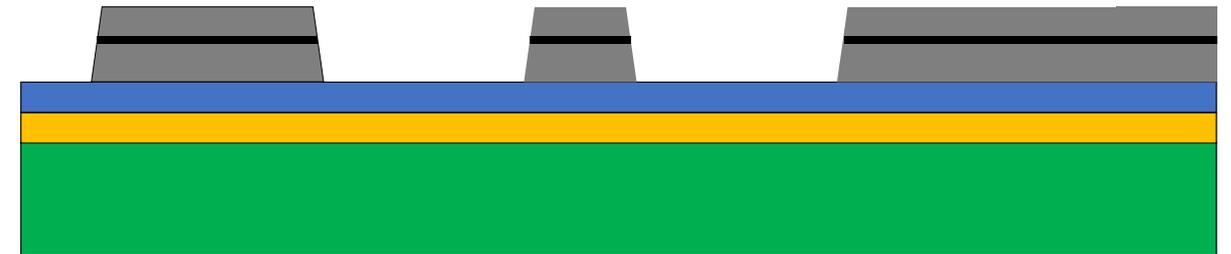
作製工程

- ウェハー保護膜($\text{Al}_2\text{O}_3/\text{SiO}_2$)成膜



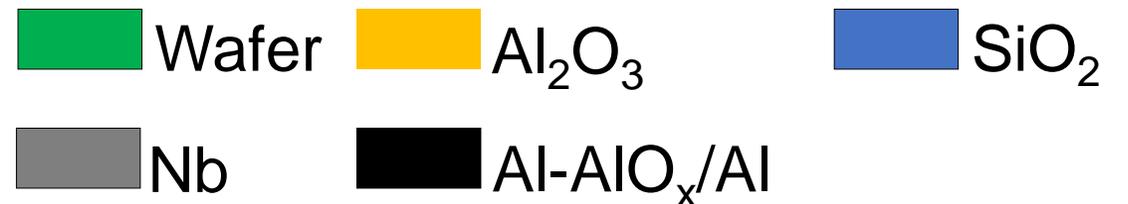
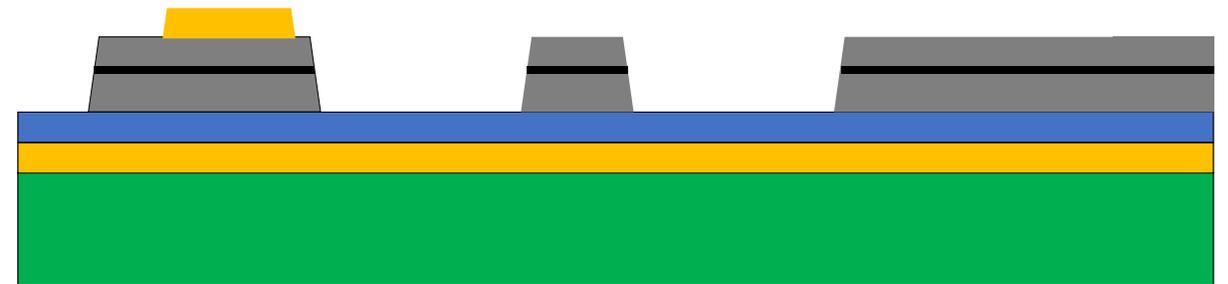
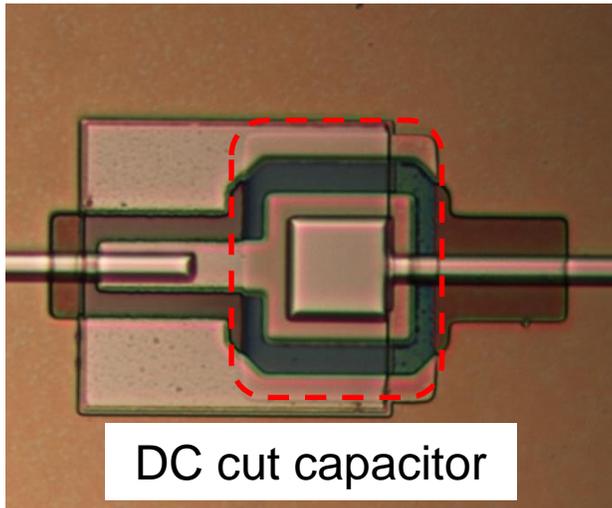
作製工程

- ウェハー保護膜($\text{Al}_2\text{O}_3/\text{SiO}_2$)成膜
- SIS層成膜(ベースパターンのためリフトオフ)



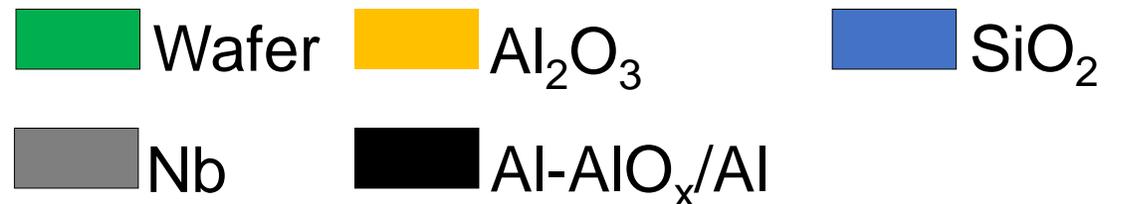
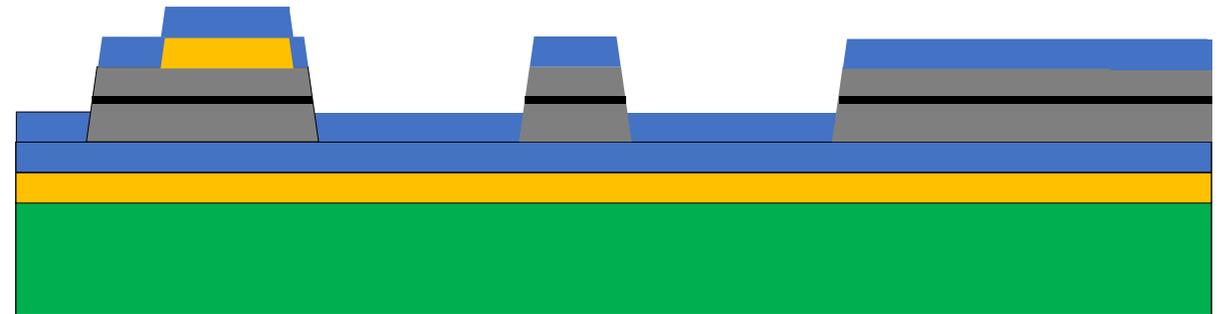
作製工程

- ウェハー保護膜($\text{Al}_2\text{O}_3/\text{SiO}_2$)成膜
- SIS層成膜(ベースパターンのためリフトオフ)
- DCカットキャパシタ形成(Al_2O_3 リフトオフ)



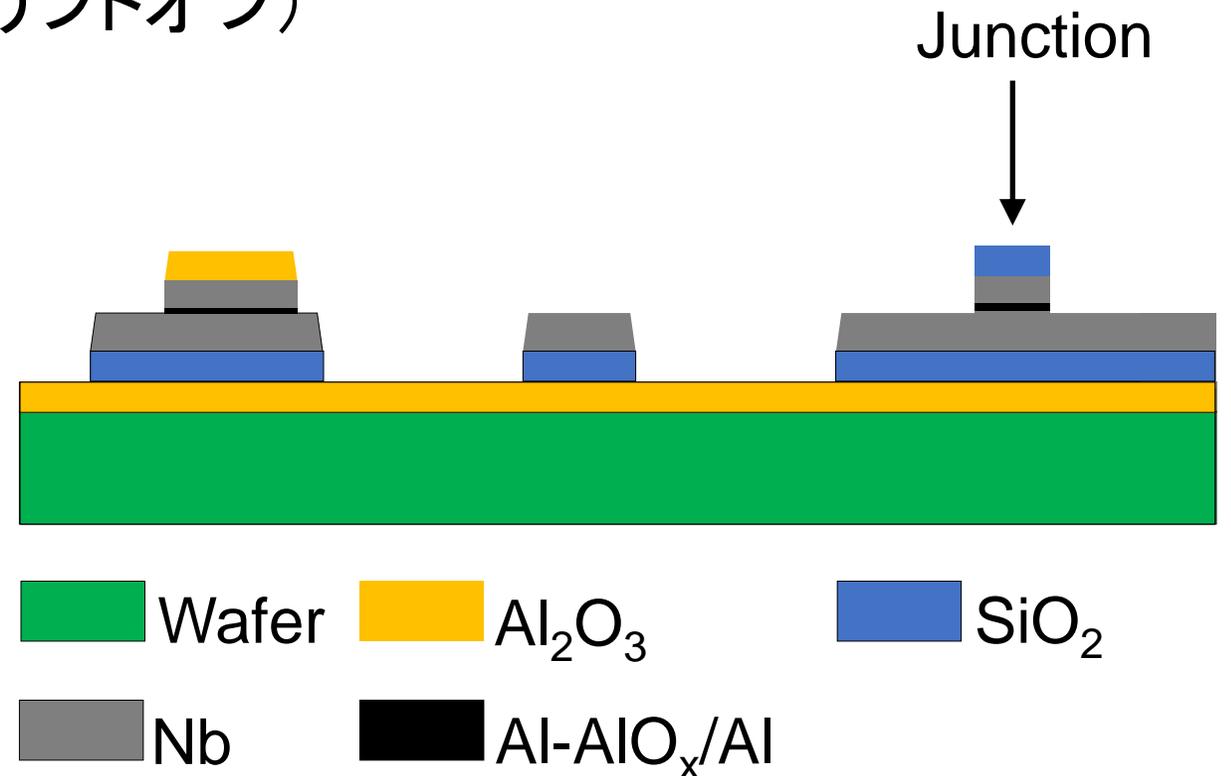
作製工程

- ウェハー保護膜($\text{Al}_2\text{O}_3/\text{SiO}_2$)成膜
- SIS層成膜(ベースパターンのためリフトオフ)
- DCカットキャパシタ形成(Al_2O_3 リフトオフ)
- SiO_2 成膜



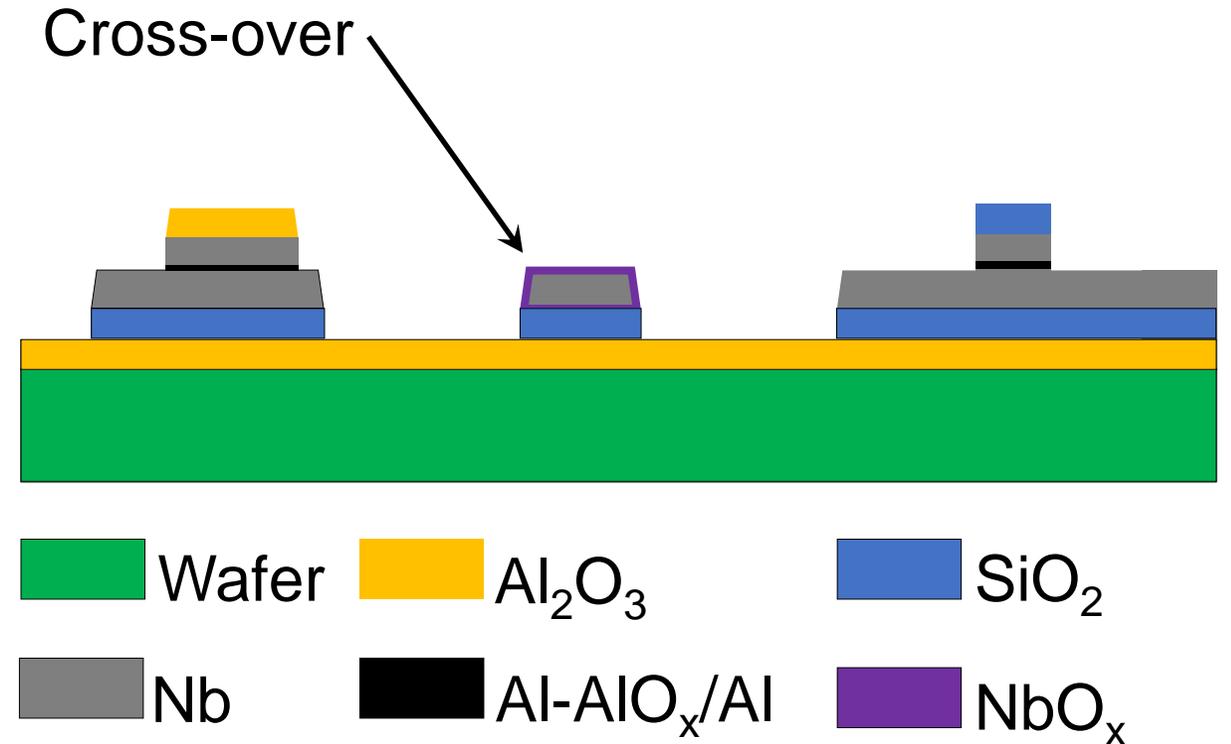
作製工程

- ウェハー保護膜($\text{Al}_2\text{O}_3/\text{SiO}_2$)成膜
- SIS層成膜(ベースパターンのためリフトオフ)
- DCカットキャパシタ形成(Al_2O_3 リフトオフ)
- SiO_2 成膜
- Junction形成



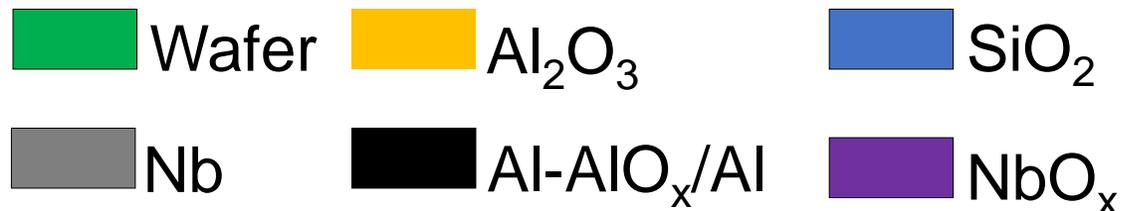
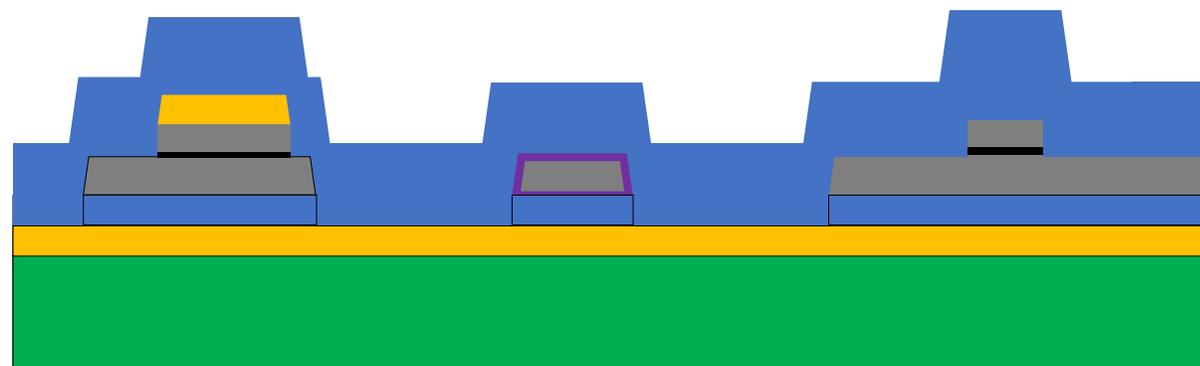
作製工程

- ウェハー保護膜($\text{Al}_2\text{O}_3/\text{SiO}_2$)成膜
- SIS層成膜(ベースパターンのためリフトオフ)
- DCカットキャパシタ形成(Al_2O_3 リフトオフ)
- SiO_2 成膜
- Junction形成
- 陽極酸化(立体交差構造)



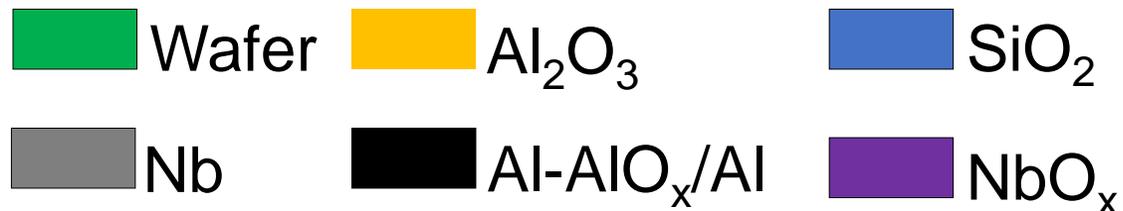
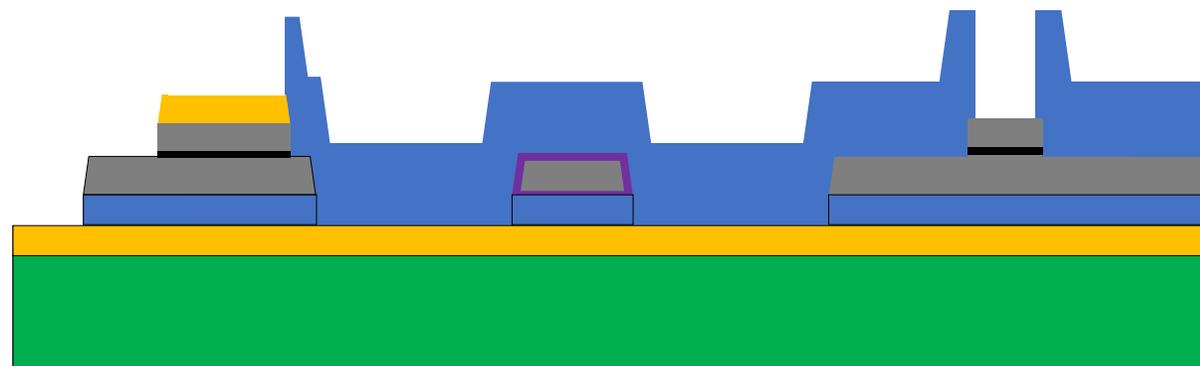
作製工程

- ウェハー保護膜($\text{Al}_2\text{O}_3/\text{SiO}_2$)成膜
- SIS層成膜(ベースパターンのためリフトオフ)
- DCカットキャパシタ形成(Al_2O_3 リフトオフ)
- SiO_2 成膜
- Junction形成
- 陽極酸化(立体交差構造)
- 絶縁層成膜



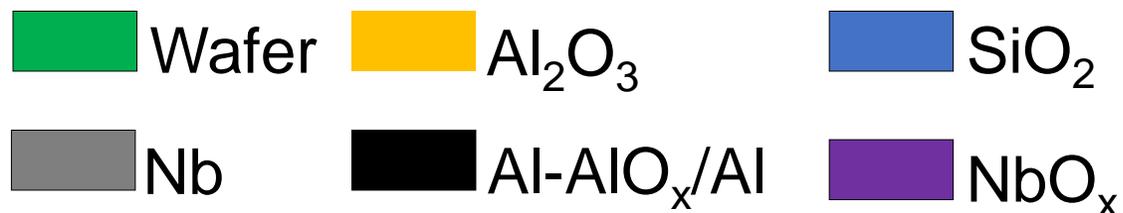
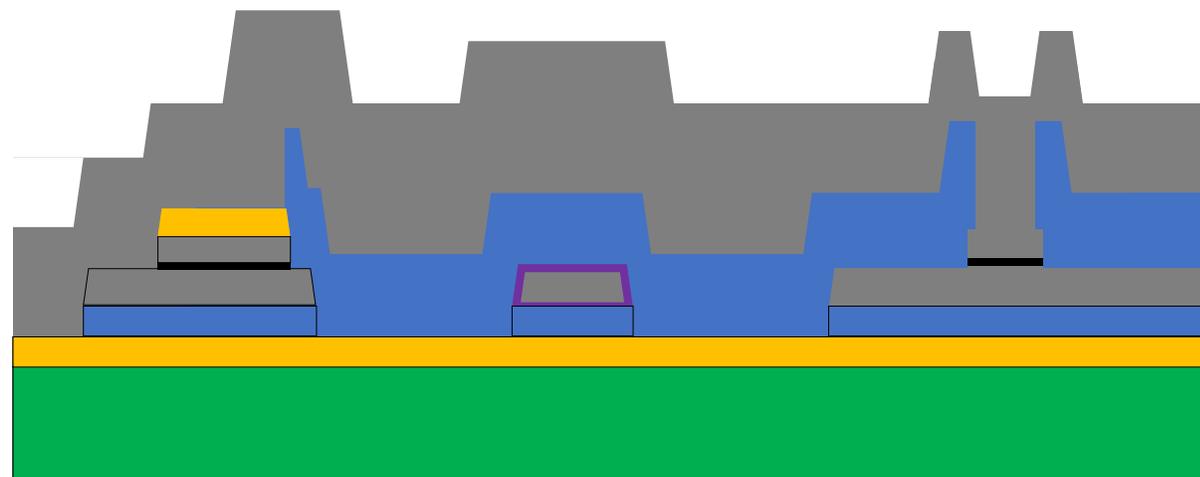
作製工程

- ウェハー保護膜($\text{Al}_2\text{O}_3/\text{SiO}_2$)成膜
- SIS層成膜(ベースパターンのためリフトオフ)
- DCカットキャパシタ形成(Al_2O_3 リフトオフ)
- 絶縁層(SiO_2)成膜
- Junction形成
- 陽極酸化(立体交差構造)
- Via-hole形成



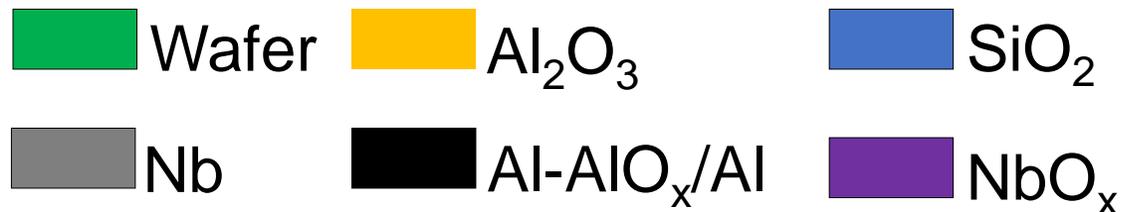
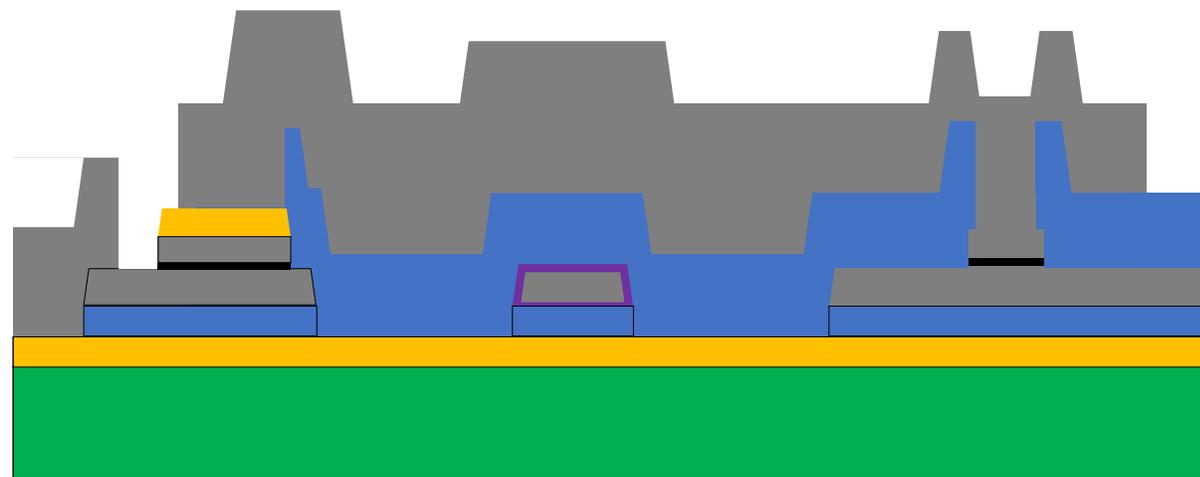
作製工程

- ウェハー保護膜($\text{Al}_2\text{O}_3/\text{SiO}_2$)成膜
- SIS層成膜(ベースパターンのためリフトオフ)
- DCカットキャパシタ形成(Al_2O_3 リフトオフ)
- 絶縁層(SiO_2)成膜
- Junction形成
- 陽極酸化(立体交差構造)
- Via-hole形成
- Nb成膜



作製工程

- ウェハー保護膜($\text{Al}_2\text{O}_3/\text{SiO}_2$)成膜
- SIS層成膜(ベースパターンのためリフトオフ)
- DCカットキャパシタ形成(Al_2O_3 リフトオフ)
- 絶縁層(SiO_2)成膜
- Junction形成
- 陽極酸化(立体交差構造)
- Via-hole形成
- Nb成膜
- 配線等形成

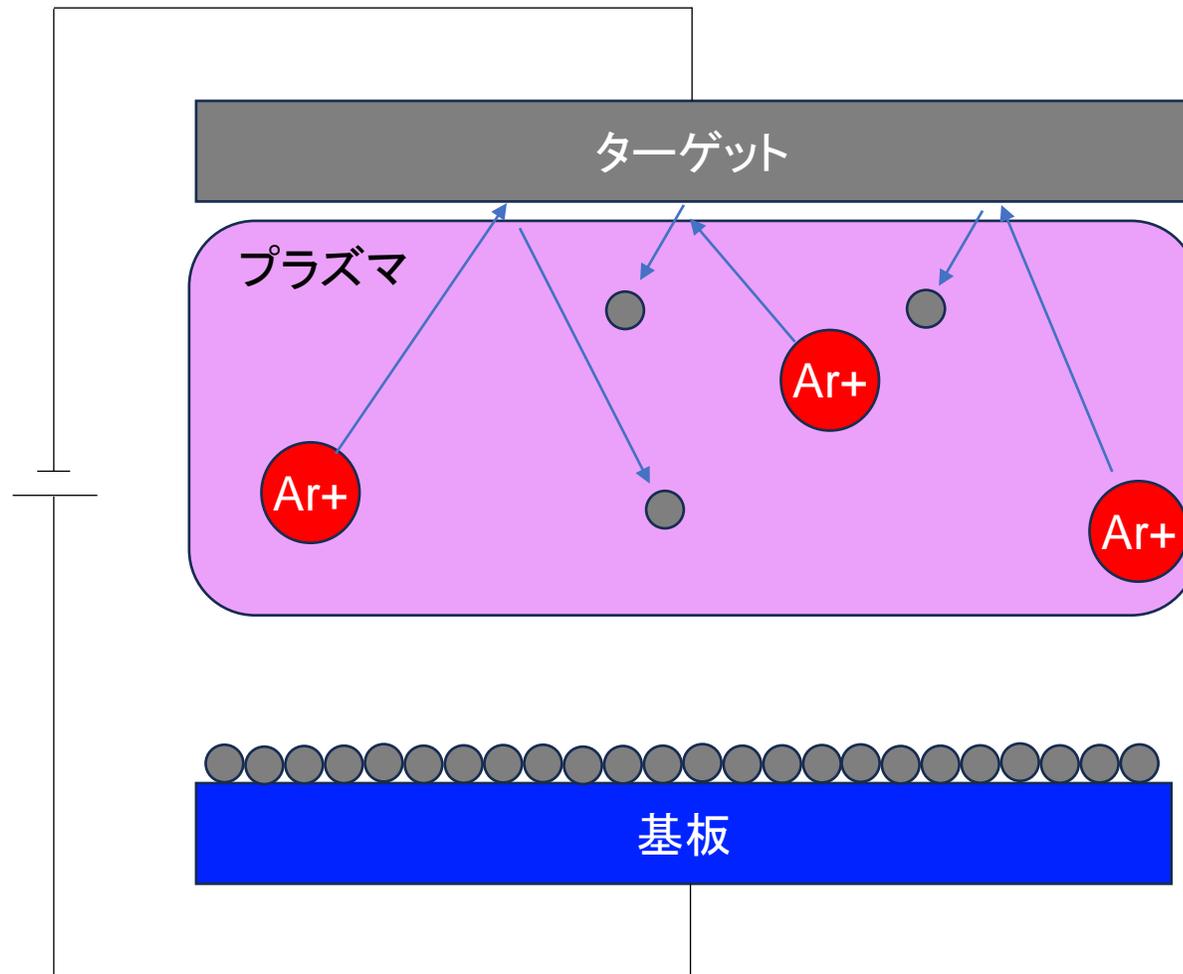


作製工程

- 薄膜成膜
- エッチング
- リフトオフ

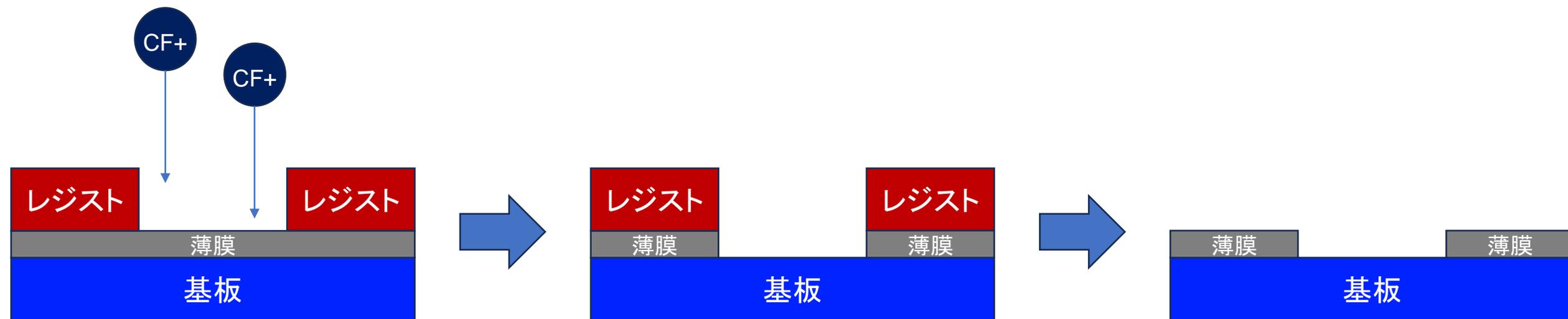
作製工程

- 薄膜成膜
- エッチング
- リフトオフ



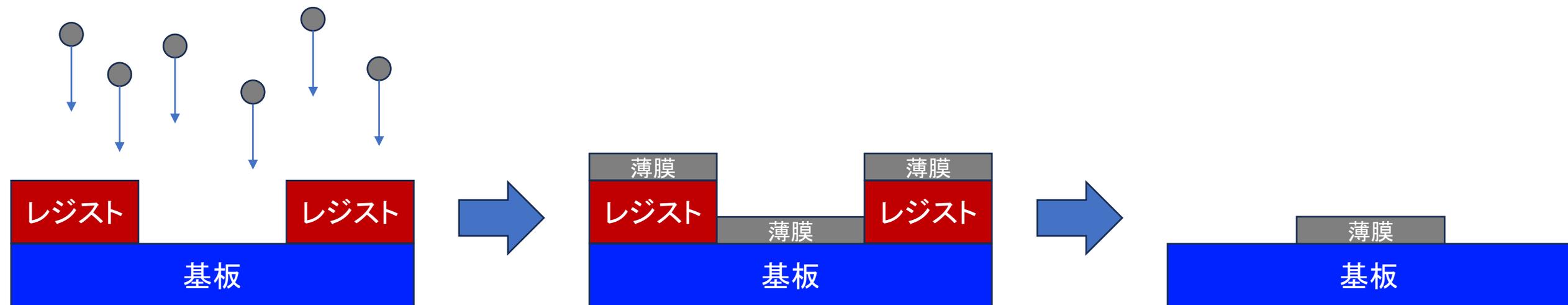
作製工程

- 薄膜成膜
- エッチング
- リフトオフ



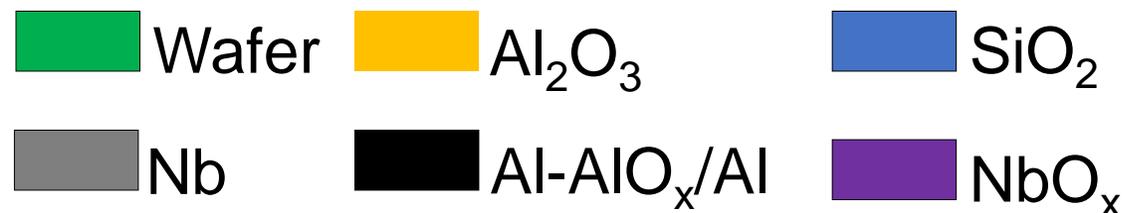
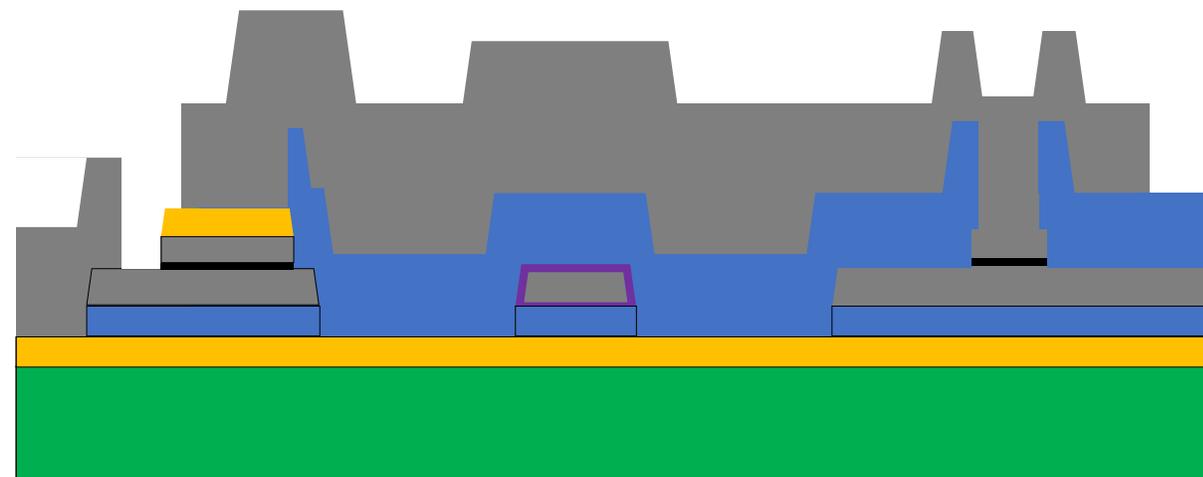
作製工程

- 薄膜成膜
- エッチング
- リフトオフ

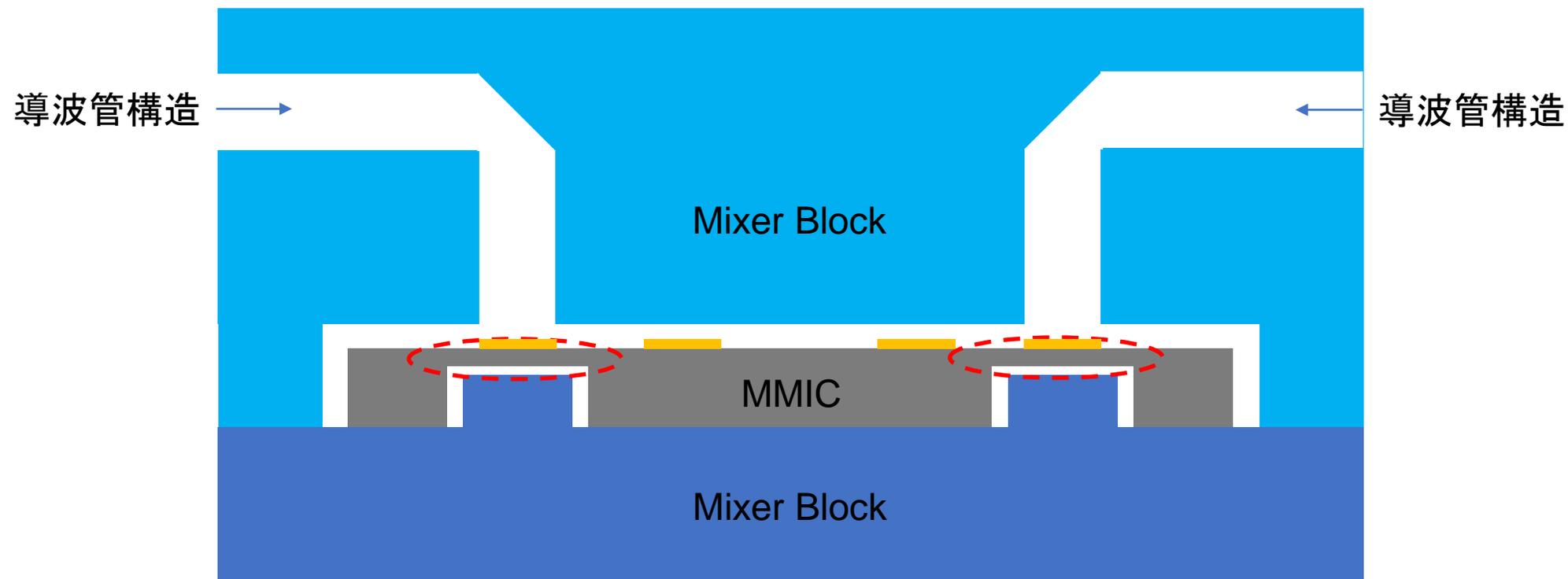


作製工程

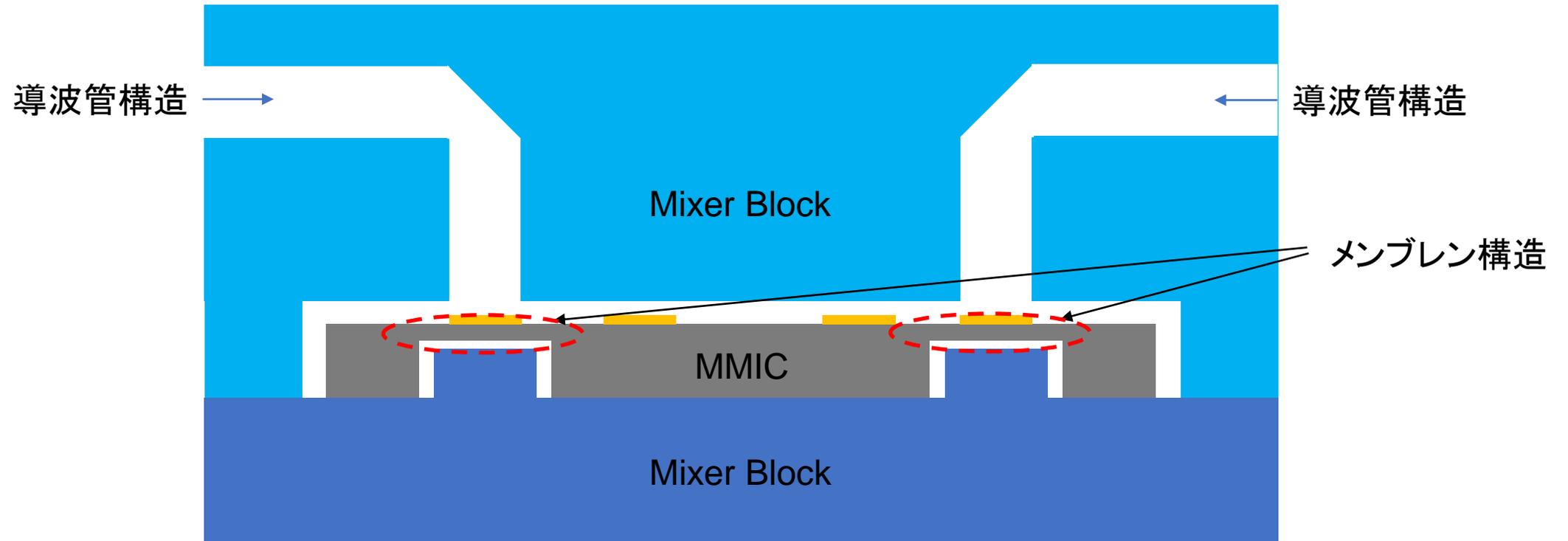
- ウェハー保護膜($\text{Al}_2\text{O}_3/\text{SiO}_2$)成膜
- SIS層成膜(ベースパターンのためリフトオフ)
- DCカットキャパシタ形成(Al_2O_3 リフトオフ)
- 絶縁層(SiO_2)成膜
- Junction形成
- 陽極酸化(立体交差構造)
- Via-hole形成
- Nb成膜
- 配線等形成



メンブレン構造

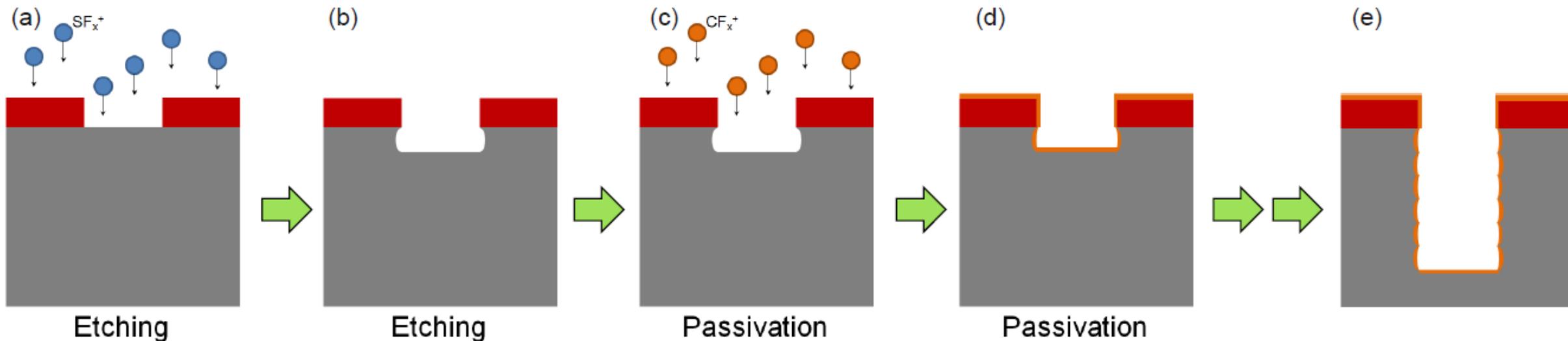


メンブレン構造



シリコン深掘りエッチング

- シリコンエッチングと壁面保護を繰り返して、垂直に近い形状でシリコンを数十～数百ミクロンの深さの穴を掘る。
 - 薄膜エッチング：百ナノメートル台の厚さを削る。
- MMICではほとんどシリコン基板を掘りぬく(400ミクロン)。



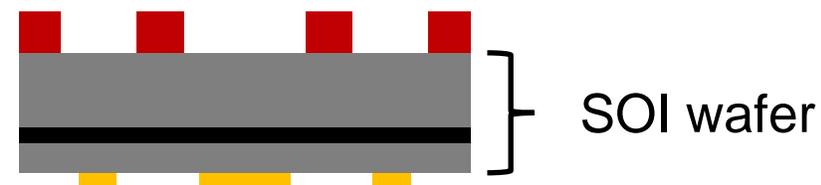
作製工程

- メンブレン構造

- Deep silicon etching process

- <Etch> SF_6 :500 sccm, 8.0 Pa, Coil:2200 W, Bias:140 W, 2.0 s
 - <Etch> SF_6 :500 sccm, 22.0 Pa, Coil:2200 W, Bias:20 W, 7.0 s
 - <Pass.> C_4F_8 :400 sccm, 10.0 Pa, Coil:2200 W, Bias:0 W, 2.0 s
 - 110 cycles

} 1 cycle



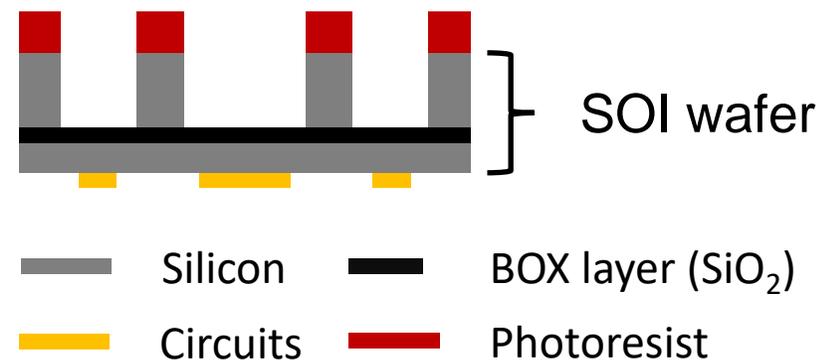
- Silicon
- BOX layer (SiO_2)
- Circuits
- Photoresist

作製工程

• メンブレン構造

• Deep silicon etching process

- <Etch> SF_6 :500 sccm, 8.0 Pa, Coil:2200 W, Bias:140 W, 2.0 s
 - <Etch> SF_6 :500 sccm, 22.0 Pa, Coil:2200 W, Bias:20 W, 7.0 s
 - <Pass.> C_4F_8 :400 sccm, 10.0 Pa, Coil:2200 W, Bias:0 W, 2.0 s
- } 1 cycle
- 110 cycles



作製工程

• メンブレン構造

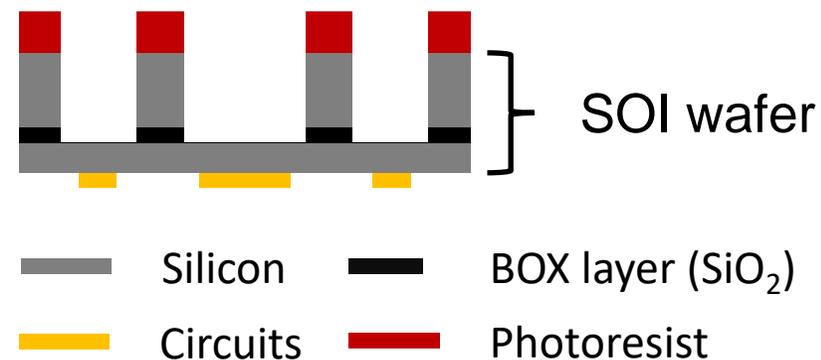
• Deep silicon etching process

- <Etch> SF₆:500 sccm, 8.0 Pa, Coil:2200 W, Bias:140 W, 2.0 s
 - <Etch> SF₆:500 sccm, 22.0 Pa, Coil:2200 W, Bias:20 W, 7.0 s
 - <Pass.> C₄F₈:400 sccm, 10.0 Pa, Coil:2200 W, Bias:0 W, 2.0 s
- } 1 cycle
- 110 cycles

• 熱酸化膜エッチング

- C₄F₈:25 sccm , Ar: 25 sccm, 1.0 Pa, Coil: 1400 W, Bias: 150 W, 4 min

➡ メンブレン平坦化

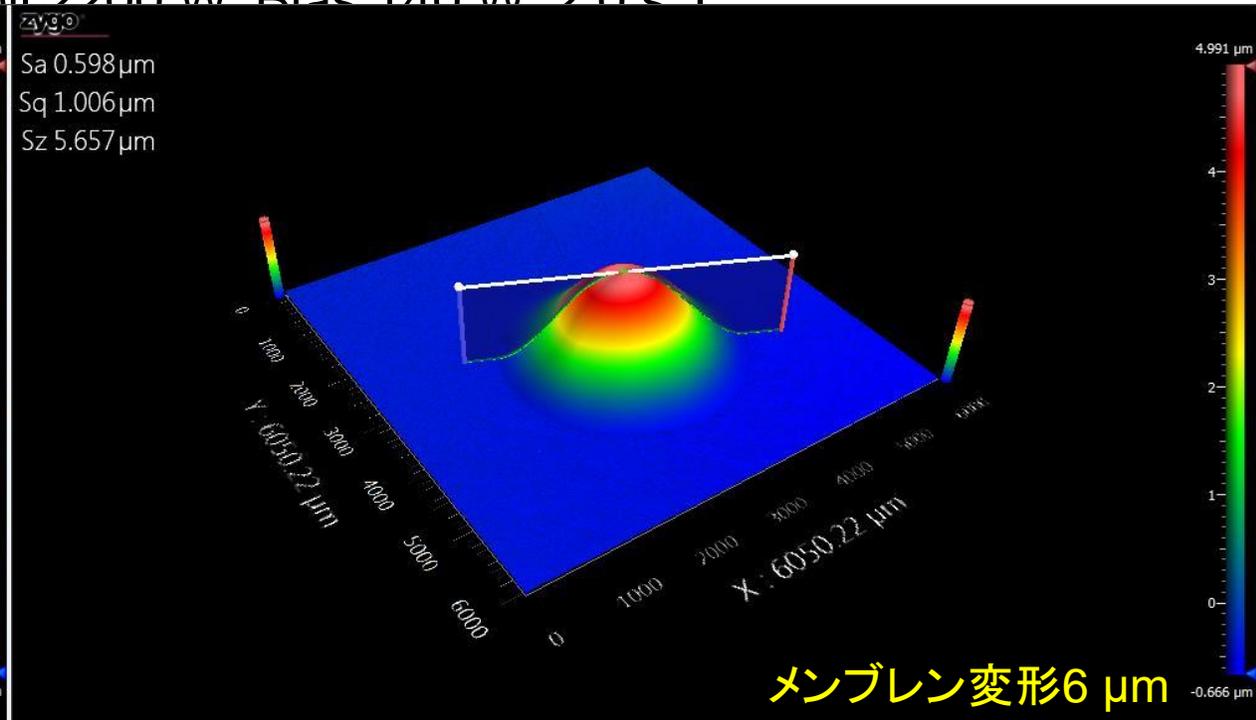
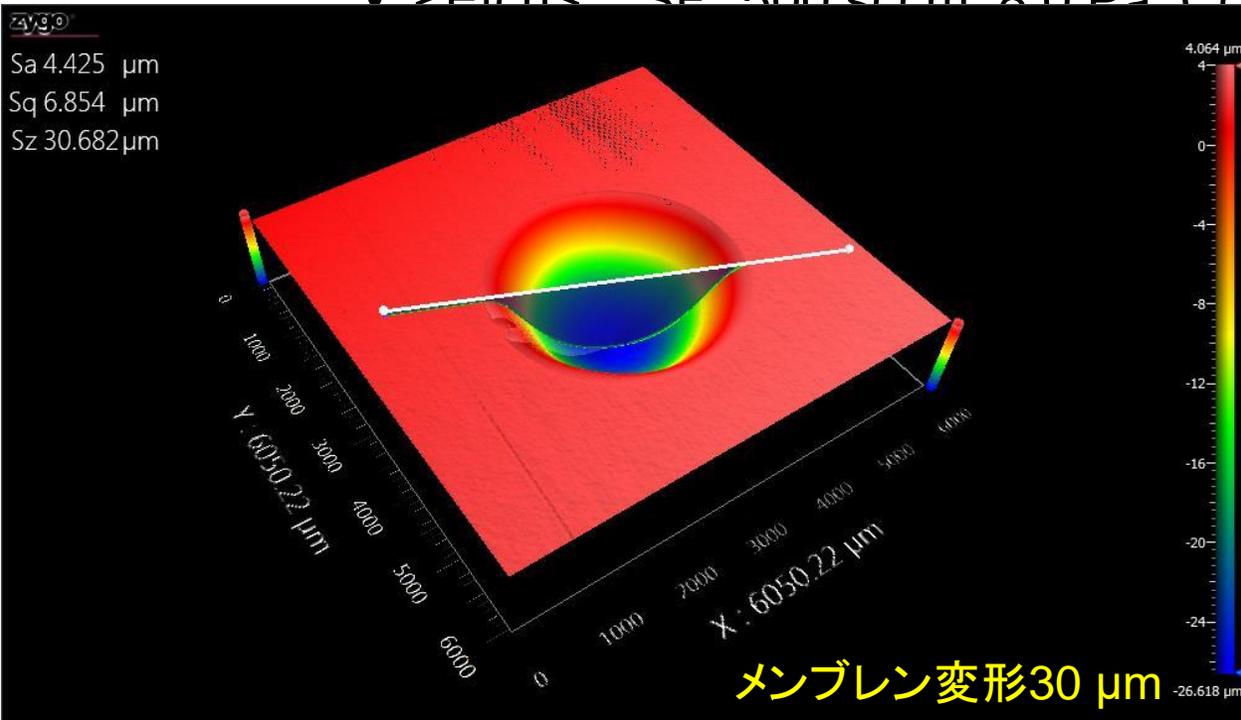


作製工程

- メンブレン構造

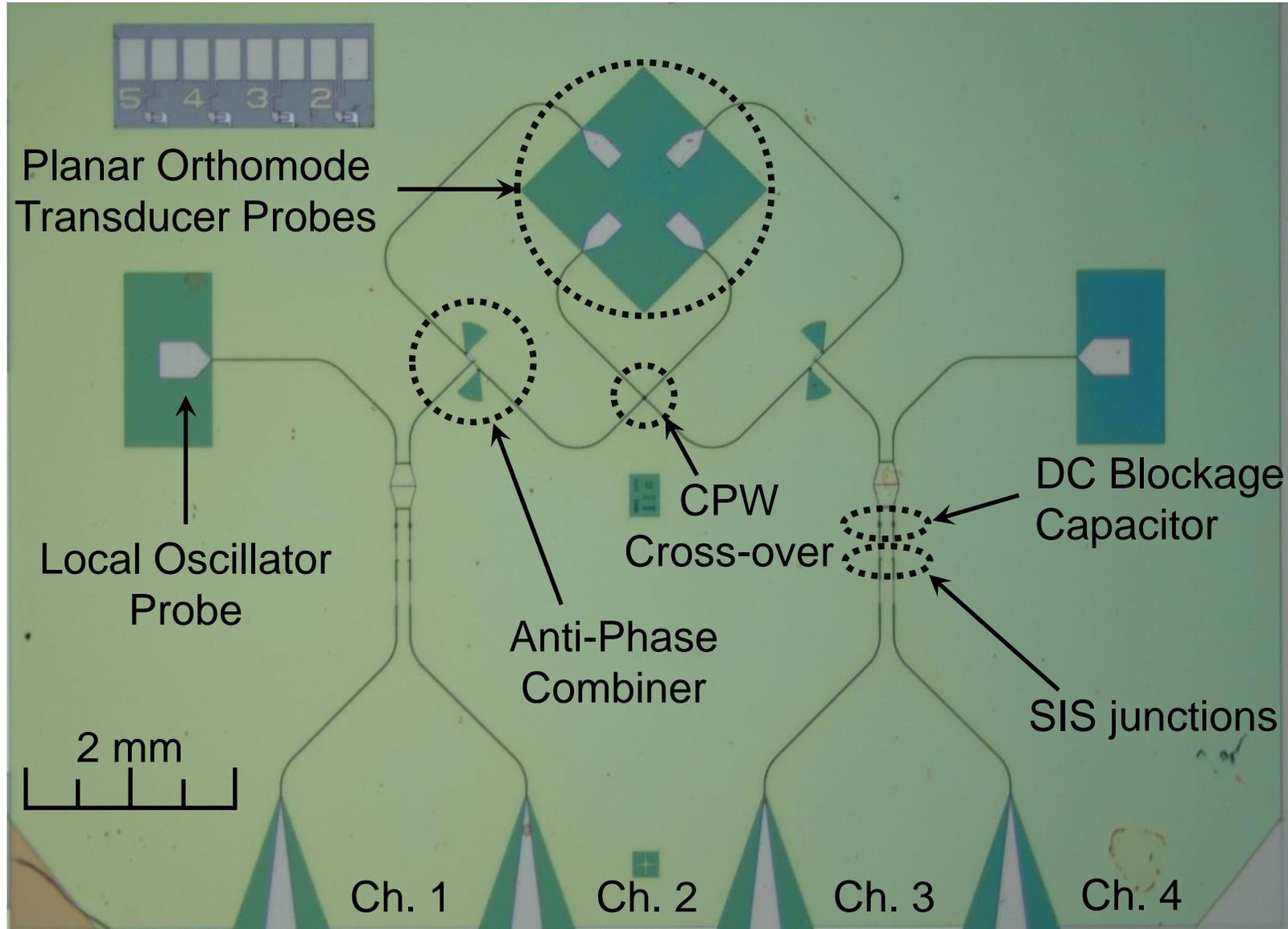
- Deep silicon etching process

- [Etch] SF₆:500 sccm, 8.0 Pa, Coil:2200 W, Bias:140 W, 2.0 s]

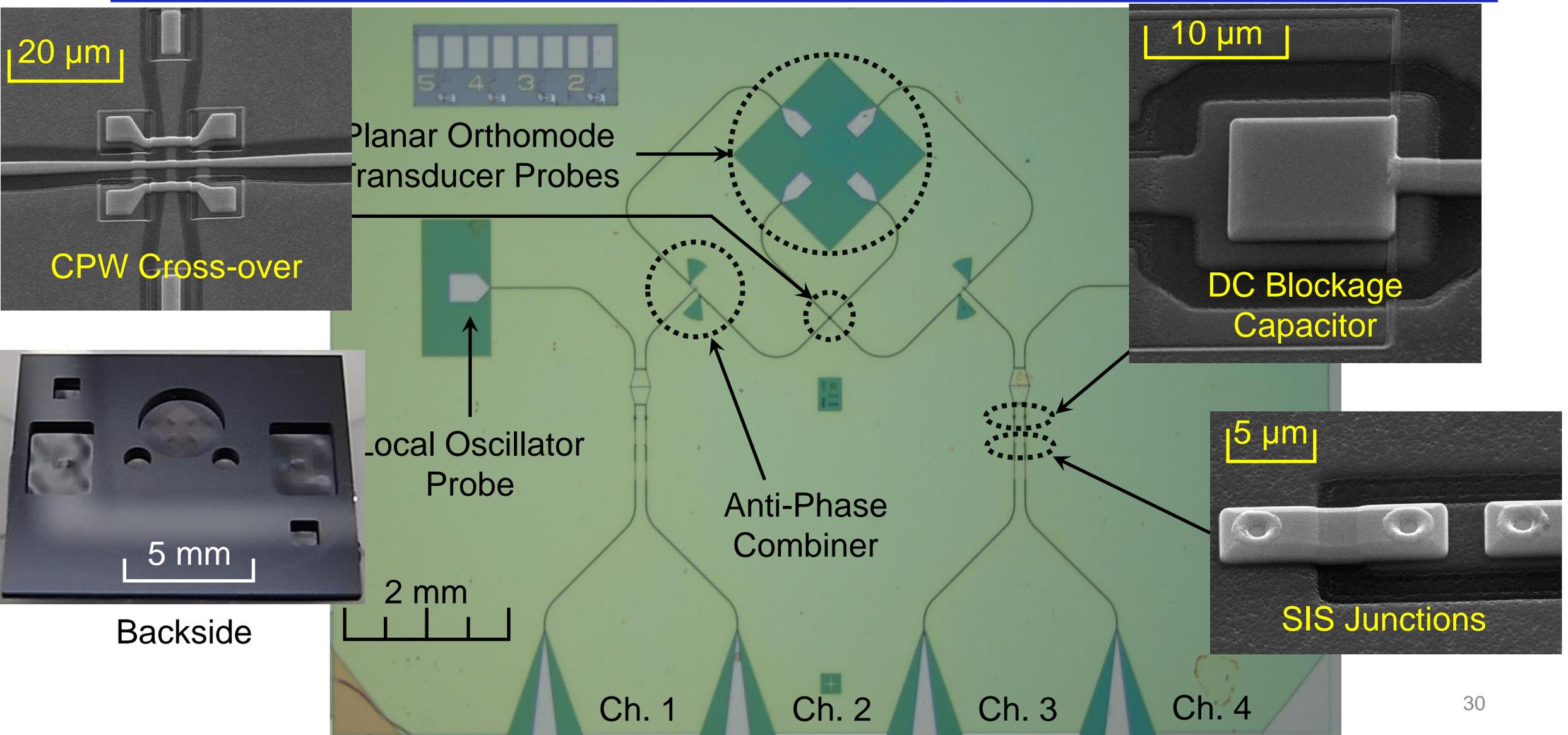


- | | | | |
|--|----------|--|-------------------------------|
| | Silicon | | BOX layer (SiO ₂) |
| | Circuits | | Photoresist |

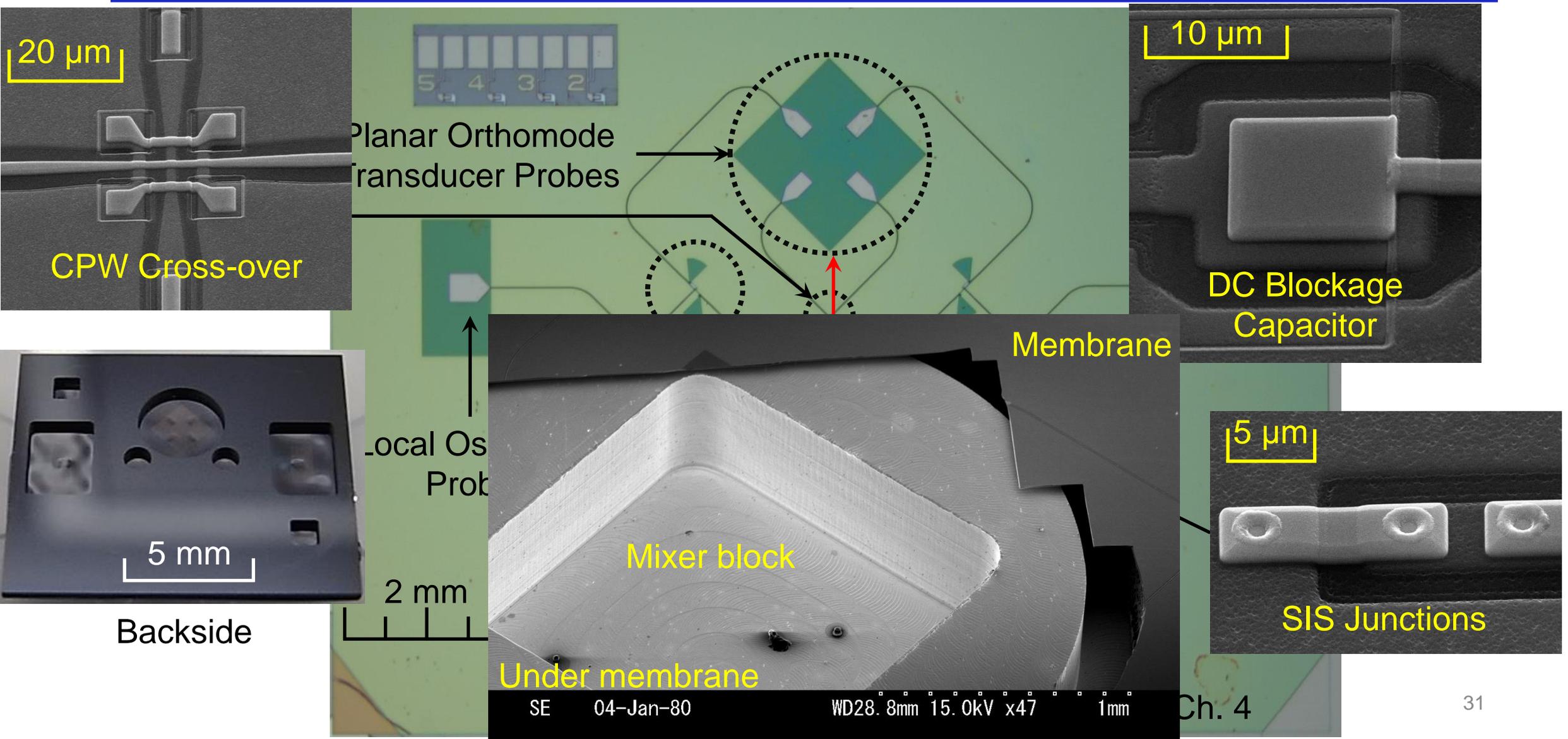
Integrated Circuit



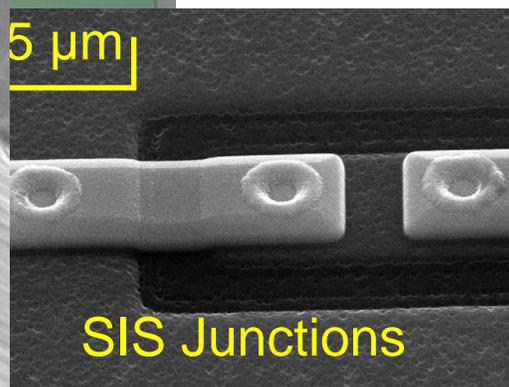
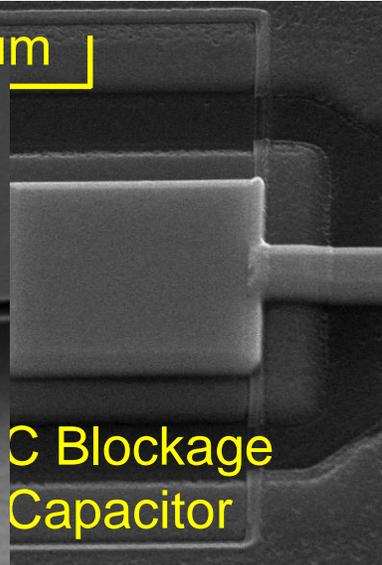
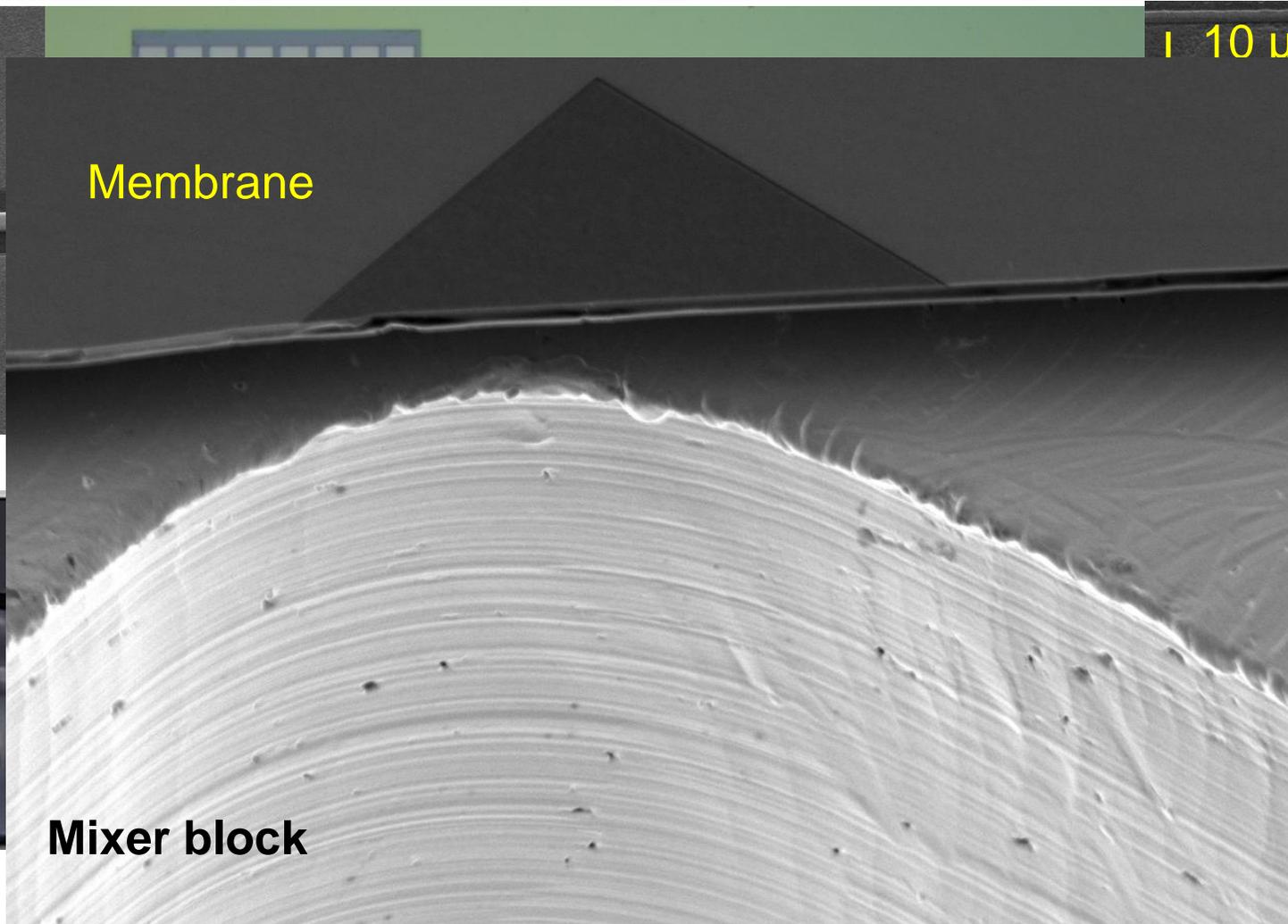
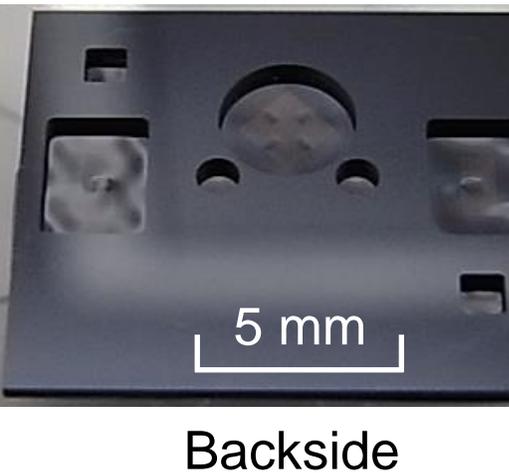
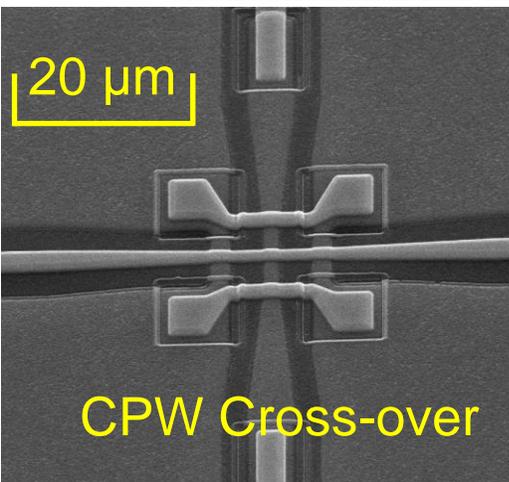
Integrated Circuit

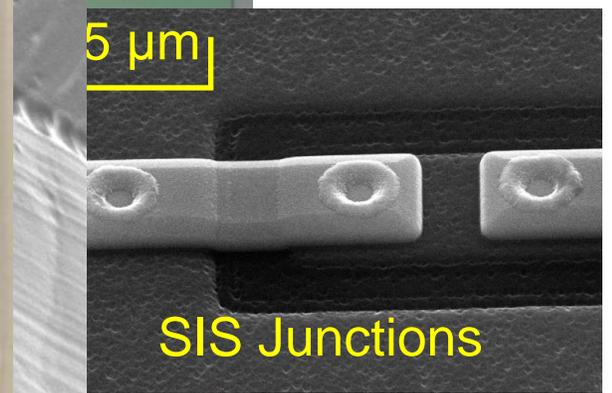
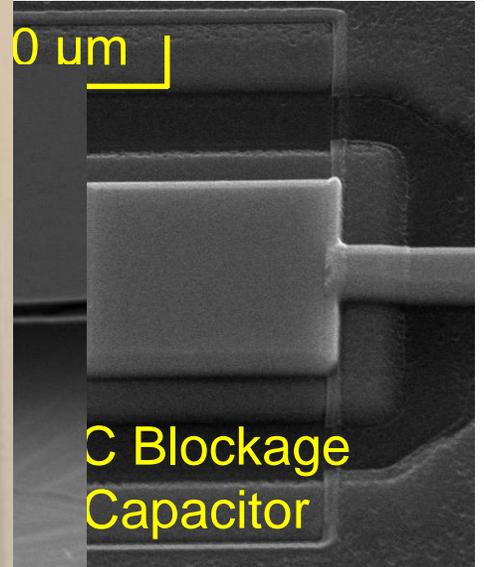
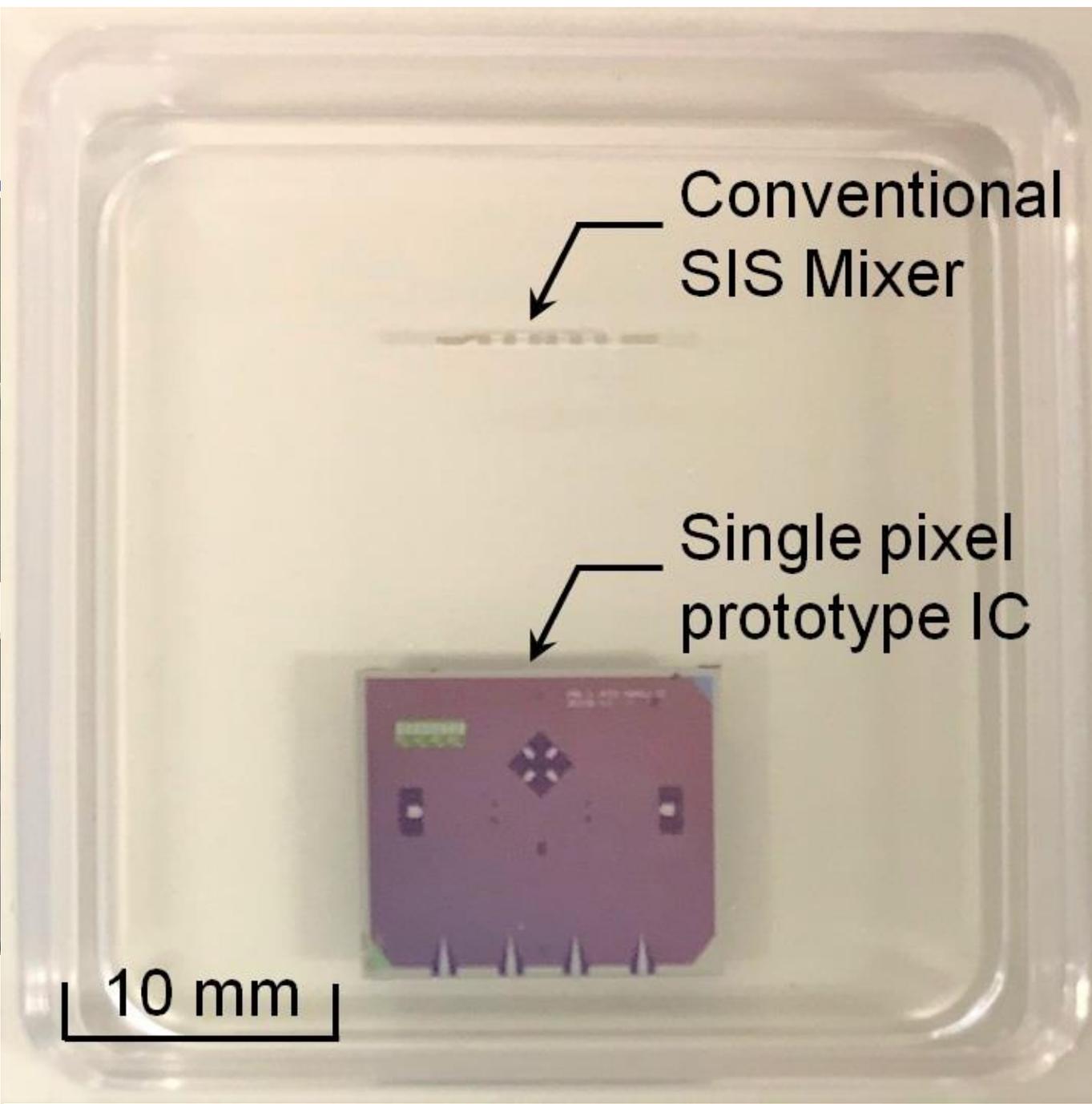
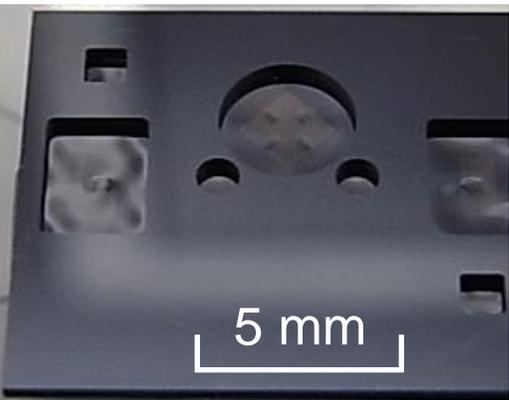
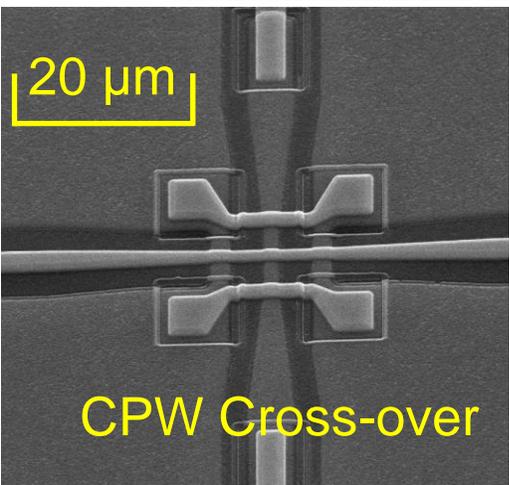


Integrated Circuit

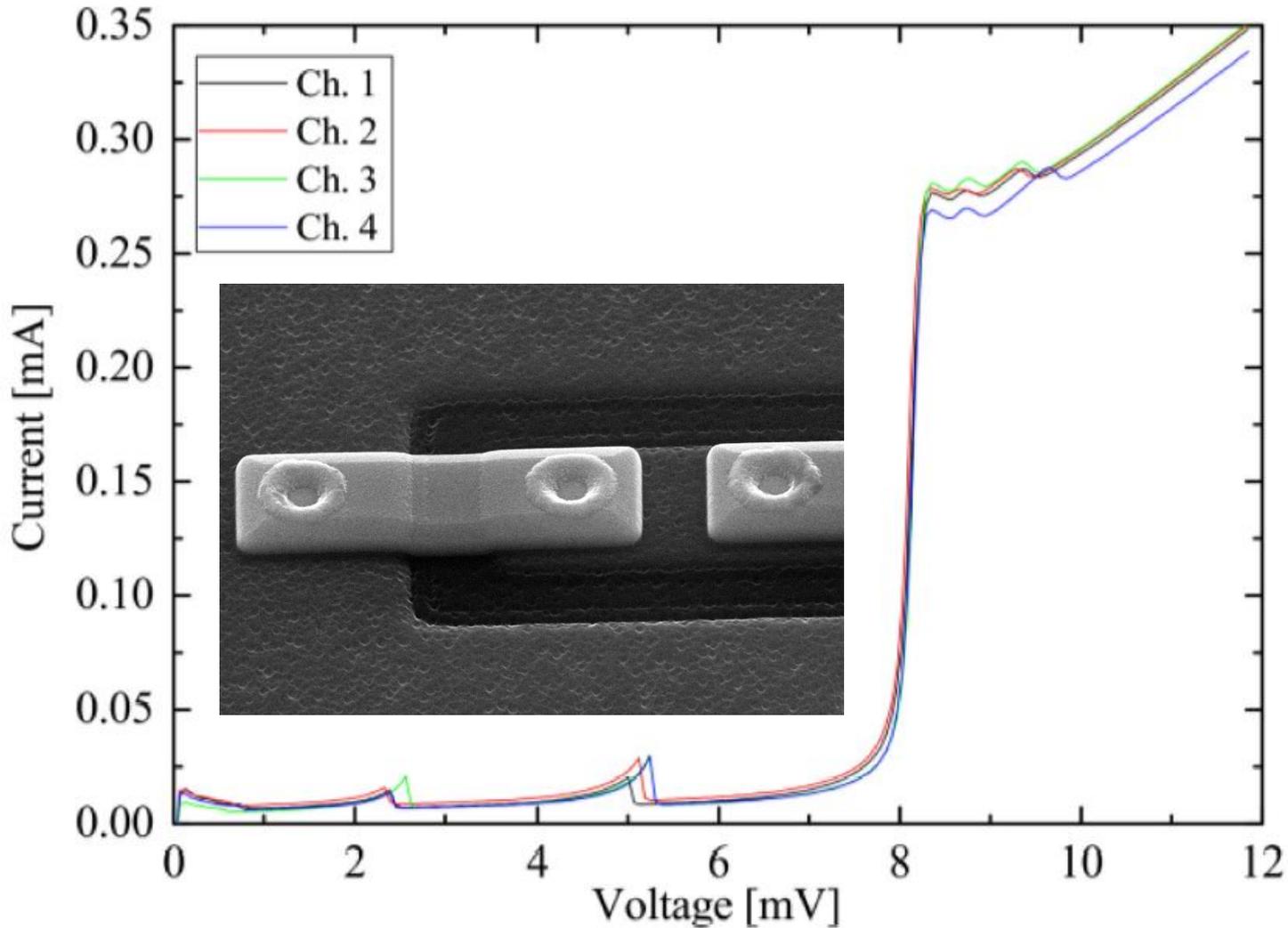


Integrated Circuit



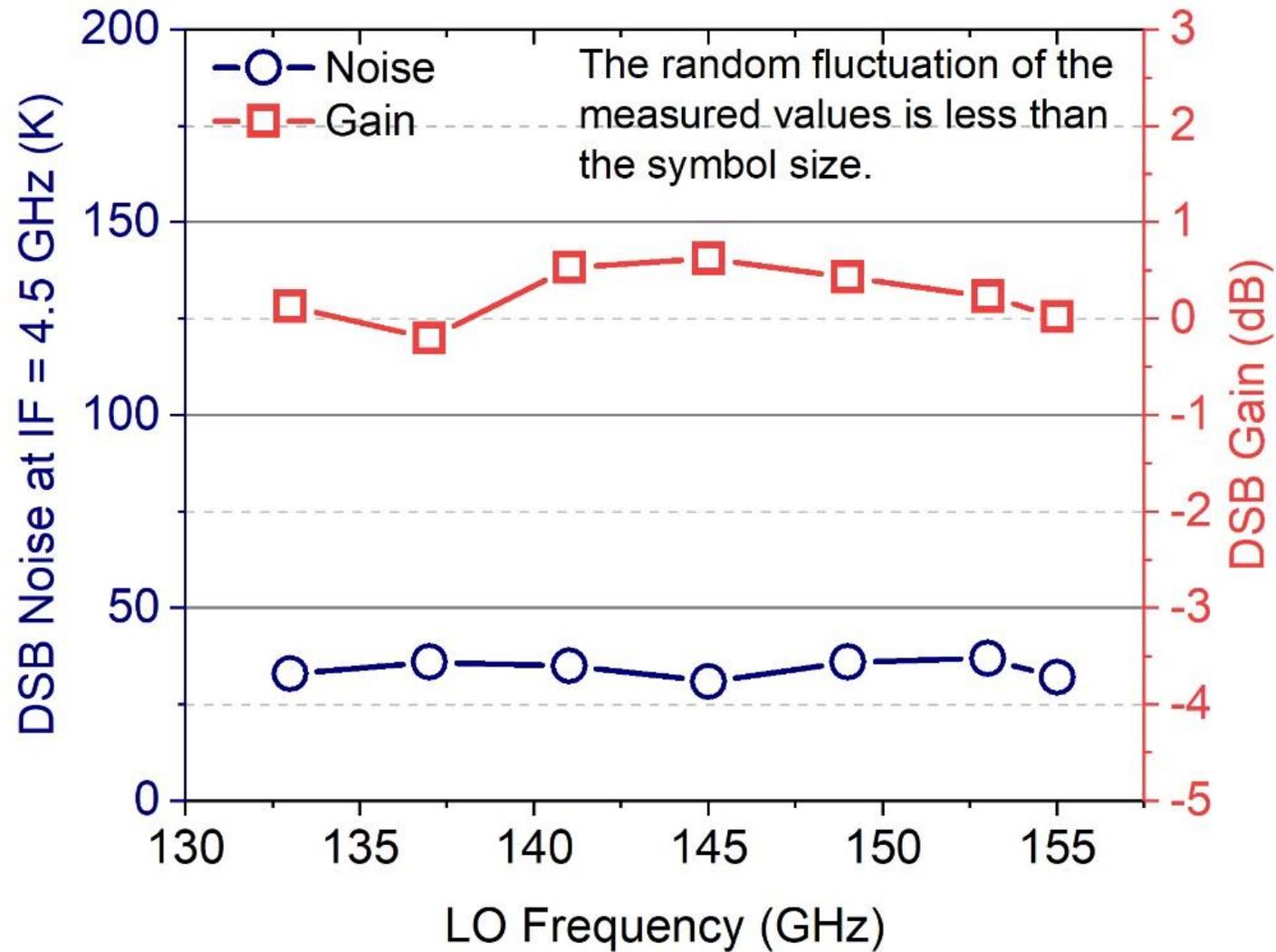


SIS接合



- 直列 3-接合
 - $J_c \sim 6 \text{ kA/cm}^2$
 - $V_g \sim 8.1 \text{ mV}$
 - $R_{sg}/R_n \sim 18$

ノイズパフォーマンス



まとめ

- 国立天文台では電波望遠鏡に搭載するコンパクトなマルチビーム受信機のための集積回路の開発を行っている.
- 導波管回路の一部をシリコン基板上に取り入れた技術を導入し、シングルピクセルMMICチップを作製した.
- 作製したMMICにおいて良好なノイズパフォーマンスを得た.