

1. 研究開発・プロジェクト推進に関する取り組み

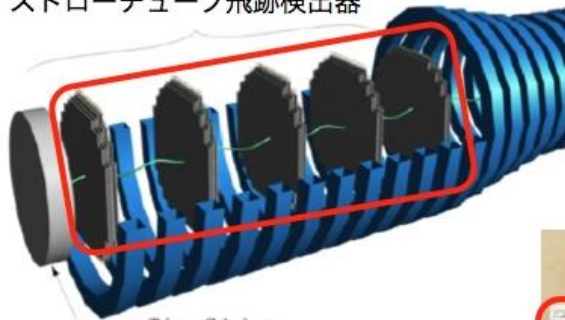
我々は、素粒子原子核研究所で推進しているプロジェクトを成功させるため、集積回路開発、高密度実装、高速高密度アナログデジタル混在ボード開発、高機能 FPGA 開発、ネットワークデータ収集システム開発を行っている。

そのなかで今回は J-PARC ハドロンホールで行われる COMET 実験用読み出しボード及び MLF で計画されている g-2 実験用の開発について述べる。

COMET 実験 (ミューオン稀崩壊実験) 用電子飛跡測定用モジュール

図 1 に示すように COMET 実験では 4000 チャンネル程度のストローチューブを電子飛跡検出器として使用する。これらは真空中にインストールされる。この飛跡検出器の読み出しエレクトロニクスに対する重要な要求仕様は消費電力を押さえながら、真空容器から出てくるケーブルの本数を極力減らすというものである。我々は COMET グループと協力し現在までに、光ファイバーネットワークインターフェースを持つ読み出しボードを製作し動作を確認した。検出器からの信号は、波形成形後 1nsec 毎に波形記録後にデジタル値に変換され、FPGA によりデータ圧縮され光ファイバーによってデータ転送される。今後このボードと DAQ ミドルウェアを用いてストローチューブ飛跡検出装置の動作検証を進めていく予定である。

ストローチューブ飛跡検出器



チャンネル数	4160
位置分解能	~100 μ m
動作環境	真空中

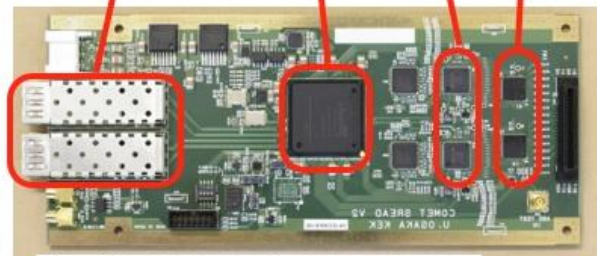
飛跡検出器の仕様

データ圧縮
転送用FPGA

光ファイバ
ネットワーク
インターフェース

フロントエンド
集積回路

波形記録
集積回路

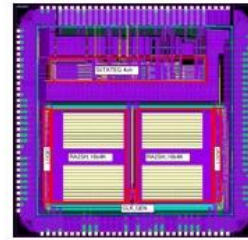
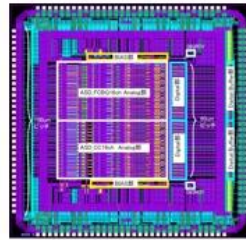
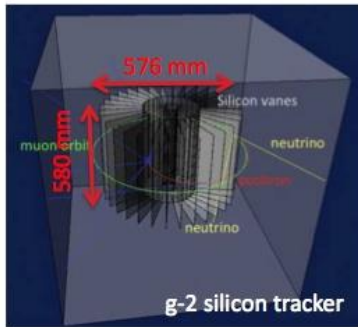


読み出し用プロトタイプモジュール

図 1 COMET 実験用飛跡検出器 (ストローチューブトラッカー) と開発した読み出し用プロトタイプモジュール

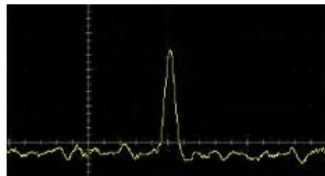
g-2 実験用集積回路開発

g-2 実験ではミューオン崩壊からの高レートの陽電子飛跡を検出するためシリコンストリップ検出器を使用する。我々は g-2 実験グループと協力しこのシリコンストリップ検出器読み出し用集積回路のプロトタイプ (アナログとデジタル) 2 チップを、CMOS0.25 μ m 半導体プロセスを使用し、製作し動作確認を行った。このチップ設計で重要な点は、1.6MHz/チャンネルという高レート下で 5nsec 未満の時間分解能を達成するという点である。また真空中に設置されるため消費電力も低く抑える必要がある。現在アナログデジタル 2 チップに関しては、基本動作を確認し、実験に使用可能なデザインであることが明確になった。今後検出器を含めた詳細試験を行い、次期量産プロトタイプへ向けてチャンネル数等の実機用のデザイン修正を行う予定である。



フロントエンド集積回路 TDC-データ圧縮集積回路
(プロトタイプ) (プロトタイプ)

チャンネル数	442000
ヒットレート	1.6MHz/ch
チャンネルサイズ	200 μ m



IMIP相当の信号入力
に対する集積回路の出力
をオシロスコープで観測
パルス幅は ~ 100 nsec
波高値は ~ 100 mV

図2 g-2 実験用陽電子飛跡検出器（シリコンストリップ検出器）と開発した2種類の集積回路、及びアナログ出力波形。

2. 先端技術の取り込み、技術継承等を含む長期的視点にたった取り組み

E-sys グループは加速器科学総合支援事業の資金的援助を受けて集積回路、FPGA、ソフトウェア開発に関するセミナーと実習を行っており毎年 100 人前後の大学院生、若手スタッフを受入れてきた。2010年度からは、素粒子原子核研究所及びその他の機関に協力していただき”オープンソースコンソーシアム(愛称：Open-It)”を立ち上げ、国内の他の機関のエキスパートとの連携を取りながら先端技術を取り込んだ On the Job Training で若手を育て且つ、プロジェクトと連携しながら計測システムを開発できる体制を構築した。

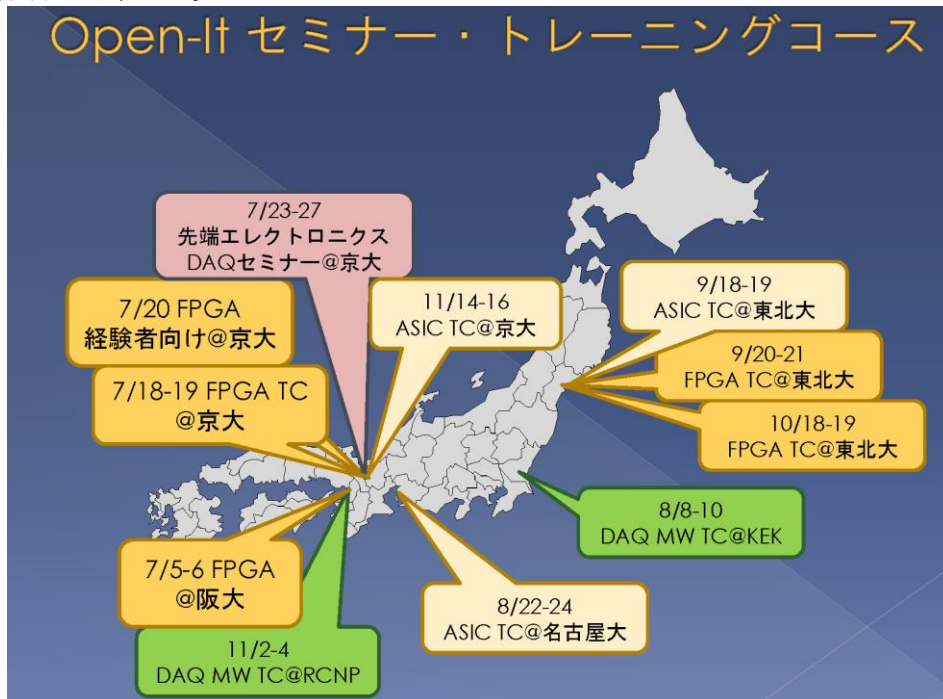


図 2012 年度開催されたセミナー・トレーニングコース。複数の大学の研究室の協力を得て延べ人数300人近くの学生、若手スタッフを受入れた。

現在 Open-It で開発を行うプロジェクト数は修了したプロジェクトを含め40を越え、若手の育成と関連コミュニティーのプロジェクトの推進に貢献している。2012年度は今まで KEK で開催されてきた種々のセミナー、トレーニングコースを複数の協力大学において開催した。これによりそれぞれの大学を中心としたローカルなコミュニティーが育ち計測システム開発の更なる技術力向上が見込まれる。図3にトレーニングコース(ASIC,FPGA,DAQ ミドルウェア)、先端エレクトロニクス DAQ セミナーの開催場所と日時を示した。また表にはそれぞれの参加人数を示してある。来年度以降若手研究者、大学院生、技術職員との連携を取りながらアクティビティーを維持していく。現在活動が広範囲にわかり、プロジェクト数もふえてきたため、活動方針等に関しては40代の各大学、研究機関の研究者による世話人会を結成しそこにおいて議論し決定していくことが東大小柴ホールで開催された計測システム研究会にて決められた。

名称	開催大学	参加人数
先端エレクトロニクス DAQ セミナー	京都	～80名
ASIC トレーニングコース	名古屋、東北、京都	～70名
FPGA トレーニングコース	大阪、京都、東北	～100名
DAQ ミドルウェアトレーニングコース	KEK、大阪 RCNP	～40名

表 各コース名称、開催場所と参加社人数 (現在集計中のためこの数字より増加する)