素粒子原子核研究所活動報告(2)エレクトロニクスグループ　　2018 年年 6 月 6 日

我々は、素粒子原子核研究所及び加速器科学コミュニティーで推進しているプロジェクトを成功させるため、デバイス開発、アナデジ集積回路開発、高密度実装、広帯域高密度アナログデジタル混在ボード開発、ネットワークデータ収集システム開発を行っている。開発拠点はつくばキャンパス(E-sys つくば)と東海キャンパス(E-sys 東海)にあり連携し研究開発を行っている。（SOI デバイスの開発に関しては、先端加速器報告での現状報告を参照されたい。）

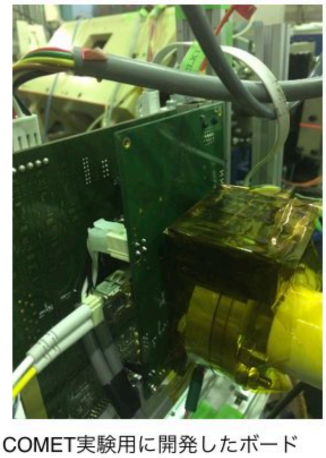
1. プロジェクト推進に関する取り組み

E-sys 東海

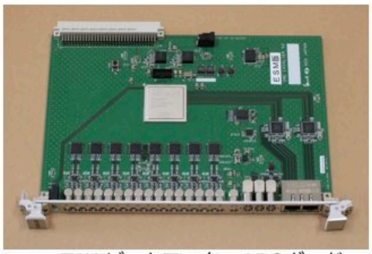
E-sys 東海（常駐職員：3名）は E-sys つくばと共に J-PARC の実験グループを中心に様々なグループや機関と連携し計測装置の研究開発を進めている。特に東海常駐職員の専門分野であるデジタル技術に注力して研究開発を進めておりデータ収集システムの読み出しハードウエアからソフトウエアまで幅広い研究開発を進めると同時に共同利用環境整備にも力を注いでいる。

Esys 東海分室設置から 3 年目となる H29 年度は J-PARC センターの理解と多大な協力により、最優先に進めてきた共同利用環境整備に一つの区切りをつけることができた。今後は装置研究開発を再開するための準備を始めることができる状態になったので、Esys 東海の常駐職員 3 名の共通研究開発項目である高速データ転送・処理技術に関する研究開発を積極的に進める予定である。

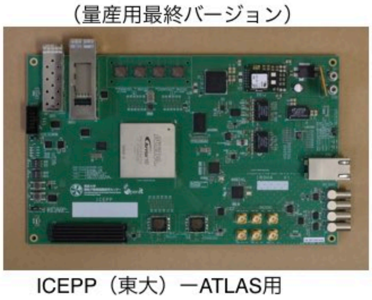
共同利用環境を利用して J-PARC で活動する実験グループを中心に共同利用・共同研究開発を進めている。主な連携グループとして T2K、COMET、E16、E40、E50、g-2、MLF ミューオン実験などに加えて加速器グループとも積極的に進めている。装置開発を担当する若手が問題に直面した時などに Esys 東海実験室で数日から 1 週間程度滞在し Esys 職員とともに作業を進めている。必要に応じて Esys つくばの職員にも東海へ来て問題解決や研究開発を進めている。また、中・長期利用者 3 名も実験室を利用している。特に H28 年度に設置された大阪大学の東海分室の研究員に開発環境を提供しており、ほぼ常駐して研究開発を進めている。今後も実験グループや他機関と共同で研究開発を進める体制を構築する。装置開発技術は年々高度化するために開発環境整備を怠ることはできない。必要十分な事項を選択し優先順位をつけて進める予定である。



COMET実験用に開発したボード
の中性子照射試験を行った時の写真
場所は神戸大学のタンデム加速器で、
中性子によるデジタルビット反転
エラーの測定を行なった。



T2K ビームモニターADCボード
（量産用最終バージョン）



ICEPP（東大）ーATLAS用
Lq-Arカロリメータ用IROHAボード

図：J-PARC での実験用に開発されたモジュールやつくばサイトで開発されたモジュールの例、開発したボードの耐放射線試験時の写真。

E-sys つくば

　つくばキャンパスにおいては Belle-II、ATLAS その他の素核研の進めているプロジェクトを推進するために検出器信号処理用エレクトロニクスの要素開発（集積回路開発、PCB:Printed Circuit Board 開発、FPGA:Filed Programmable Gate Array 開発）及びデータ収集システム開発を行っている。

　Belle-II 以外でもシステム開発を行っているが、最近では ATLAS のアップグレード用の開発が多く進行しており、出来るだけ多くのプロジェクトに貢献できるようにグループ内で連携しつつ開発を進めている。

高集積化技術の展開

　加速器の高強度、高輝度化のトレンドにそって検出装置の多チャンネル高集積、高機能化は必須となるため、我々は半導体プロセス、FPGA、PCB 等においてこの流れを先導するための開発及び技術蓄積を行っている。現在 CMOS0.18um を中心に ASIC(特定用途集積回路)の開発を行いつつ周辺技術の蓄積を行ってきたが、今後は 65nmCMOS プロセスを中心に GHz 帯高速信号処理回路、サブ psec 時間測定回路、低消費電力アナログデジタルコンバータ、ネットワークベース高速信号転送集積回路などの開発と実用化を推進し世界をリードすることを念頭に研

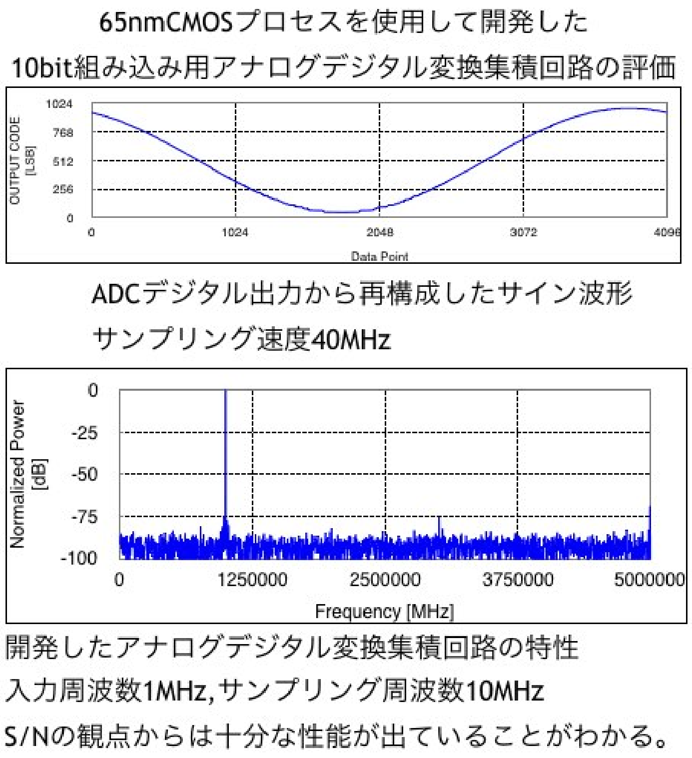


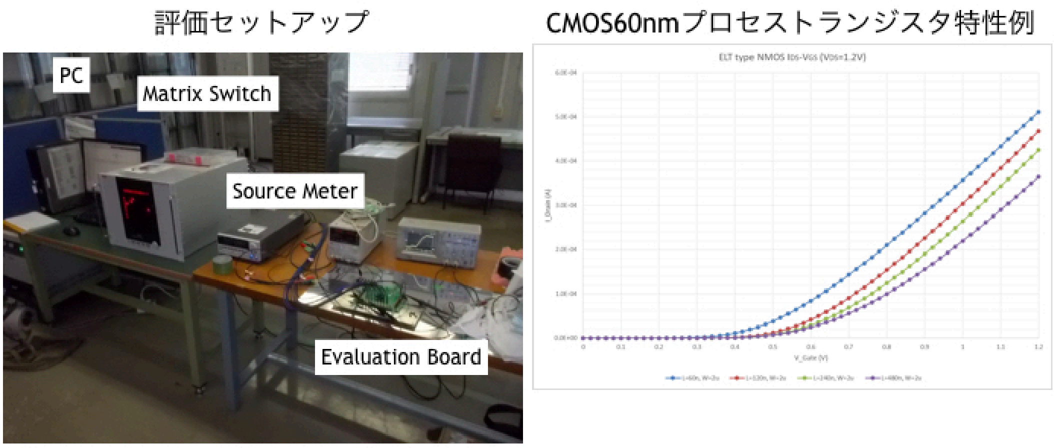
図 5：10bit 組み込み用アナログデジタルコンバータの特性評価結果の例、まだ評価途中ではあるが、10MHz で 10bit 相当の性能が出ていることは確認した。

究を推進している。これらの成果を多くのプロジェクトへ生かすべく努力を続けている。今回は組み込み用 ADC の報告を行う。

　図は組み込み用に開発した ADC の評価結果の一部である。当初は 180nm で開発を開始したが、面積、消費電力、速度の観点から最終的には CMOS65nm プロセスで製作した。評価中ではあるが、組み込み用 ADC として十分な性能が出ているため、今後ガス検出器読み出し集積回路、タイムプロジェクションチェンバー用集積回路等への応用をはじめいくつかの検出器信号処理集積回路の高機能化を推進していく。

極限環境下における計測装置開発技術の蓄積

前回は極低温環境下で動作する液体アルゴン用読み出し集積回路の報告をおこなったが、今



北カウンターホール側室にセットアップ中のMOSトランジスタ評価セットアップ
Matrix Switchを用いて測定対象を自動で切り替えながら効率よく測定できる（現時点では予算不足で１度に４素子までの測定しかできないが、実際は数十素子まで可能である。）

図:耐放射線プロセス評価用装置の写真と CMOS65nm で製作した評価用トランジスタの特性例

回はトランジスタの耐放射線評価について現状を報告する。

現在我々は数 MGy(数百 Mrad)まで動作可能なセンサー用信号処理集積回路を開発目標として掲げており、それを達成するために CMOS プロセスの耐放射線評価チームを放射線科学センターの関係者と協力して作ろうとしている。写真は評価のためのセットアップとそこで評価している先端 CMOS プロセス(65nm)で製作したトランジスタの特性グラフである。

種々のトラブルを乗り越え測定の自動化が可能になったため、今後は放射線科学センターと協力し照射試験を継続的に行い目標の照射量における特性変化とその克服方法を明らかにし、高強度放射線化で動作するエレクトロニクスの開発へつなげていく予定である。

2.　先端技術の取り込み、技術継承を含む長期的視点にたった取り組み

技術継承と拡散によるコミュニティーアクティビティ強化(Open-It)

我々は加速器科学総合支援事業の資金的援助及び素粒子原子核研究所のサポートの基に他の機関のエキスパートとのコラボレーションネットワーク”Open-It”を立ち上げ、講義、実習の教育活動及び複数プロジェクトと連携した On the Job Training で若手教育とプロジェクト推進を通したコミュニティー全体への積極的な寄与を行う体制を構築した。この体制のもと我々の持っているノウハウや開発物等は実際に若手へ伝授され多くのプロジェクトを推進する原動力になっている。H28 年度の後半では今まで継続してきた複数の教育・OJT 活動を総研大の講義と連携し展開させた。活動の詳細は http://openit.kek.jp を参照していただきたい。

技術教育に関しては特に将来を担う学生や若手研究者を対象に、連携に関しては既に計測機器開発で活躍している研究者や技術者を主な対象にしている。活動を表すキーワードである「教育」と「連携」の二つを独立に進めるのではなく融合させながら進めている点が特徴である。現在の具体的な活動を下にキーワードを添えて示す。

- 【教育】計測技術教育
- 【教育】【連携】共同研究開発
- 【連携】交流のための場の提供

上の活動は相互に接続されている。これから計測技術を学ぶ初学者向けの計測技術教育。その教育を受けた若手が装置開発を学びながら実践で用いる装置開発を行う共同研究開発。最後に装置開発を進めている開発者が情報交換するための場として研究会などの交流の場に参加することができる。以降でそれぞれの活動について報告する。

【教育プログラム】

中心となる教育プログラムは基礎知識を習得するための講義形式のセミナーと実践的な知識を習得するための実習形式のトレーニングコースの 2 種類である。講義内容は修士課程で実験系物理学を学ぶ学生が理解できる難易度に設定している。また、誰でも受講することができ、社会人も受け入れているセミナーやトレーニングコースもある。

講義形式のセミナーは毎年夏に KEK つくばキャンパスで開催している先端エレクトロニクス DAQ セミナーである。この講義は計測技術をこれから学ぼうとする人々を対象にしており予備知識なしで学ぶことができる内容にすることを目指している。2017 年度は 7 月 31 日から 8 月 3 日の 4 日間開催された。2016 年度までの多くの受講者を受け入れ可能とするために収容人数の多い小林ホールで開催していたが、近年の参加者数が 50 名程度で安定したため会場を 4 号館セミナーホールへ変更した。このため参加人数に 60 名の上限を設け募集を行った。満員まで参加希望者が集まったが 3 名がキャンセルしたため、実際の参加者数は 57 名となった。参加者の大部分は修士課程学生であるが、注目すべきは学部生が 11%占めていることである。修士論文のテーマとして装置開発を進める学生の多くは修士課程に進学して初めて計測技術を学ぶ。しかし 2 年間と言う限られた期間で装置開発を行うことは簡単ではないため学部生が基礎知識を身につけることができるように対策を検討していた。その結果、学部生が参加できない要因の一つが旅費支給の問題であることが分かった。そこで、DAQ セミナーでは学部生に対しても旅費支援を行うことにした。今回参加した学部生の多くが旅費支援を受けている。今後も学部生に優先的に旅費支援を行うので積極的に活用していただきたい。参加者の所属機関は東京大学の 7 名を筆頭に 25 機関であった。多くの各機関からの参加者数は 1 名から 3 名の範囲である。

トレーニングコースは技術毎に ASIC、FPGA、DAQ ミドルウェアの 3 種を開催している。ASIC トレーニングコースは名古屋大学と東北大で 9 月にそれぞれ 3 日間、FPGA トレーニングコースは 8 月に名古屋大学、9 月に佐賀大学、10 月に核融合科学研究所、2 月に東北大学でそれぞれ 2 日間、DAQ ミドルウェアは KEK つくばキャンパスで 3 日間開催された。

H29 年度は新たな試みが三つあった。一つ目は留学生を受け入れての集積回路技術教育、二つ目は FPGA トレーニングコースが九州地区連携により開催、三つ目はフランスとの連携による大学院生教育である。留学生に対する技術教育はアジアからの留学生 2 名を KEK で受け入れ CMOS65nm プロセスを用いた GHz 帯トランスインピーダンスアンプ設計などの集積回路技術教育を行った。今まで FPGA トレーニングコースは一つの機関が企画し主催していたが、九州地区においては有志が連携して佐賀大学で開催した。地区連携は以下の利点があり、計測技術の伝承や連携による開発の観点からも重要であると考えているため積極的に協力および支援を行う。

- 会場を持ち回り制にすることによる若手の学習機会増加
  - 特に旅費を出しにくい学部生に有効。
- 参加機関間の連携強化
  - 関係者が集まることで情報交換や新たな連携プロジェクトなど新たな試みが始まる可能性が高くなる。
- 開催継続性の向上
  - 会場準備、講師などの負荷分散による負荷低減効果により継続性が増す。

【連携開発プログラム】 連携により研究開発を進めている。この共同研究開発の目的は二つある。一つ目は研究開発された設計資産を共有することで研究開発の効率化を進めることである。二つ目は装置開発初心者が経験者から技術的支援を得ることで学びながら開発を進める実践的教育である。これらにより実験推進力をお互いに強化し合うことを目指している。

現在 43 の開発プロジェクトが進められている。これまで 88 のプロジェクトが提案され 45 のプロジェクトが終了した。これらのプロジェクトで開発された装置は実際の実験で使用することが目的であるが、将来の開発に向けてのプロトタイプが目的のプロジェクトもある。いずれも実験を推進するための開発であることを重視している。

図：上部の写真は、受け入れた短期留学生でいずれもインドからであった。下部写真は、フランスの協力研究機関から講師を招聘し、講義および実習を行ったもので、講義は東海キャンパス一号館で行われ、会議室が満員となった。

【交流プログラム】基礎科学を探求する実験家にとって装置は道具であり研究対象ではないため装置開発において分野内外の協力関係を築きやすい。しかし、協力関係を築くきっかけとなると思われる各種研究会は実験分野毎に開催されることが多い。そのため異なる分野の開発者が交流する機会は少ない。そこで、異分野の装置開発者間の交流を促進する場として装置開発に焦点を合わせた研究会を開催している。2017 年度は例年開催している「若手の会研究会」と「計測システム研究会」を開催したが、今回は初めて合同で開催した。(詳細は前回の報告で述べたので、興味があるかたは前回の報告を参照されたい)