

素粒子原子核研究所活動報告(2) エレクトロニクスシステムグループ 2019 年 2 月 20 日

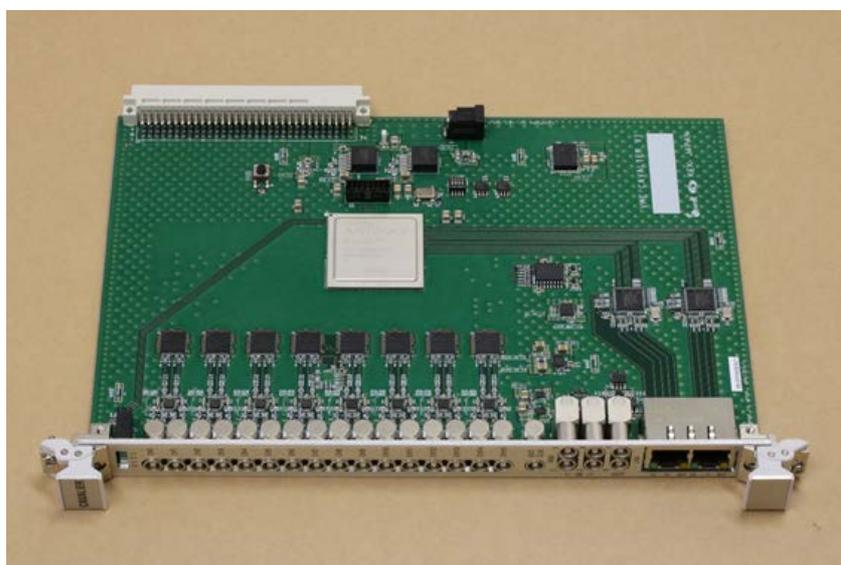
エレクトロニクスシステムグループ (E-sys) は、素粒子原子核研究所及び加速器科学コミュニティーで推進しているプロジェクトを成功させるため、センサーを含む半導体デバイス開発、低雑音フロントエンド高集積回路開発、高密度実装、広帯域高密度アナログデジタル混在回路開発、ネットワークデータ収集システム開発を行っている。開発拠点はつくばキャンパス (E-sys つくば) と東海キャンパス (E-sys 東海) にあり連携し前述の研究開発を行っている。さらに他大学が主体となって進めている素粒子原子核実験プロジェクト用の研究開発にも出来るだけ貢献できるようにグループ内で連携しつつ Open-It 等の枠組みを利用し開発を進めている。(SOI デバイスの開発に関しては、先端加速器報告での現状報告を参照されたい。)

1. プロジェクト推進に関する取り組み

E-sys 東海概要

Esys 東海では主に J-PARC という実験現場で修正や開発が進められることが多いデジタル技術に関する研究開発を中心に T2K、COMET、E16、E40、E50、g-2、MLF ミューオン実験などに加えて加速器グループとも連携を強めつつ進めている。ASIC、FPGA に搭載するデジタル回路や 10Gbps を超える高速転送技術、データ収集システムの構築やミドルウェア開発が主な対象技術である。J-PARC センター利用者が専門家と連携して研究開発を進められるように共同利用実験室を設置し開発に必要な測定器などの機材も用意しており、毎日数名の大学院生・若手研究者が利用している。

今後も実験で取り扱うデータ量の増加に伴い、データ収集システム内のネットワークの転送速度は 10Gbps を超えると予想されるため、今後はフロントエンドに搭載する事ができる 10Gbps 高速データ転送回路技術や PC 上のソフトウェア処理技術を積極的に進める。



図：T2K Near detector用に開発された16ch12bit250MHzサンプルADC-GbEボード(CAVARIER)

E-sys つくば概要

Belle-II、ATLAS その他の素核研の進めているプロジェクトを推進するために半導体検出器およびその信号処理用エレクトロニクスの要素開発 (集積回路開発、PCB:Printed Circuit Board 開発) を中心に行っている。

Belle-II では CDC, ARICH 等のエレクトロニクスはインストール後、稼働中で今までの仕事はひと段落した。今後の R&D については Belle-II 関係者と方針を議論している。一方 ATLAS アップグレード用の開発は、後述の TGC 用集積回路をはじめ PCB 開発も含め多くのプロジェクトが

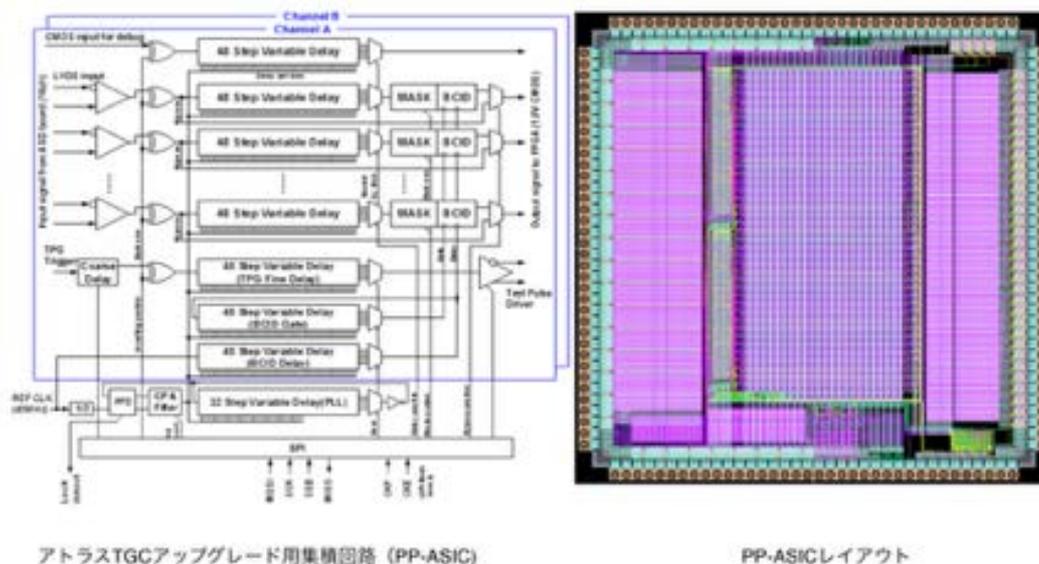
進行中である。J-PARC での実験に使用するための複数の集積回路、ボード開発および検出器開発に関しても東海分室と連携を取りながら推進中である。これら以外にも大学関係者等と連携し開発を行っている。

2. 技術開発に関する取り組み

加速器の高強度、高輝度化のトレンドにそって検出装置の高耐環境性能、多チャンネル高集積、高機能化は必須となる。この流れを先導するため 65nm~350nmCMOS プロセスを使用して ASIC(特定用途集積回路)の開発を行いつつ周辺技術の蓄積を行っている。現在ピクセル検出器、GHz 帯高速信号処理回路、サブ psec 時間測定回路、低消費電力アナログデジタルコンバータ、ネットワークベース高速信号転送集積回路などの開発と実用化を推進し世界をリードすることを念頭に研究を推進している。

高機能高集積化技術の展開

現在複数の開発が並行して進んでいるが、今回は LHC アップグレードへ向けた ATLAS TGC 検出器用集積回路の開発について報告する。



図：今回新たに開発したアトラスシンギャップチェンバー(TGC)用集積回路のブロック図とそのレイアウト。

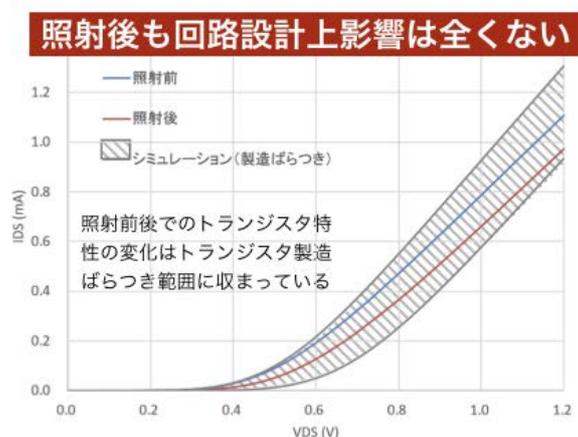
図は LHC アップグレード用アトラス TGC 検出器用の集積回路(Patch-Panel ASIC:PP-ASIC)のブロックダイアグラムとレイアウトである。PP-ASIC はフロントエンドからのヒットパターンの 1nsec 毎の時間調整、アトラスのデータ収集システムとのデジタル情報の交信などを行うもので、180nm の CMOS プロセスを使用し開発された。内部にはフェーズロックループ、LVDS レシーバドライバ、メモリ等の回路要素を含んでいる。プロトタイプの動作確認等は終了しており、今後量産 (40 万チャンネル程度) に向けた製造をスタートさせる。

極限環境下における計測装置開発技術の蓄積

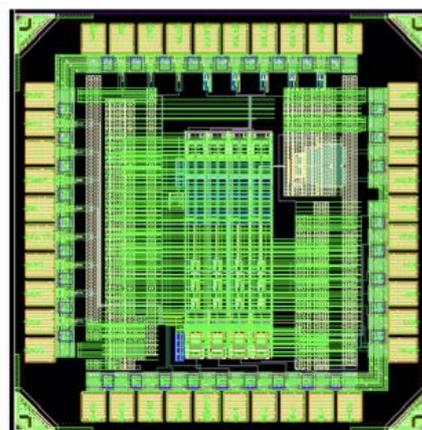
前回に引き続きトランジスタの耐放射線評価について現状を報告する。極低温環境下で動作する液体アルゴン用読み出し集積回路 (2 回前の報告) の進展に関しては結果を論文にまとめ JINST に投稿したのでそちらを参照いただきたい。(arXiv:1901.02587)

現在我々は数 MGy(数百 Mrad)まで動作可能なセンサー用信号処理集積回路を開発目標として掲げており、それを達成するために CMOS プロセスの耐放射線評価チームを放射線科学センターの関係者と協力し構成しつつ評価を開始した。現在~0.4MGy(40Mrad)まで照射を行い特性評価中であり現状では特性劣化は全く認められていない。現在さらに耐性強化を施したトランジスタ等の詳細評価を行うための評価用トランジスタを製作中であり来年度評価を開始する。今後は 10MGy を目標に照射評価を継続させる。図は先端 CMOS プロセス(最小配線幅 65nm までの微

細トランジスタおよび金属配線が可能である)で製作したトランジスタの特性グラフである。本研究開発は”英知を結集した原子力科学技術・人材育成推進事業：課題解決型廃炉研究プログ



トランジスタ特性の照射前後および製造ばらつきとの比較



耐放射線特性評価のための回路要素 (フロントエンド回路、ADC,DAC等)

図：左はトランジスタの耐放射線評価結果を示す。斜線部内はトランジスタの製造ばらつき範囲のため、斜線部内であれば集積回路デザインに関して全く問題はない。右は GHz 帯高速低雑音アンプ、DAC、コンパレータなどを含むセンサー用フロントエンド集積回路で、耐放射線評価を今後進めていく。

ラム”にて推進されている。

3. 先端技術の拡散、技術継承を含む長期的視点にたった取り組み

技術継承と拡散によるコミュニティアクティビティ強化(Open-It)

我々は加速器科学総合支援事業の資金的援助及び素粒子原子核研究所のサポートの基に他の機関のエキスパートとのコラボレーションネットワーク”Open-It”を立ち上げ、講義、実習の教育活動及び複数プロジェクトと連携した On the Job Trainingで若手教育とプロジェクト推進を通じたコミュニティ全体への積極的な寄与を行う体制を構築した (活動の詳細は <http://openit.kek.jp>、<http://www.jahep.org/hepnews/2018/18-1-6-OpenIt2017.pdf> 参照)。この体制のもと我々の持っているノウハウや開発物等は実際に若手へ伝授され多くのプロジェクトを推進する原動力になっている。以下で活動の概要を報告する。

この体制は「教育」と「連携」をキーワードにした、1) 教育プログラム、2) 連携開発プログラム、3) 交流プログラムの 3 つを中心に活動している。これらの活動は以下のように相互に接続されている。1) これから計測技術を学ぶ初学者向けの計測技術教育。2) その教育を受けた若手が装置開発を学びながら実践で用いる装置開発を行う共同研究開発。3) 最後に装置開発を進めている開発者が情報交換するための場として研究会などの交流の場に参加することができる。以降でそれぞれの活動について報告する。

【教育プログラム】計測技術教育は基礎知識を習得するための講義形式のセミナーと実践的な知識を習得するための実習形式のトレーニングコースの 2 種類を各地で開催している。2018 年度は 5 日間の講義形式のセミナーをつくばキャンパスで 5 日間開催、実習形式のトレーニングコースは KEK つくばキャンパス、名古屋大学、東北大学、宮崎大学、分子科学研究所で開催した。学部生を含む多くの若手の参加があり、2018 年度の教育プログラムの延べ参加者数は 159 名である。各プログラム開催後にアンケートを実施しているが毎回高評価を得ている。アンケート結果は該当 Web ページに掲載され公開されている。また J-PARC サマースチューデントプログラム等の国際留学実習教育プログラムにおいて 2 名の学生を受け入れ教育を行った。その結果今年度の総研大入試に関しては我々のグループへ 3 名の出願者があった。

【連携開発プログラム】共同研究開発は On the Job Training による教育活動であり、装置開発初心者が経験者から技術的支援を得ることで学びながら開発を進める実践教育である。また、研究開発された設計資産を連携体制の下で共有することで研究開発の効率化を進めている。現在 40 の開発プロジェクトが進められている。これまで 88 のプロジェクトが提案され 48 のプロジェクトが終了した。

【交流プログラム】交流の場の提供は交流する機会が少ない異なる分野の装置開発者の交流を促進するために分野縦断型の「計測システム研究会」を隔年で開催している。



図：左の写真は FPGA トレーニングコース@名古屋大学での実習風景、右の写真は J-PARC サマースチューデントプログラムにおいて中国からの留学生を 2 ヶ月間受け入れ実習を行った時の一コマ



図：海外留学生および複数の研究グループの研究者が参加したバーベキューパーティーの一コマ。30 人程度の参加者が夜遅くまで交流を行い、研究・生活色々な話でもりあがった