

E-sys 活動報告

Status of electronics system group IPNS

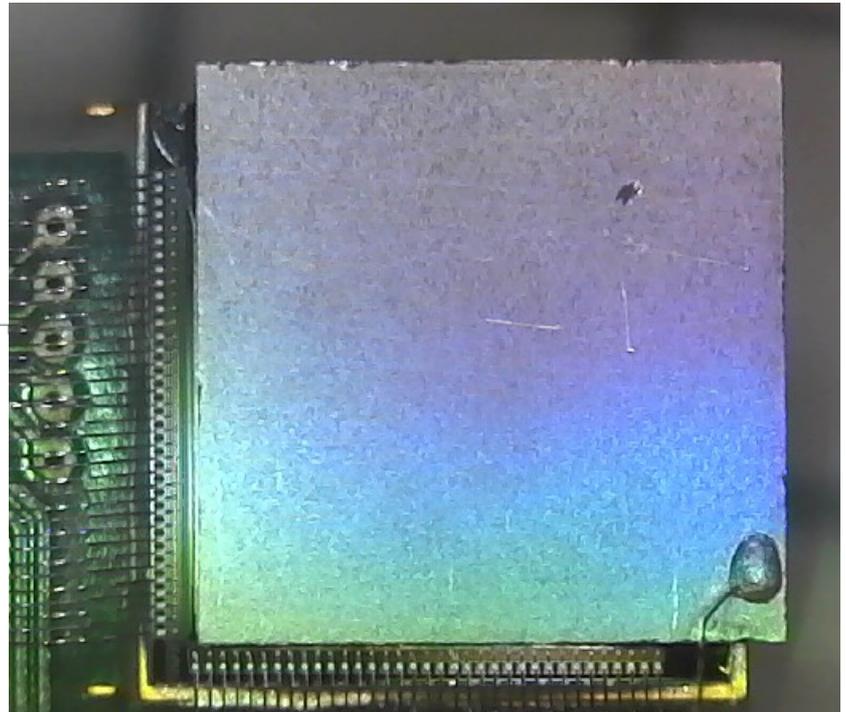
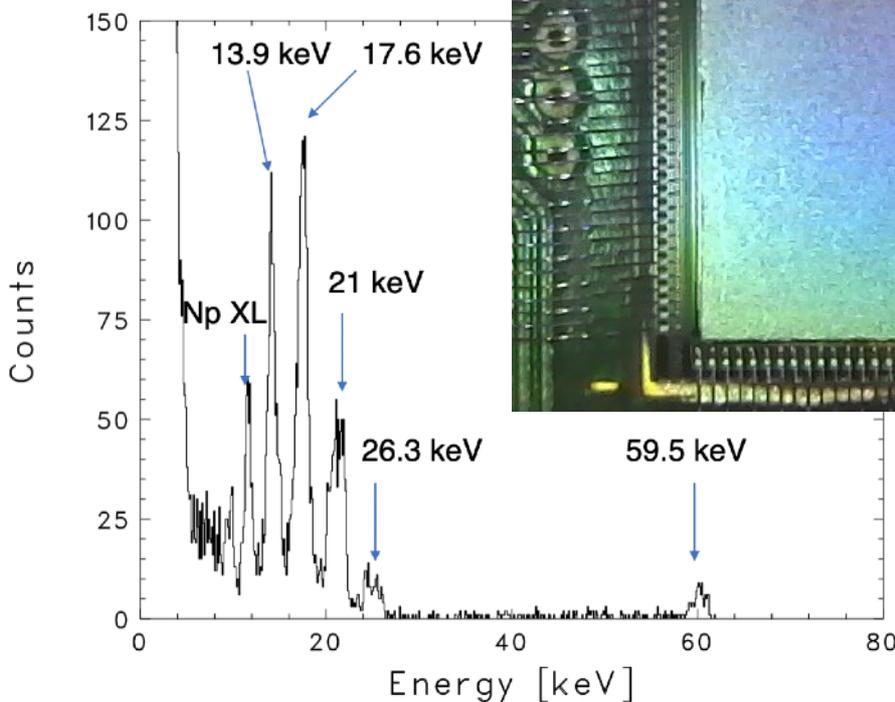


contents

- プロジェクトへの貢献
- 萌芽研究・技術開発
- 教育をベースとした共同開発と学際連携
- 国際連携・社会貢献等
- E-sysの人



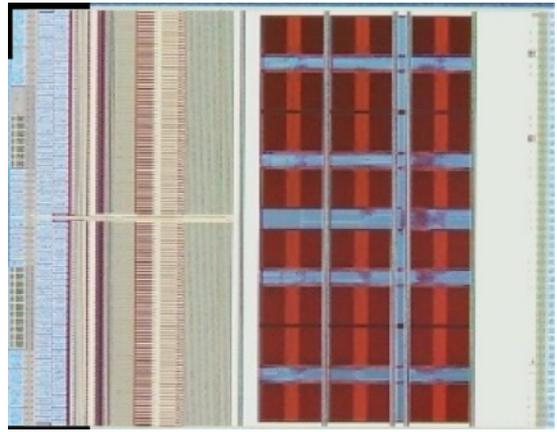
新たな現象や非常に稀な現象を捉えることを目標とする世界最先端の研究において、センサーや信号処理システム等の装置は世界に1つしか無いため自分自身で開発しなくてはなりません。エレクトロニクスシステムグループ(E-sys)では、このような世界に1点だけの実験装置のセンサーからシステムに至るまでを各実験グループと連携して開発し、それらをOpen-Itを通して知と技術の共有を行っています。



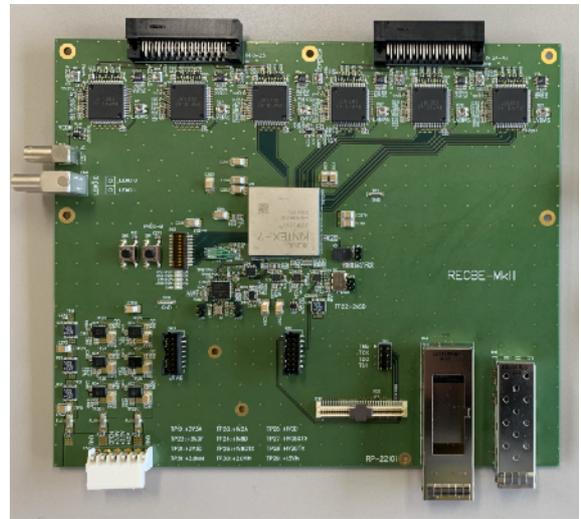
写真の説明：シリコンカーバイトピクセルセンサーの写真(右上)とそのセンサーでアメリカシウム線源からの γ 線スペクトルをとった結果でピクセル化したため非常に良いS/Nでスペクトルが取得できている(左下)。シリコンカーバイトセンサーとその読み出し集積回路はフリップチップボンディングで実装されている。萌芽研究・技術開発の項も参照のこと。

エレクトロニクスシステムグループ (E-sys)は、つくばキャンパス(E-sysつくば)と東海キャンパス(E-sys東海)の2カ所の研究開発教育拠点からなります。

E-sysつくばは半導体検出器および信号処理用エレクトロニクスの要素開発(集積回路開発、PCB:Printed Circuit Board開発)に関しE-sys東海と連携し研究開発を推進しています。技術特徴は半導体検出器・信号処理用エレクトロニクスの要素開発(集積回路・PCB)です。



写真の説明：狭ピッチのストリップセンサーを読み出すためのフロントエンドASIC(SNAP)の写真



写真の説明：左の写真は現在使用中のCDC用信号処理用基板で、この時は我々の開発した信号処理集積回路、市販ADC、FPGA等で構成されていたが、右ではADCは信号処理集積回路と一体化(RAPID)され、それ以外の主な集積回路はFPGAと電源関連のデバイスだけになった。

プロジェクトへの貢献 E-sysつくば

E-sysは拠点をつくばと東海に持っており、お互いに連携し両方のキャンパスで行われている実験プロジェクトに関する研究開発を行っています。

Belle-II CDC用にフロントエンド信号処理回路とADCを一体化したASIC (RAPID) の開発は単体評価ではすべての機能・性能が要求仕様を満たすことを実測により確認しました。RAPIDは8チャンネルのアナログフロントエンドとADCを持ち、アナログ波形を10bit、100MS/sで連続的に読み出すことが可能なASICです。現在RAPIDを搭載した信号処理ボードRECBE Mk-IIを開発評価中です。上の左の写真はRECBEで、右の写真が新しいRECBE MKIIです。新しい基板では、市販品は電源及びデータリンクの部分だけになり、また基板上的アナログ信号線

は基板上部のコネクタからその下の集積回路(RAPID)までで、後の信号線は全てデジタル信号線と電源のみでかなりスッキリしました。

Belle-IIアップグレード用の狭ピッチのストリップセンサーを読み出すためのフロントエンドASIC(SNAP)の開発も進めています。チャンネル数は128チャンネルでそれぞれのチャンネルにアナログ信号処理回路とコンパレータを搭載し、アナログパルスの幅を127MHzの基準信号でサンプルすることでアナログ信号をデジタル化する回路が入っています。プロトタイプチップの性能評価は完了したため、今年度は性能改善に向けたデザインの修正を実施し、新しいASICを製作する予定です。

Esys東海では主にJ-PARC:現場で開発や改良が必要であることが多いデジタル技術を中心として研究開発を行いつつ、J-PARCセンター利用者が専門家と連携し研究開発を進めるため、共同利用実験室を設置し開発に必要な測定器などの機材も用意しており、毎日大学院生・若手研究者が利用しています。

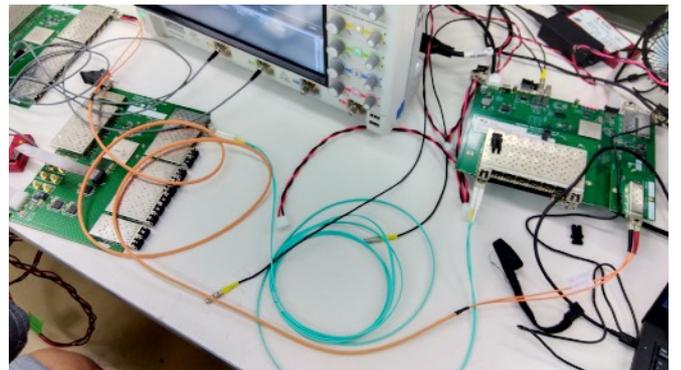
技術特徴はASIC、FPGAに搭載するデジタル回路開発、10Gbpsを超える高速転送技術、データ収集システムの構築やデータ収集用プラットフォーム開発です。

プロジェクトへの貢献 E-sys東海

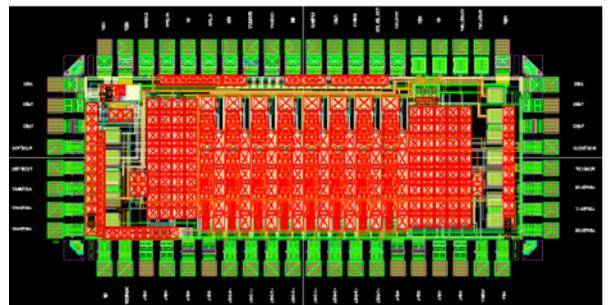
東海分室では、J-PARCで行われる実験で、共通に必要な要素技術やシステム技術の開発をしています。前回お話しした、MIKUMARIという高精度時間分配システムはg-2/EDM実験で採用され、評価中（右上、中写真）で、特殊な送受信回路なしで、光ファイバー1本のみで必要なデジタル信号が長距離転送できるようになりました。このようにFPGAの高速シリアルトランシーバに依存しない新しいフロントエンド回路の同期技術はどのようなFPGAでも使用できるため汎用性が高いのが大きな特徴になります。性能は同期データを送信しつつフロントエンド回路を非常に高精度10 ps (σ)で同期できることが分かりました。

E-sysで開発したガス検出器用の汎用ASICを応用し、J-PARCハドロン実験向けのワイヤチェンバ用ASDカード(ASAGIカード)の開発が進行中です。ASAGIカードの性能評価は阪大RCNPと共同で進められており、汎用化に向けた改版を計画中です。

COMET用ワイドギャップ半導体センサー開発に関しては、シリコンカーバイト及びダイヤモンドの両方を使用し進められており、それらセンサーの読み出し集積回路も開発しています。右の上図はミュオンモニター用の読み出し回路のレイアウト図で、CMOS65nmで開発されました。下の図はその出力信号で、正しく動作していることが確認できています。現在センサーと集積回路を載せるためのモジュールの開発を行っています。



写真の説明：g-2の試作ボード間でのMIKUMARIの接続試験の様子。違う回路間でCDCMの変調クロックからクロックを復元し同期が取れる事を確認した。



写真の説明：COMETグループと連携し開発した集積回路:SCIBER-1 (Silicon Carbide readout IC for muon BEam monitor)のレイアウト図と動作させた時の出力信号である。

加速器の高強度・高輝度化のトレンドにそって計測装置の高耐環境性能・多チャンネル高集積・高機能化は更に必要になってきています。そこで我々は長期的視点に立ち、加速器科学で使用する計測技術を先導するためセンサーを含む半導体デバイス開発、高集積、高機能、広帯域をキーワードとして、ピクセル検出器を含む低雑音フロントエンド、高密度実装、デジタイザ、ネットワーク分散データ処理システム開発などを行っています。

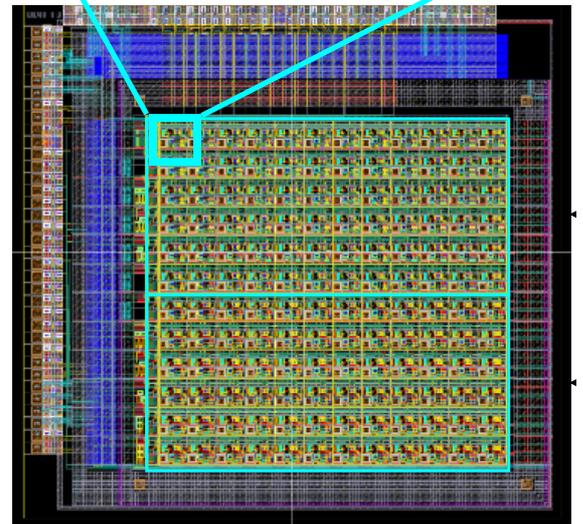
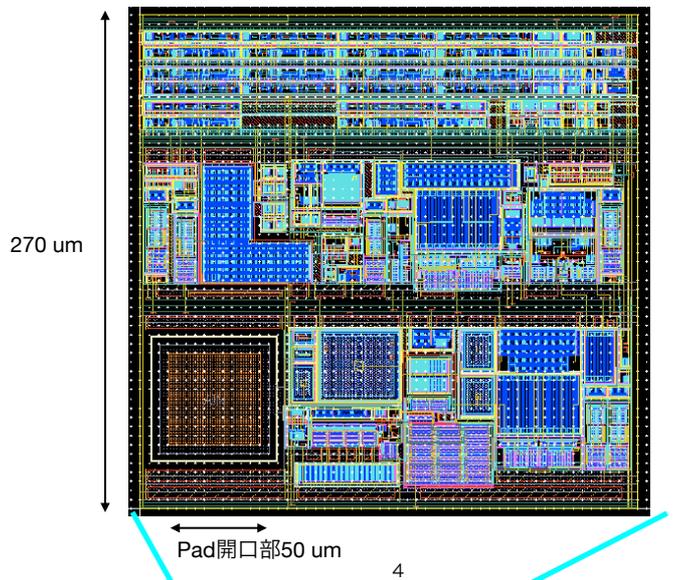
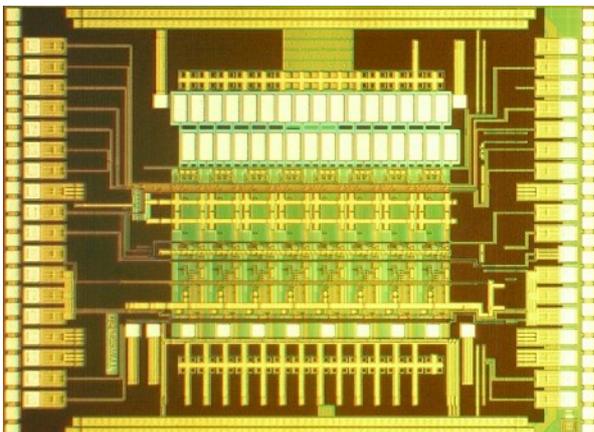
萌芽研究・技術開発

ピクセルセンサー開発

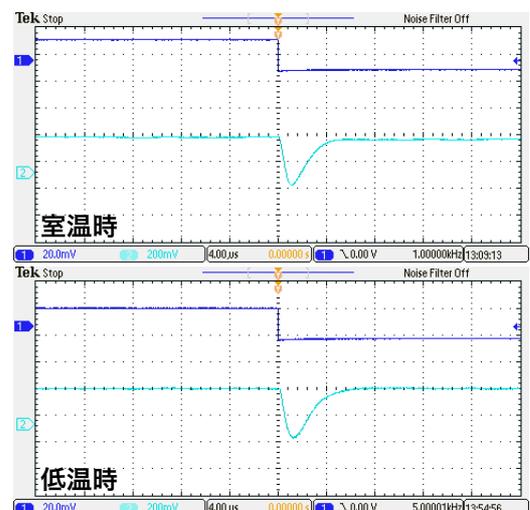
産総研と共同で開発したpn接合型シリコンカーバイト(SiC)センサーをピクセル化し、2次元の読み出しASICとスタッドバンプ技術で3次元実装したSiCピクセル検出器(表紙の写真)からの信号が確認でき、イメージングスペクトロスコピーが可能であることを実証できました(表紙の図)。この結果によってセンサーの微細化への見通しをつけることができたため、現在はCOMET実験における陽子イオンステインクシオンモニターとミュオンビームモニターとしての応用開発に着手しています。

低温動作可能な集積回路技術

神戸大学、岩手大学と共同で液体アルゴンTPC(陰イオンマイクロTPC)用にGEMからの信号を読み出すための汎用性の高いフロントエンドASICの開発を進めており、液体アルゴン温度でもASICが動作することを確認できました。今年度は、メモリなどのデジタル回路部を合わせたアナログ・デジタル混載チップを製作していく予定です。



写真の説明：上の図はシリコンカーバイトピクセル検出器からの信号を処理するための1ピクセルあたりの回路レイアウト図。大きさは270 μ m角で、耐放射線性能をあげたトランジスタを使用している。下の図は集積回路全体のレイアウト図である。



写真の説明：左の写真は低温でも動作する信号処理集積回路(LTARS)で、上の図は室温での出力信号と液体窒素内で動作させた時の出力信号を比較したもので、液体窒素温度でも同じように動作していることがわかる。



Open source consortium of Instrumentation

複数の機関と連携しエキスパートとのコラボレーションネットワーク”Open-It”を立ち上げ、教育活動及びOn the Job Trainingで若手教育とプロジェクト推進を通じたコミュニティ全体への積極的な寄与を行っています。

詳細は<http://openit.kek.jp>参照

Open-Itは「教育」と「連携」をキーワードにした、1) 教育プログラム、2) 連携開発プログラム、3) 交流プログラムの3つを中心に活動しており、これらの活動は以下のように相互に連携しています。

- 1) 初学者向けの計測技術教育。
 - 2) 上記の次のステップの共同研究開発。
 - 3) 情報交換、交流の場として研究会。
- 具体的には、以下のようになります。
- ・計測と制御:7/25~7/29:参加者:50名x5日、内単位取得希望者24名
 - ・ASICトレーニングコース:9/26~9/28の予定：参加予定者18名
 - ・FPGAトレーニングコース@NIFS:9/21~22に開講予定。第1回目の参加希望者数が早期に定員に達したため、第2回目をKEKつくばで開講予定。FPGAトレーニングコース@KEK11/28~29
 - ・計測システム研究会@J-PARCを11/17~18に開催予定。
 - ・FPGA中級トレーニングコースを7/11~13に開催、参加者3名。

連携による研究開発に関しては、2つ大きな動きがありました。

その一つは、今年度よりエネルギーフロンティアおよびBelleグループさらには関係者とコライダーエレクトロニクスフォーラム(<https://kds.kek.jp/category/2369/>)を立ち上げ研究会開催を通し、次にあげるSPADI allianceとも連携し将来のコライダー実験等の研究開発に着手したことです。大学とも連携をとりつつ、協力して研究開発が可能なR&D項目を研究会等で議論しつつ、合意したR&Dに対し皆でリソースをシェアし推進していきます。

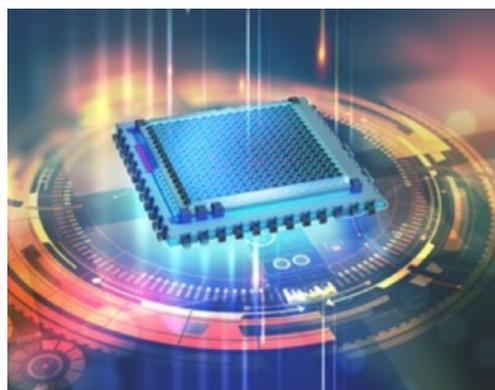
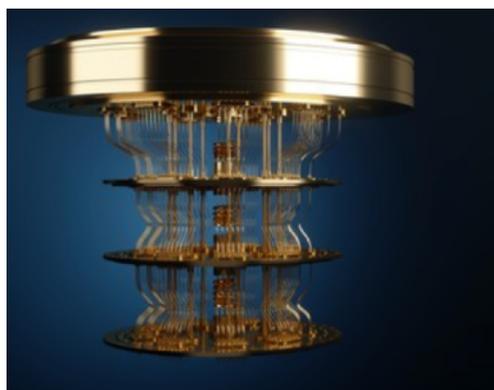
2つ目はSPADI allianceです。近年実験物理のDAQシステム開発における喫緊の課題は、多くの実験が利用できる共通のコンポーネントを生み出す事(共通化)、およびそれを支えるための技術の標準化である。このDAQシステムの共通化・標準化を掲げ原子核分野を中心として signal processing and data acquisition infrastructure (SPADI) alliance(<https://www.rcnp.osaka-u.ac.jp/~spadi/>)が立ち上がりました。SPADI AllianceはKEK素核研 E-sys と阪大RCNP データ収集基盤室の議論を出発点と

教育・OJTと 研究開発連携 について

しております。その運営にあたっては阪大RCNP データ収集基盤室、理研RNC 情報処理チーム、東大CNS、東北大ELPHとともに中核を担っています。現在7つのワーキンググループ(WG)を設置し、WG1-4はフロントエンド回路からハイパフォーマンスコンピューティングを担当、WG5-7は主にインフラや共通開発環境の整備を担当することになっています。WG1-4の主眼は近年着目されているtrigger-less data-streaming (トリガレス・連続読み出し)DAQシステムを開発し、様々な実験に展開することで、現在J-PARCではハドロン実験へのトリガレス・連続読み出しDAQ導入を進めています。E-sysグループでこれまでグループ内で進めてきたフロントエンド回路や連続読み出しDAQの開発をタスクフォースとしてSPADI Allianceに展開し、新たな協力体制のもと新DAQシステムの早期実現を目指しています。これを強力に推進するためE-sys内に阪大RCNP分室が6月に設置されました。現在室員は1名ですが、今後この連携を通して複数の研究機関と交流を深めつつ強力なR&D推進チームに育てていきたいと思っております。



写真の説明：E-sys内の大阪大学RCNP分室の写真。



学際・産学等連携による研究開発

量子コンピューター技術

2022年10月よりムーンショット型研究開発として“100万ビットを超える量子コンピュータ実現のための量子誤り訂正システムの開発”の中でスケーラブルな高集積量子誤り訂正システムの開発を目指して、課題推進をしています。<https://www.greenlab.kit.ac.jp/qubecs/index.html>

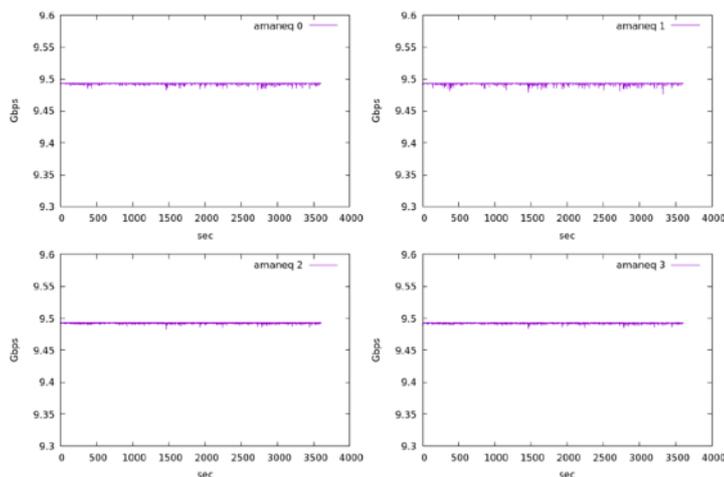
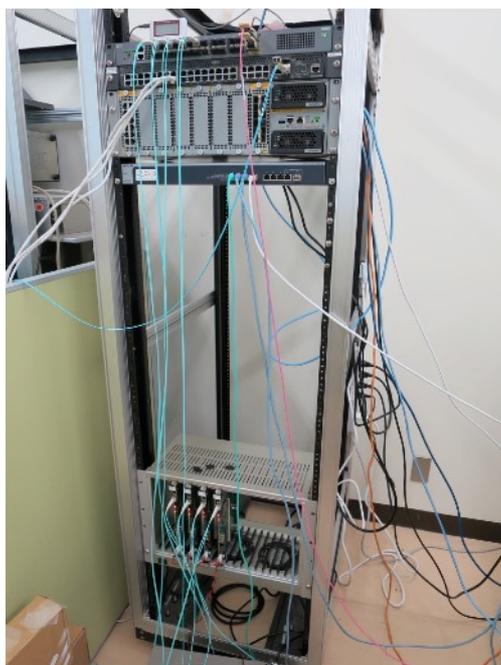
具体的には、量子ビット誤り補正システムに必要な超高速AD変換を実現する素子を開発しています。これは量子コンピュータ実現に役立つだけでなく、量子ビーム実験に使用される数億個のセンサーからのアナログ信号の高速デジタル化にも使用可能です。

高速データ転送技術

今まで我々は1GbpsのSiTCPを実用化し多くの実験へ使用してきましたが、更なるデータリンクの高速化を目指し会社と連携してその10倍の速度を持つSiTCP(SiTCP-XG)を開発し、評価してきました。現在では以下に示すように、SiTCP-XGを4つ束ねて40Gbpsで読み出す試験を行い、理論限界値付近である36.5Gbpsで動作することを確認できており、今後多くの実験で使用する予定です。

この試験結果はまとめOpen-Itのウェブサイトに掲載してあります。

[\(https://openit.kek.jp/project/40GbE/\)](https://openit.kek.jp/project/40GbE/)



左の写真は、テストセットアップで4本の10GbpsのSiTCPを高速スイッチに接続し40Gbpsでコンピュータへ読み込む評価を行なっているところ。(次のページの記事も参照) 上図は、それぞれのデータ転送線におけるデータ転送速度がどの程度でているかを表にしたもので、横軸は時間、縦軸は速度(Gbps)で、安定して9.5Gbps程度(理論値)を記録している。

ソフトウェア技術を用いた DAQシステムの高度化

千代 浩司



●千代 浩司……E-sysの人

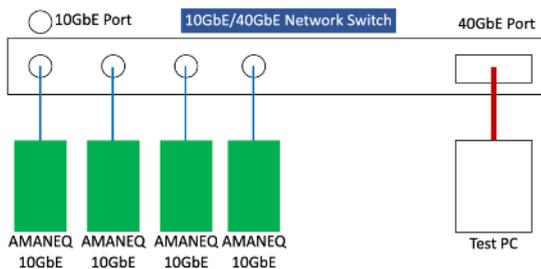
私はEsysでは読みだしソフトウェアの開発、グループのWebサイトの運用、管理などを行っています。

読み出しソフトウェアではDAQ-Middlewareの開発にたずさわっています。DAQ-Middlewareは2010年にリリースされた中小規模実験、およびセンサー・リードアウトモジュールのテストベッドをターゲットとして想定した読み出しソフトウェアです。産総研で開発されているロボットテクノロジーミドルウェアを基礎として採用し実験、テストベッド毎による違いをDAQコンポーネントで吸収し、汎用フレームワークとしています。年に一度、DAQ-Middlewareトレーニングコースを開催しています。(写真右: ZoomでDAQ-Middlewareトレーニングコースを開催している筆者)

将来の素粒子原子核実験に使用するためのストリーミングデータ収集システムの研究にも参加しています。このシステムではCPUを大量に使うことが予想されています。開発時のテストのためだけにPC

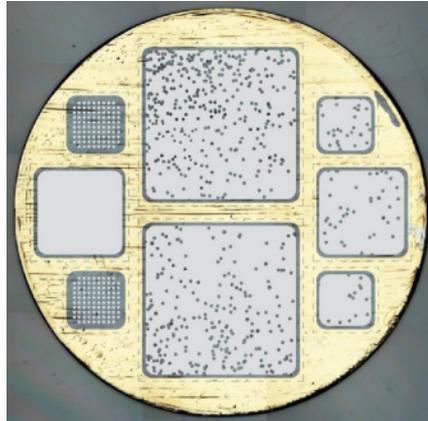
を購入するのは不経済なのでクラウドを使ってテスト可能かどうかの調査をおこなっています。いろいろあるクラウド中からAmazon Web Services (AWS)を選定し、テストシステムとして使ううえで問題がないかどうかの研究、調査を行いました。

SiTCPの発明以降、実験データはイーサネット、TCP/IPを使って読み取ることが普通になりました。データ量が増加していく実験を成功させるには高速化していくイーサネットを採用し、PCで確実にデータが読めるようにする必要があります。いままで100Mbps版SiTCP、1GbE版SiTCPをPCで確実に読む方法を調査してきました。2020年には10GbE版SiTCP (SiTCP-XG)が完成しました。10GbEをたばねて40GbEで読み出せるようなネットワークスイッチが購入可能な価格になりましたのでSiTCP-XGを4個束ねて40GbEで読み出しが可能かどうかのテスト(左図)を行い、実際に40GbEで読み取り可能であることを実証しました



高耐環境センシ ンタダイヤモンドを用いた

田内 一弥



●田内 一弥……E-sysの人

私はE-sysの技術職員として様々な実験で用いる読み出し回路基板や集積回路の設計開発を行ってきました。現在は、福島第一原発の廃炉に向けて「遮蔽不要な臨海近接監視システム用ダイヤモンド中性子検出器の要素技術開発」を行っています。1kGy/hの高 γ 線環境下で数cps/nvの中性子検出感度が必要で、信号処理・データ転送用集積回路でデータを取得する必要があります。数千チャンネルの中性子センサーから信号を読み出し、50m以上先のコンピューターへ取得データを送るシステムを開発しています。高エネルギー実験で培った技術を基に、ダイヤモンド検出器読み出し集積回路の耐放射線化、スケラブル読み出しシステムの構築等を推進中です。ダイヤモンド検

出器自体は北大・産総研で開発中(左下の図)なので、入手可能なダイヤモンドを使用して α 線やレーザー等を用いて検出信号を集積回路に入力し、信号処理・データ転送された出力を測定してシステムとして利用可能であるテストを行っていますが、シリコン検出器と異なることも多々あるため日々が勉強の毎日です。集積回路の耐放射線性能の試験も行って今後10MGyまで照射し性能評価を行なっています。

今回開発した集積回路を含むシステムは耐放射線性が必要な原子核素粒子実験にも応用が可能で、J-PARCで行われるCOMET実験のイクスティンクションモニターやミュオンモニターにも使用できるように開発を推進しています。

