

測定器開発センター（ITDC）は素核研が進める実験プロジェクトへの技術支援を進めながら測定器開発テストビームラインおよびプラットフォームの運用、低温・メカニクス・エレクトロニクスの専門性を先鋭化、および融合させる研究を進めている。特に、将来の大規模な国際共同素粒子原子核実験を見据え、国際競争と協力を進めるための半導体検出器と衝突型実験の超伝導ソレノイド磁石の開発をしている。また、量子技術の開発を念頭に置いた低温技術開発を進めている。プラットフォームにおいては9月に新しく低温・量子センサーのプラットフォームが立ち上がるなど、活発な活動が進められている。本報告では、測定器開発テストビームラインの運用状況について報告する。そしてCMOS MAPS 開発状況および各プラットフォームの研究会の紹介する。エレクトロニクスグループと低温グループについての詳細報告は2025年11月[1]および2024年10月[2]の活動報告を参照して頂きたい。

## 1. 測定器開発テストビームラインの改善と運用について

測定器開発センターは2023年にテストビームラインを立ち上げ、2024年度からは共同利用実験を受け入れており、年間約20件のテスト実験が行われている。テストビームラインとしての性能向上を目指し、電子ビームの生成・輸送のシミュレーションの研究、そしてビームプロファイル測定を進めている。この研究の一つの結論として、図7に示す通り、最下流の四極磁石を移動させ、コンクリートシールドの内側にある偏極磁石の下流に設置することでビーム強度が1.8倍に向上させることが可能であると得られた。この計画は2025年7月に加速器第6系の満田氏と長橋氏の指揮の下で実施された。写真の通り、偏極磁石の下流はコンクリートシールドまで数mあいているスペースがあった。ここには加速器の電磁石等の電源ケーブルが走っていたが、うまく取り廻すことができ、無事に四極磁石を設置することができた。新しい設定にてビームを取り出したのは2025年11月～12月期である。確認されたビーム強度の増加は~1.5倍であった。図7に新・旧の設定でのビームレートの運動量依存性、および一番強度の高い2.5 GeVでのビームプロファイルを示す。最大で約7 kHzの強度が得られている。シミュレーションよりも改善度が低い。シミュレーションでは7基ある四極磁石のコア部である領域のみを通過する電子を対象にしているが、実際にはその外側を通過する粒子も含めている。外側は磁場強度が弱いと同時によく理解されてい

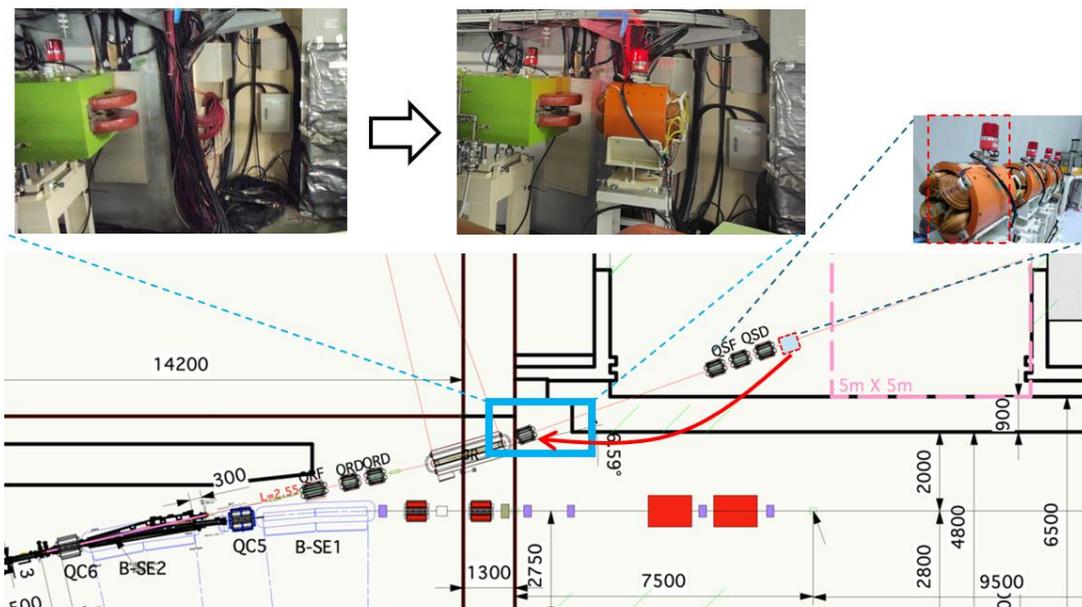


図7. 2025年7月に実施した測定器開発テストビームラインの四極磁石移設の概要。最後流の四極磁石を偏極磁石のすぐ後ろに移設した。

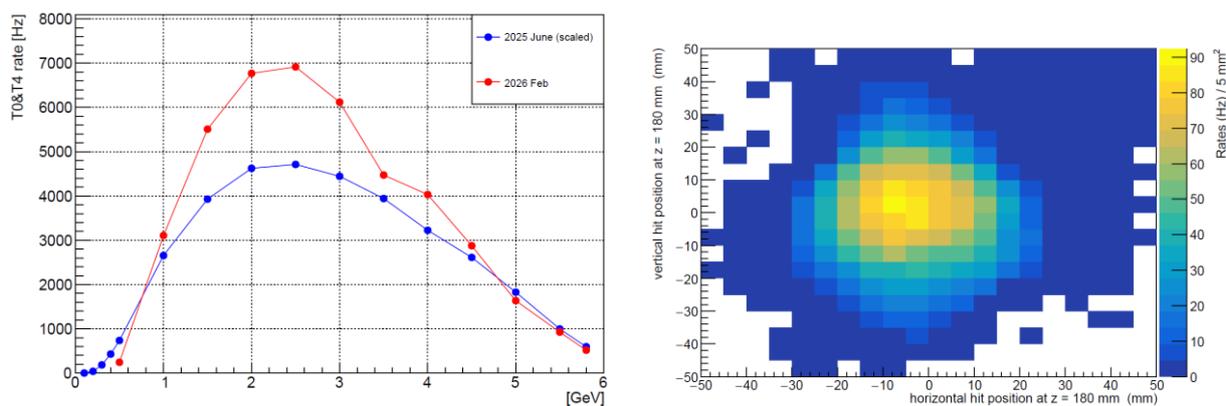


図8. 測定器開発テストビームラインのビーム強度の運動量依存性(左)と運動量 2.5GeV の時のビームプロファイル。四極磁石移設後にビーム強度が 1.5 倍程度に増強した。

い領域であるので、収束能力も低いためと考えている。今後はビームがワイヤーターゲットに当たる角度や位置による依存性を理解し、より高いビーム輝度を実現できるようにしていく予定である。

測定器開発センターでは J-PARC ハドロンホールにテストビームラインの設置可能性を検討している。この中でも A ラインの生成ターゲットから 40 度の方向に設置されている  $\pi$  1.0 ライン用貫通パイプにおいて、粒子数の計測を行っている。昨年までの測定データから

は運動量 100 MeV 以上の荷電粒子は 1.4~1.8 M hits / spill 以上、この中で 550 MeV 以上の荷電  $\pi$  粒子は 10%程度と見積もられている。この測定は背景事象によりセンサーの振る舞いが不安定で信頼度の低い実験となっている。ハドロングループ渡辺氏が行った金属薄膜放射化法による中性子量の測定では、100 MeV 以上の中性子は 100 M/spill を超えているが分かった。現在、K1.8BR エリアの改変に伴いこの  $\pi$  1.0 貫通穴周辺も広げ、水冷電磁石を導入し、中性子の直撃を避け荷電粒子だけを測定可能にするセットアップの構築を進めている。これには ITDC とハドロングループだけでなく九州大学、神戸大学、大阪大学と共同で測定システムの構想や設計を進めている。

## 2. CMOS MAPS の開発について

測定器開発センターでは、CMOS MAPS (Monolithic Active Pixel Sensor) の開発方針として、センサー部に増幅機構を導入することを最優先課題としている。この手法により、アナログ回路におけるアンプの利得を低減、あるいは不要とすることが可能となり、消費電力の抑制と高速応答の両立が期待される。現在、180 nm CMOS プロセスにおいて増幅層の先行導入に成功している CERN グループ、および MAPS 開発を長年にわたり主導してきたフランス・ストラスブール大学との共同研究を進めている。

増幅層を有する CMOS MAPS である CASSIA は、CERN を中心に開発が進められており、ITDC では本チップの性能評価を行っている。本チップには、増幅層を持たない構造(M1)、

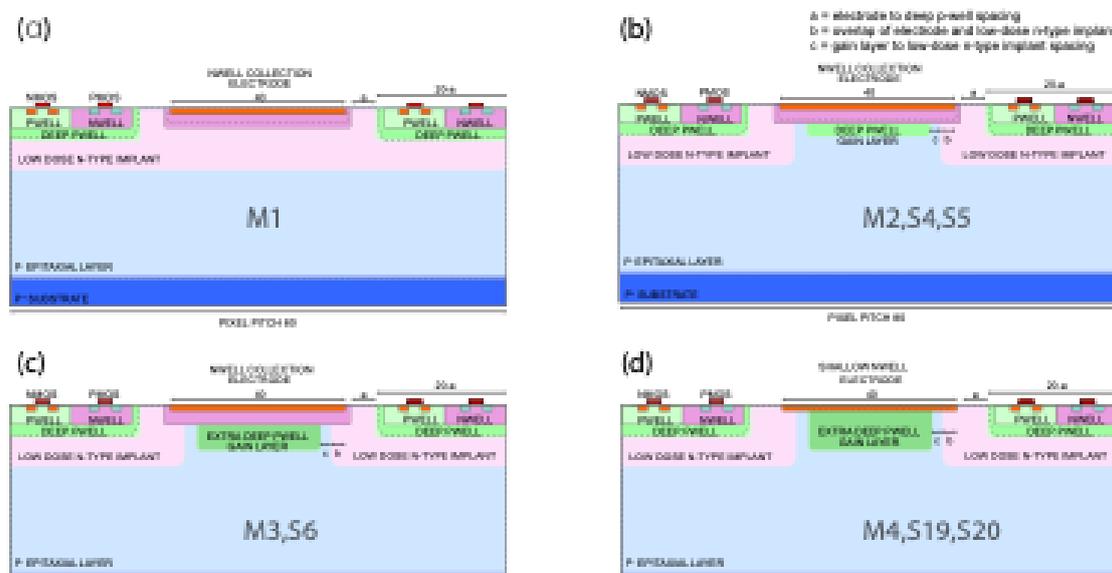


図 2. CASSIA の構造 [1]

浅い増幅層を有する構造 (M2)、深い増幅層を有する構造 (M3)、および収集電極が浅く深い増幅層を有する構造 (M4) の4種類のセンサー構造が含まれている (図1)。CASSIA では、電荷収集用の N-well、回路保護用の Deep p-well、ならびに基板 (Substrate) にそれぞれ電圧を印加することが可能であ

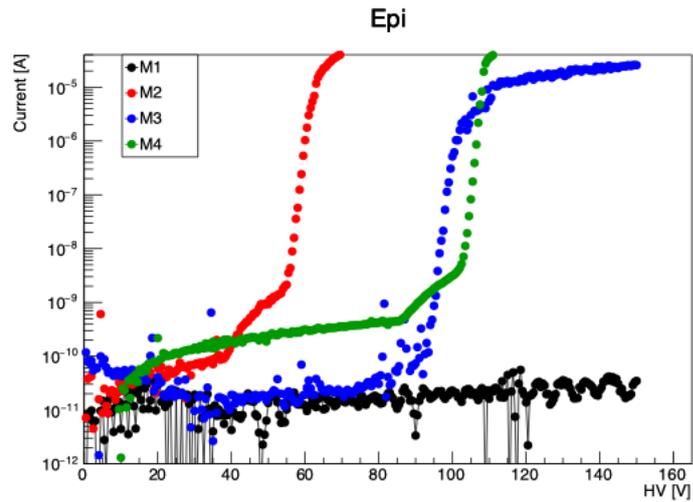


図3. CASSIA の IV 測定結果

る。Deep p-well と Substrate 間の電圧差を大きくすると過大な電流が流れるため、本測定では Deep p-well および Substrate を GND とし、N-well に正の電圧を印加して電流測定を行った。その結果を図2に示す。増幅層を持たない M1 では、150 V 以下の電圧範囲において電流が急激に増加する現象 (ブレイクダウン) は観測されなかった。一方、M2、M3、M4 では、増幅層の深さなどの構造差により、同一電圧印加時にセンサー内部に形成される電場の強さが異なるため、ブレイクダウン電圧の違いが観測された。この結果はシミュレーション結果と良い一致を示している [1]。

試作された CASSIA には、現時点では読み出し回路が搭載されていない。そのため、実際の信号をオシロスコープで観測する目的で、高速アンプを搭載した PCB 基板の上に CASSIA を実装した (図3)。この CASSIA サンプルに波長 1064 nm のレーザーを入射し、センサー内で生成された電荷が増幅されるかを評価した。レーザーを入射すると、生成された電荷量に応じてセンサー電流が増加する。M3 構造の CASSIA に対し、印加電圧を変化させながらレーザーを入射し、電流を測定した結果を図4に示す。80 V 以下ではレーザー入射によりわずかな電流増加が見られるのみであったが、80 V 以上では

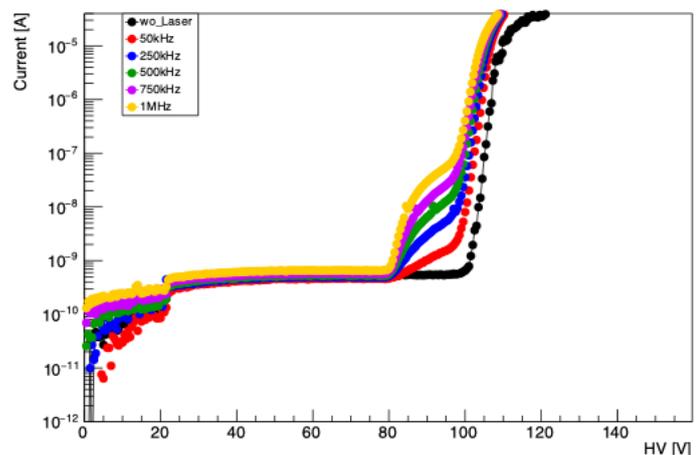


図5. レーザーを入射しながら IV 測定結果

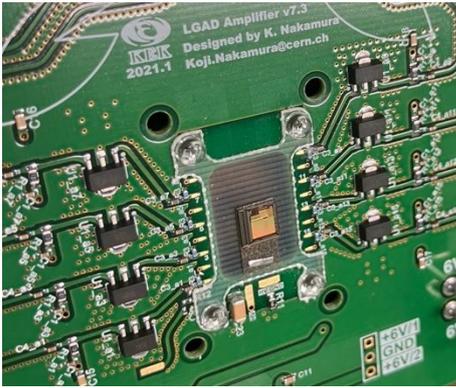


図 4. PCB に実装した CASSIA の写真。

レーザー入射に伴う電流増加量が顕著に増大した。これは、増幅層の形成により、レーザーによって生成された電子・正孔対がアバランシェ増幅を起こしたためであると考えられる。

さらに、90 V を印加した状態でレーザーの入射位置を変化させながら波形を取得し、レーザーと同期したタイミングで閾値以上の信号が観測された確率をプロットした結果を図 5 に示す。M3 構造では、読み出し電極直下の直径 12  $\mu\text{m}$  の領域のみに増幅

層が形成されている。これは設計通りのサイズであるが、それ以外の領域で生成された電荷は十分に増幅されていない。今後は、ピクセル内で生成された電荷を位置依存性なく増幅可能なセンサー構造を有する MAPS の設計を、シミュレーションを用いて検討・開発していく予定である。

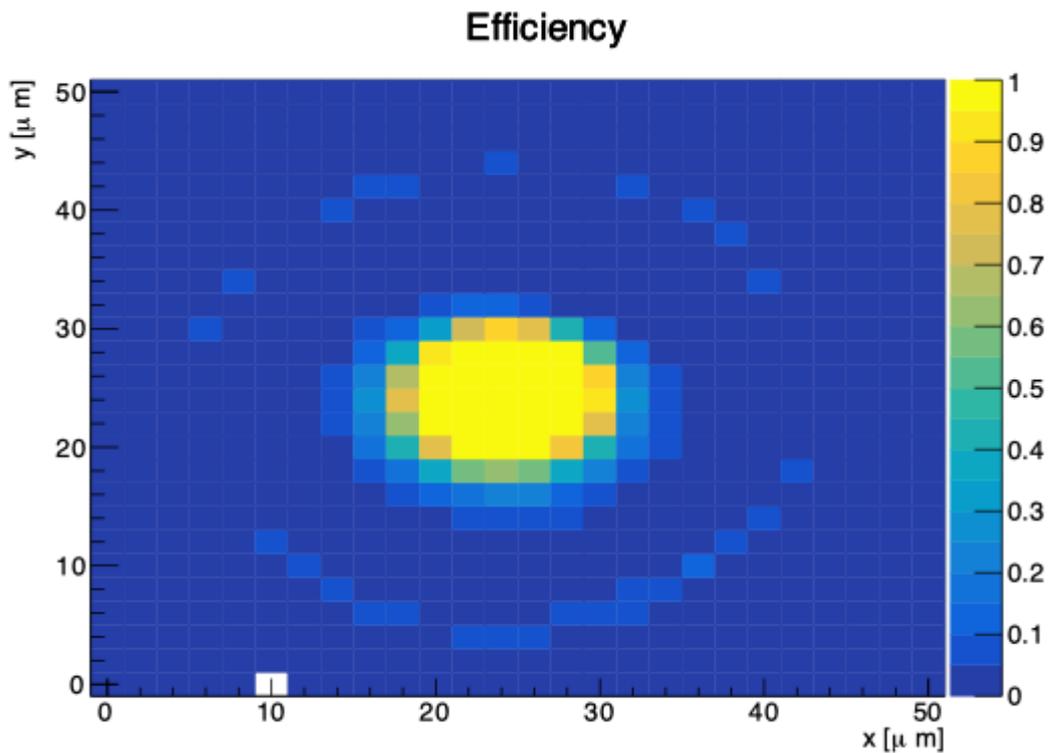


図 6. レーザーで発生した電荷を増幅した信号を得られる確率の位置依存性。直径 12  $\mu\text{m}$  の増幅層が形成されており、直径 40  $\mu\text{m}$  のメタル層の穴があるため、境界でのレーザーの反射も確認できる。

### 3. 測定器開発プラットフォームとフォーラムの活動について

プラットフォームやフォーラムは測定器開発センターが支えるボトムアップ型の研究開発として位置付けており、次の4つのプラットフォーム(PI)とフォーラムがある。KEK内外の研究機関で進められている検出器に関して、情報・意見交換の場を形成している。KEKにおいては共通利用機器やテスト環境を整備している。図1は各プラットフォームで年に数回のペースで開催している研究会の様子である。

- **PI-A 光センサー・シンチレータ:** 量子ドットを始めとした新しいシンチレータの開発が盛んに行われており、シンチレータ高度化研究会が2025/10/28-10/29に岩手大にて開催されている。また2026/1/6-1/7には PI-A 研究会がつくばキャンパスで開催され、RPCをもちいた光センサーの開発やカウンターの性能評価などが議論された。
- **PI-B 半導体センサー:** MAPS や LGAD の開発が盛んに行われている。直近では2026/1/8-1/9に PI-B 研究会がつくばキャンパスで開催され、素粒子・原子核実験分野だけでなく X 線観測衛星に搭載される半導体センサーについての報告があった。ゲイン付き MAPS の振る舞い、LGAD の放射線耐性、そして今後重要になる ASIC 開発の方向性や共同研究の進め方について話し合われた。



pl-A. 光センサー・シンチレータ  
2026/1/6~1/7 研究会@つくば



pl-B. 半導体検出器  
2026/1/8~1/9 研究会@つくば



pl-C. ガス・アクティブ媒質  
2025/12/19~12/20 研究会@岩手



pl-D. 低温+センサー  
2025/9/1~9/2 キックオフ@つくば



Collider Electronics Forum  
2025/11/17~11/18 研究会@東海

図1. 各プラットフォーム・フォーラムの研究会の様子

- **PI-C ガス・アクティブ媒質:** MPGD や液化ガスの TPC についての開発が盛んに行われている。直近では 2025/12/19-12/20 に岩手大にて [PI-C 研究会](#)が行われている。紫外域の波長に感度がある光センサー、低温環境で動作する ASIC や大型 TPC にむけた高電圧印加に関して活発な議論が行われた。
- **PI-D 低温+センサー:** 2025/9/1-9/2 に[キックオフ会合](#)をもって発足した新しいプラットフォームで、極低温で動作する量子センサーおよび、その低温環境を開発する母体となる。既に 2 回目の [PI-D 研究会](#)が行われており、量子ビットと空洞を組み合わせたセンサー、KID や TES などセンサーやダイヤモンド超伝導素子である NV センターなどの開発状況が報告された。加えて、必要な低温環境やそれに向けた開発に関する活発な議論が行われた。
- **Collider electronics forum:** コライダー実験で不可欠な高速通信と高密度データ処理の技術に関する開発が進められている。2025/12/1-12/1 に行われた [CEF workshop](#) では Versal プラットフォームを利用したシステムの研究、AI engine を搭載したシステムの評価に関する報告があった。これらは SPADI Alliance や[計測システム研究会](#)での開発ともつながっており、幅広い分野で議論が進んでいる。

## 参考文献

- [1] KEK 素粒子原子核研究所 2025 年 11 月の活動報告：エレクトロニクスシステムグループ, [https://www2.kek.jp/ipns/ja/research\\_introduction/report/7906/](https://www2.kek.jp/ipns/ja/research_introduction/report/7906/)
- [2] KEK 素粒子原子核研究所 2025 年 10 月の活動報告：ITDC 低温グループ, [https://www2.kek.jp/ipns/ja/research\\_introduction/report/7811/](https://www2.kek.jp/ipns/ja/research_introduction/report/7811/)
- [3] 測定器開発テストビームラインのこれまでの採択実験, <https://itdc.kek.jp/testBeamLine/>
- [4] “First results of a Monolithic Active Pixel Sensor with Internal Signal Gain Fully Integrated in a 180 nm CMOS Technology”, Heinz Pernegger et al., arXiv: 2512.17824