

サマーチャレンジ演習課題 15

「光子の裁判」 実験

～量子力学の世界を体験しよう～

名古屋大学大学院理学研究科 素粒子宇宙物理系

高エネルギー素粒子物理学研究室(N 研) & 基本粒子研究室(F 研)

飯嶋 徹、林 熙崇 (愛知工業高校教諭)、原 康二、
加賀 光洋、北川 暢子、西尾 佑子、野々山 芳明

N 研ホームページ <http://www.hepl.phys.nagoya-u.ac.jp>

F 研ホームページ <http://flab.phys.nagoya-u.ac.jp>.

目 次

1	「光子の裁判」傍聴記	2
2	イメージインテンシファイヤーチューブの構造と原理	8
3	実験手順	10
4	回路図	13
5	二重スリットによる光の干渉 強度分布	15
	付録 IC データシート	16

1 「光子の裁判」傍聴記 (不思議な光子の振る舞いをリアルタイムで再現する)

林 熙崇 愛知工業高等学校講師

検察官はさらに尋問をつづけた。

検察官 「その部屋には二つの窓が前庭に向いて並んでいる。被告はそのどちらの窓から侵入したのか。この点は非常に重要だからはっきりと答弁してほしい。」

被告 「私は二つの窓の両方をいっしょに通って室内に入ったのです。」

私はこの答えにあっけにとられました。いったい一人の被告が - - - - - 。

これは朝永振一郎の名著「光子の裁判」の一コマである。朝永氏のユーモアあふれるストーリーによって繰り上げられる不思議な世界にときめきを感じた人も少なくはないであろう。私たちもその一人であった。その不思議な現象が目の前にリアルタイムで見られるとは思ってもよらないことだった。しかしそれが現実になったのです。

話は4年程前の愛知物理サークルの例会から始まる。名古屋大学で例会を開き、ニュートリノの研究で有名な丹羽公雄教授に話をしていただいた日が物語の始まりだった。講演の後紹介されたのがニュートリノの飛跡を読み取る原子核乾板のサポート役として開発された大型の image intensifier (I. I) と呼ばれる装置です。これは地球に降り注ぐ宇宙線が装置を貫通するときに発したかすかな光を捉えてモニターに映し出す装置であった。私たちは宇宙線が光速に近い速さでピューピュー通り過ぎるのをリアルタイムで見て大きな驚きを感じた。そのとき私にひらめいたのが「この I. I の感度だと光子1個、1個が見えるのではなからうか？」というアイデアだった。講演の後丹羽先生は演示に使用した I. I は数年前に CHORUS 実験 (ニュートリノの質量を求める実験) に使用したも

のを改良したものであること。そのとき使用した多くの I. I は次のニュートリノ実験 (OPERA 実験) では使用しないのでそれを教育現場で活用してみないか。という驚くべき話であった。私たちは二つ返事でお願ひしたわけである。といっても、I. I の動作には2万 V の高電圧をはじめ、4種類の異なった電圧を各電極に加える必要があること、そしてこれらをメーカーの装置でそろえると百万円以上のものになること、また光には非常に敏感で、完全暗黒にしないと高価なこの装置が壊れてしまうことなどのハードルが私たちの前に立ちふさがっていることを知った。手製で2万 V や数千 V の高電圧電源装置を作り I. I にセットして装置の立ち上げを開始した。やはりというか、当然というか I. I はすんなりとは動作しなかった。こんなときに飛び込んできたのが科学技術振興事業団から予算がつく「科学館、学校現場、大学の提携の企画募集」という話であった。科学館学芸員の山田吉孝さんの骨折りで名古屋市科学館、名古屋大学院大学基本粒子研究室 (中村光廣先生)、公立高校の3者が提携して「微少光観測装置を用いた科学教育用実験装置の開発する。」ということで500万円の予算を獲得することができた。

【「光子の裁判」に至る歴史】

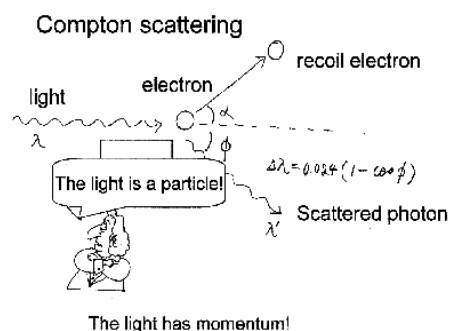
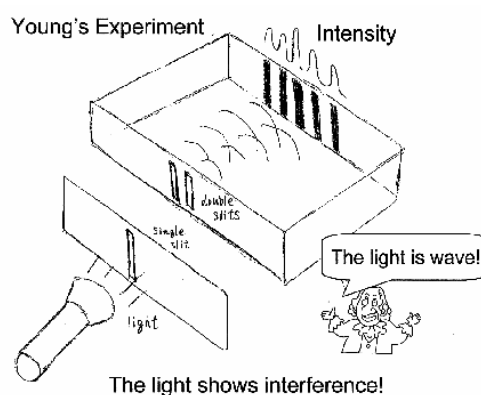
人は昔から光に興味を持っていた。きれいな虹や照明の光を観測する中で「光の本質は何か」と考えるようになった。1700年の初頭からニュートンの粒子説対ホイヘンスの波動説という形で論争が始まった。ニュートンの権威もあり粒子説が主流になっていった。そういう中で1803年にイギリスのヤングが発表した「光は波動の振る舞いをする。」という現在ではよく知られている「ヤングの実験」がイギリスの学会では無視された。光の波動説が動かぬものになったのは1850年にフランスのフーコーが「水中の光速度が空気中の光速度の $3/4$ になっていることを実験で証明してからであった。1855年にイギリスのマックスウエルは電磁場の波動方程式を完成させた。その方程式の解から光は電磁波の仲間であることが証明された。

19世紀末には100年前とは逆に波動説が「光の本質」の主流になった。ところが1905年にドイツのアインシュタインは「光量子説」を発表し、「光はエネルギーを持った粒子」であると主張した。アインシュタインは「光が金属にあたると金属から電子が飛び出る光電効果の現象はエネルギーを持った光の粒子(フォトン)が金属内の電子を(ビリヤードの玉の衝突のように)たたき出すことによって生じる。」という理論を組み立てた。実は同じ現象は人の目の中でも起こっていて、夜空の星が見えるのは数百光年のかたから発した光子(フォトン)が数百年の旅の後に目に飛び込み視細胞に衝突して細胞内の光を感じる分子(レキナル)を励起して見えるのです。波動説で光のエネルギーを計算するとエネルギーは非

常に微弱になるためレキナルを励起できないので星は見えないという計算になる。

光を粒子として考えないと夜空の星も見えないわけだ。しかし、その一方で光はヤングの実験で示されるようにはっきりと波動の性質を示す。科学者はハムレットの悩みに苦しんだ。

The light has a strange character of both wave and particle properties -1



光を粒子としてヤングの実験を考えると、ダブルスリットにやってきた光子(フォトン)1個が2つの窓(スリット)を同時に通過してスクリーン上で再び1個の光子として出現した。という不思議な結果になる。

この不思議な振る舞いは「量子論」で記述される。光は人が古典的に考えた「粒子」、「波動」という概念を超えたものであり、それが自然界の真の姿であると現在考えられ

ている。そのことをユーモアあふれる文書でわかりやすく記述したのが冒頭の朝永氏の「光子の裁判」であった。この「光子の裁判」は思考実験であったがそれをリアルタイムで再現できるようにしたのが以下に述べる実験装置です。

[装置の概要]

(1) 装置全体図

古典的ヤングの実験では光源から出た光は第1スリットのシングルスリットを通過して可干渉光になり、第2スリットのダブルスリットで干渉して干渉縞がスクリーンに映し出される形であった。この装置ではLEDの光源から出た光子(フォトン)は第1スリットを通り第2スリットを通過して干渉して、その干渉した光子がI. Iの受光面にあたる。その光子はI. I内部で約1000

万倍の輝度に光増幅される。その増幅された光はCCDビデオカメラでビデオ信号に変換され、画像処理装置に送られる。画像処理装置で1/30秒・1フレームのビデオ信号が時間積分されてその積分された画像がモニター画面に映し出される仕組みです。(I. Iの構造と原理については次節参照)

(2) 装置の作動原理

図2は装置の写真、図3は装置の構造図である。I. Iの感度が300nm-650nmと広いので光源のLEDは紫外線から赤色まで幅広く観測できる。(430nm付近の感度が最高感度)光子の数はLEDに加える電圧とパルス幅で調整した。この光はメカニカルに位置を微調整できる第1スリットを通り、100 μ m幅のダブルスリットを通過して干渉するようにした。

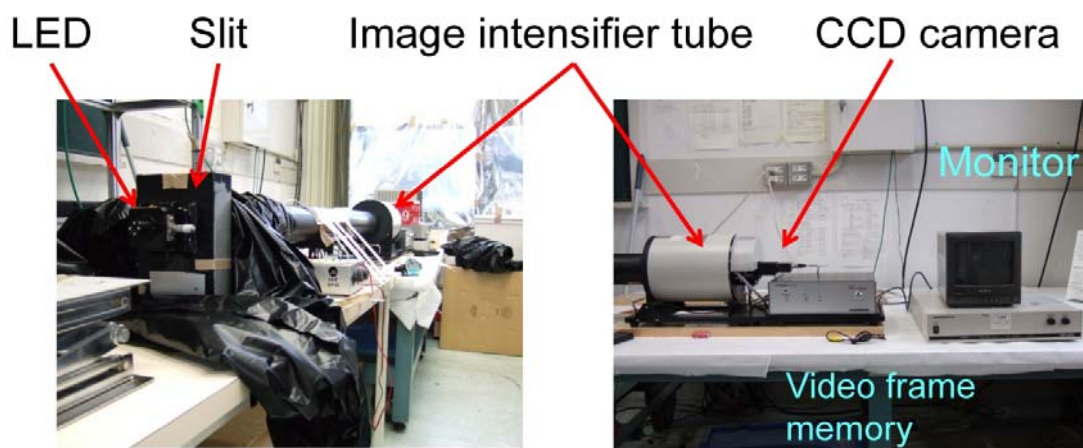
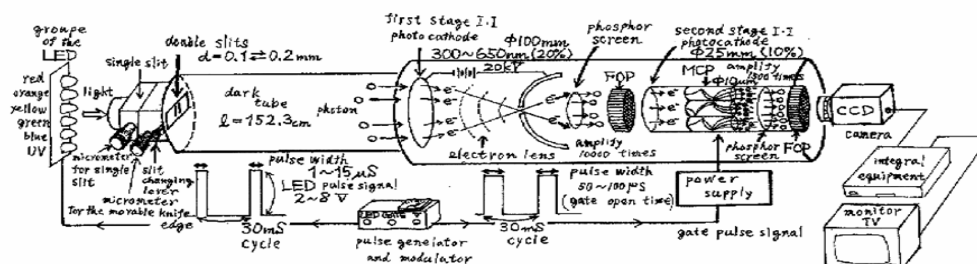


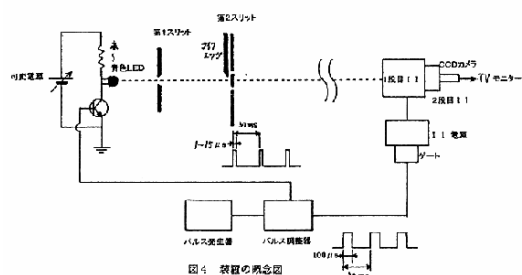
図2 実験装置写真



The device consists of controllable light source, slit system, image intensifier, micro-channel plate to enhance the sensitivity, CCD camera, image integrating system, and monitor TV.

図3 実験装置構造図

図4が装置の動作概念図である。いくら装置内を暗くしていてもI. Iは暗電流によりノイズを発生している。その状態で常時I. Iを動作させておくと発生したノイズをすべて拾って信号を積分した画面はノイズの洪水になり光子の干渉模様がノイズに埋没してしまう。この困難を避けるために、I. Iのゲート信号入力に30msごとに100 μ s幅のパルスを送りその時間だけI. Iが動作するようにした。そして光源のLEDがそのパルスに同期して1-15 μ sだけ発光するようにした。この方法によってほとんどノイズのない画面で光子1個1個を観察することが可能になった。



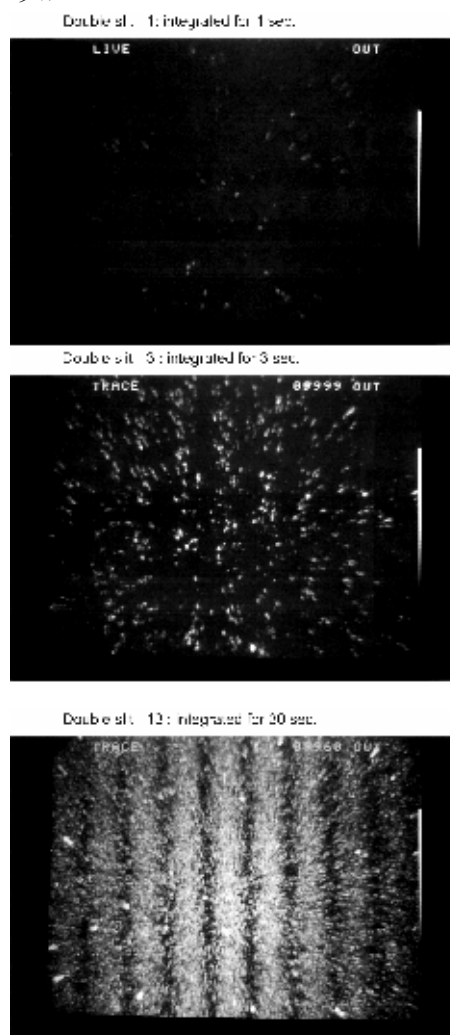
(実際はI. Iの量子効率により、約50個の光子が光電膜にぶつかって1個の高輝度光子の発生を観測する確率になる。)

1個1個の光子を写したビデオ信号は画像処理装置を通してモニター画面で像になる。この画像処理装置は浜松フオトニクス製で科学館で微弱な天体の光を積分して明るい画像にする目的で作られた。この画像処理装置の積分機能を使って1個1個の光子が積分されていく様子をリアルタイム出観測することができます。

〔実験と考察〕

LEDの発光時間と供給電圧を下げると光子の数が減り、モニター画面上に写

る光点はあちらにポツリ、こちらにポツリと光り、全くランダムに光っているように見える。しかし画像処理装置で光点を積分していくとばらばらに光っていたように見えていた光点が次第に干渉縞の形で浮かび上がってくる。十分時間がたつとヤングの実験と同様な干渉縞になった。しかし疑問が出てきた。それは最初にポツン、ポツンとランダムな光点として写っていた光子を積分しただけで干渉縞になったのである。そうすると1個の光子はダブルスリットを通過するときすでに干渉を起こしていて干渉縞ができる位置へ自ら飛んでいき、そこで出現した、ということになる。本当だろうか？

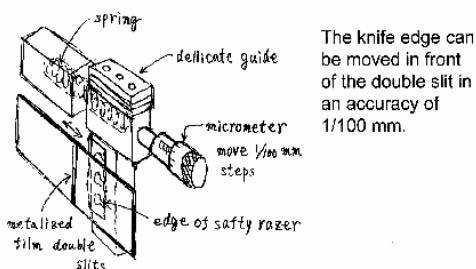


朝永氏の「光子の裁判」の記述をもう一度見てみよう。

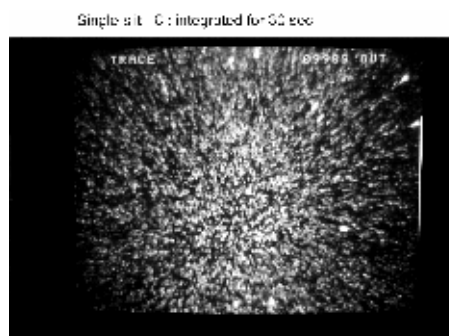
検察官は被告にさらに尋問を続けた。
「あなたは二つの窓のどちら側を通して部屋に侵入したのか。」
被告は答える「私は二つの窓の両方をいっしょに通って室内に入りました。」

この「光子の裁判」を実験するには干渉縞の実験中に片方のスリットを閉じたときと開いているときとで光子の振舞い方がどのように異なるかを見ればよい。ダブルスリットの直前にナイフエッジをセットし、それを $1/100\text{ mm}$ の精度で移動できるようにした。

Structure of the knife edge that can cover one slit of the double slit



ナイフエッジを動かしてダブルスリットの一方だけを閉じて実験するとモニター画面の光点はダブルスリットのときと同じようにあちらにポツリ、こちらにポツリとランダムな光点となって出現した。しかし、それを画像処理装置で積分するとダブルスリットの時とは全く異なる様相を示した。



積分時間をいくら長く伸ばしても干渉縞は浮かび上がりず画面全面に光点が広がった模様になるのだ。光点がランダムにポツリ、ポツリと現れる様子はダブルスリットの時と同じようであった。しかし光点が出現する位置がダブルスリットの時は干渉縞のできる位置に限定されていたのが今回は画面全体にばらまかれた形になっていた。このことは明らかにダブルスリットの時は一個の光子がダブルスリットの二つの窓を同時に通り、その情報を得て(?)干渉縞のできる位置に飛んでいき、そこで出現した。ということになる。まさしく「光子の裁判」の再現であった。日常目にしている光そのものが私達の日常生活とは無縁とされている「量子力学」の世界を具現化している事実は驚きであった。アインシュタインが光量子説を発表して今年(2005年)は100年目にあたる。現在では極微の世界ではすべての物質が粒子性と波動性の双方の性質を持っていることがわかっている。(図は電子の波動性の実験です)このような自然の性質を誰も考えなかった100年前に論文として発表したアインシュタインのすごさにあらためて感動しました。

話は少しそれるが最新の宇宙観測によると宇宙を構成している物質やエネルギーは96%が人類の全く知らない物質やエネルギー

ギーで構成されていて人類が知っている物質は4%に過ぎないことがわかったという。未知の物質やエネルギーはそれぞれダークマター、ダークエネルギーとよばれている。

陽子や電子が発見される少し前の19世紀末に「自然界の原理や法則はすべて解った。物理の世界でやる新しい理論はなくなった。」と言った学者がいたという。100年後の現在、自然は「宇宙は(自然科学の対象は)こんなに奥が深いのだ!」と私達に挑戦してきているように思える。この「光子の裁判」の実験を見たみなさんがより深く自然の奥深さを感じ、探究心を深めてくれるとうれしい。

実験装置内には1個の電子しか飛行していない状態で電子が電子線バイプリズム(光のダブルスリットに相当する)を通してスクリーンに到達してキャッチされた電子のモニター像 (外村彰著「量子力学を見る」から引用)

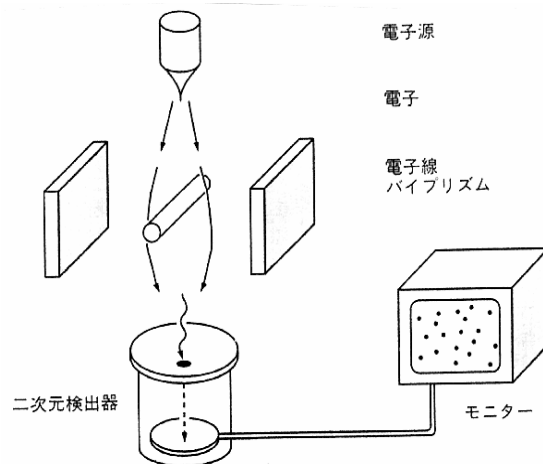


図 26 “電子の裁判”の実験装置



電子の数
= 1600個



電子の数
= 3500個



電子の数
= 10000個

2 イメージインテンシファイヤーチューブの構造と原理

イメージインテンシファイヤーチューブ (Image Intensifier Tube, 略して IIT、日本語では撮像管と呼ばれたりする) は、微弱な入射光のイメージをとらえることができる特殊な光検出器です。暗視カメラも IIT と同じ原理を使っています。図に、IIT の構造を示します。ここに示した IIT は、3 段階で光を増強し、入射光子を輝点として目視できるようになっています。

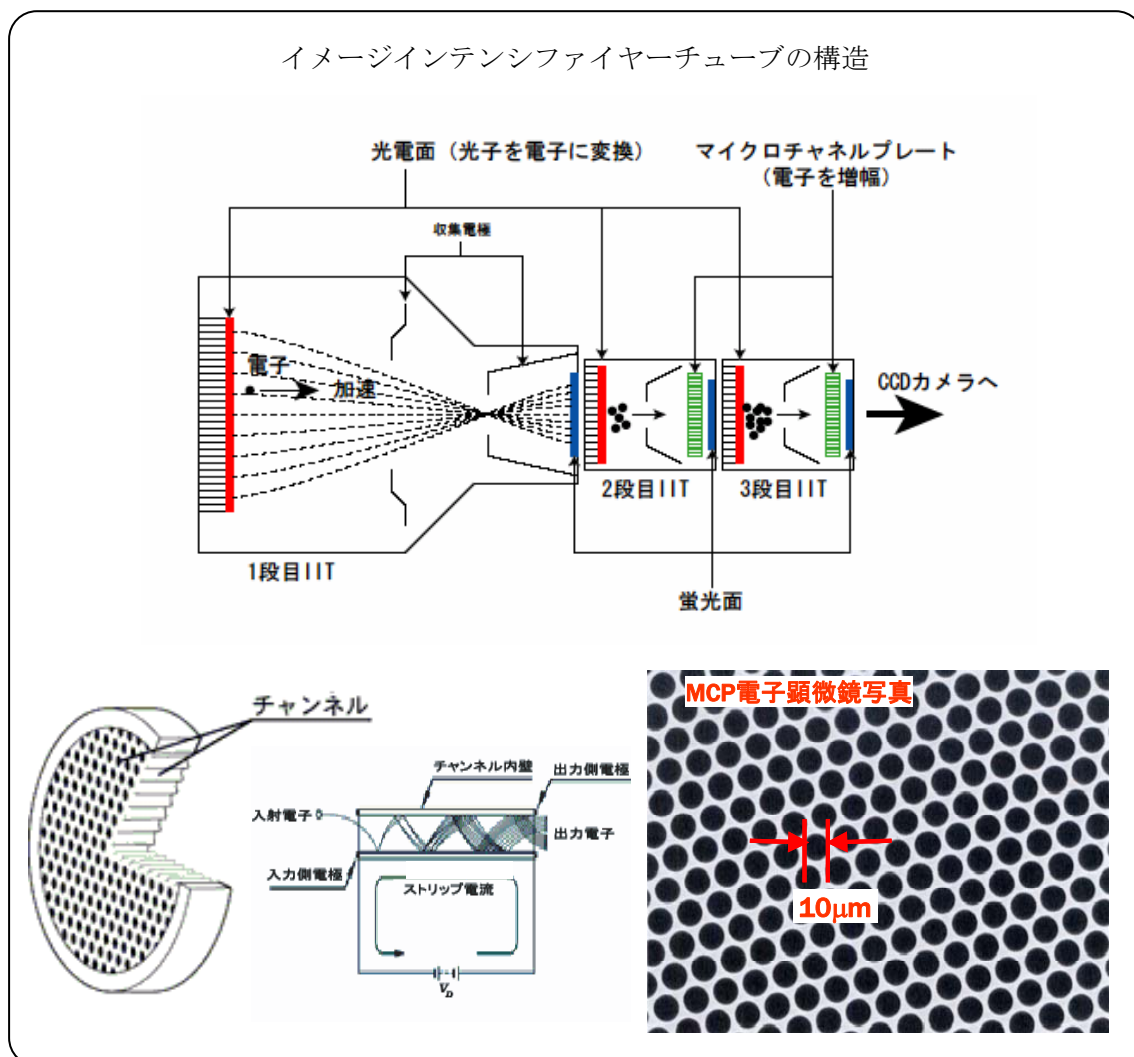
IIT の原理を左から順に説明します。

- 1 段目増幅 : IIT の入力部は、オプティカルファイバープレートという、ガラスファイバーを束ねた板になっています。ここに光子が入射すると、光子はファイバー内を入射位置を保ったまま伝播し、光電面をたたいて、光電子が管内に放出されます。一方、出力部は蛍光板になっていて、光電面と蛍光板の間には、数キロボルトの電圧がかけられています (光電面側がマイナス電位)。すると、この電場によって管内に放出された光電子は加速されて、蛍光板に打ち込まれます。すると、電子のエネルギーをもらって蛍光板の分子が励起し、それが基底状態に戻るときに、光が放出されます。この発光は光子数で 10 個程度です。また、管内の光電子の軌道は、収集電極によって、図の点線で示したようになっています。これによって、ピンホールカメラのように、入射した光の像は蛍光板で反転・縮小されます。反転・縮小はされますが、入射した光の像を保ったまま、蛍光板は発光します。
- 2 段目の増幅 : 2 段目の増幅においても、入射光子が光電子に変換され、加速後に蛍光板へ打ち込まれる事情は同じです。1 段目との違いは、蛍光板の前にマイクロチャンネルプレート (Micro Channel Plate, 略して MCP) と呼ばれる電子増幅器が置かれていることです。MCP は、図に示すような、微細な孔の開いたガラスプレートで、両端に数キロボルトの電圧がかけられています (入力側がマイナス電位)。この細孔に光電子が入ると、加速されながら細孔側面をたたき、側面から 2 次電子が放出されます。これが繰り返されて、1 個の光電子の入力に対して、1000 個程度の電子が出力側の細孔から放出されます。
- 3 段目の増幅 : 3 段目の IIT は、構造的には 2 段目と同じものですが、光電面と MCP の入力側にかかる電圧を外部からのパルス信号 (トリガー信号) で ON/OFF できるようになっています。つまりカメラのシャッター機能が付いていると思って下さい。トリガー信号が入力された時だけ ON となって出力イメージが得られます。例えば、光源をパルスのように光らせた時に、このパルスを出発信号とするとによって、光

源が光った時だけイメージを記録することができます。これによって、光電面やMCPが出すノイズ（光電面やMCP表面から放出される熱電子）をカットし、信号／雑音比のよい測定を行うことができます。

こういった、3段の増幅を行うことによって、1段目に入射した1個のフォトンが最終的には、100万倍程度に増強され、3段目IITの蛍光板では、目視可能な輝点となります。3段目IITの蛍光板のイメージをCCDカメラで撮影すれば、モニターなどでイメージを観測できます。

蛇足ですが、例えば1段目IITを例にとりて、エネルギーのやりとりを考えてみると、（1個のフォトンが光電効果で1個の電子に変換される）→（電場の仕事によって光電子の運動エネルギーが増加する）→（光電子の運動エネルギーをもらって蛍光板の分子が励起）→（励起した分子が基底状態に戻るときのエネルギー差を光として放出する）、となっています。光を光電効果によって電荷をもった電子に変え、これを電場で制御することによって、微弱な入射光を増強させることができるわけです。



3 実験手順

実験 1：波で干渉をみよう

レーザーポインターを用いて光の波動性を見よう。光の波としての性質を確認します。
2重スリットにレーザーポインターをあて、干渉縞が得られることを確認しましょう。

注意：レーザーポインターを用いる時は、必ずゴーグルを着用すること。

実験 2：光子レベルでの干渉

イメージングインテンシファイヤーチューブ（IIT）を用いて、干渉パターンを測定します。IIT は、入射した光子、一つ一つの位置を測定することができる特殊な光電子増倍管です。IIT の出力部に CCD カメラを置き、モニターにつなぐことで、入射した光を輝点として観測できます。

光量が多い場合で干渉が起こるか確認した後、光量を減らしていき、1 光子レベルでも、干渉縞が見えるかどうかを実験します。

光量が多い場合、光は波であるとして干渉縞ができることを理解できます。では、光が 1 光子ずつスリットを通過しても干渉縞が見えるという現象は、どう理解すればよいのでしょうか？考えながら実験を進めていきましょう。

I. 装置制作

光源から IIT 入射面までの装置の制作を行います。

1. 同期回路作成

ノイズを落とすため、IIT のゲート信号入力に 30ms ごとに 5 ~ 200 μ s 幅のパルスを送り、その時間だけ IIT が動作するようにします。そして、光源の LED がそのパルスに同期して 1 ~ 15 μ s だけ発光するように回路を作成します。

2. 単スリットと二重スリット作成

単スリットは使用済みのカードを用いてつくります。2重スリットは、スライドガラスをスプレーで黒くし、カミソリを 2 枚重ねて、スライドガラスに線を引くことで作成します。さらに、2重スリットには、片側のスリットだけを閉じることのできる装置を加えます。カミソリの刃と微動ステージを用いてこの装置をつくります。

3. 暗筒作成

鉄製アングルに暗幕をかぶせ、光がスリットを通過し、IIT の入射面に届くまでの暗筒部分を作成します。

II. LED を発光させ干渉をみる

画像補正

IIT 入射面での画像と、IIT を通ってモニターに映し出される画像が対応しているかどうかを調べます。IIT を通ることにより、入射面での像にゆがみが生じるなら、補正を行う必要があります。

1. リファレンスとなる、パターンのある模様（例えば、格子模様）をOHPフィルムに印刷し、IIT入射面に貼り付ける。
2. LEDを発光し、モニターに映し出される画像をパソコンで取り込む。
3. パターン模様と同じ画像が得られるか？

次の2点を考えましょう。

- 補正関数
- 1cmが何ピクセルに対応するか

この情報は、干渉パターンを解析するときに用います。

干渉パターンを見る

LEDを発光させ、干渉パターンが得られることを確認します。まずは、光量が多い状態で観測します。次に、LEDのパルス幅と印加電圧を調整することで、光量を少なくしていきます。光量を少なくすると、光子が輝点となって、ポツポツと画面上に映し出されます。これを、画像処理装置の積分機能を用いて、積分していきます。光量を少なくしていった時の干渉パターンはどうなるのでしょうか？

実験3：データ解析

得られた画像と補正情報から、データを解析します。

課題1：明線の間隔を測定し波長を求めてみましょう。

次の場合、それぞれどうなるか、調べてみましょう。

- LEDの波長を変えた場合
- 2重スリットの間隔を変えた場合

課題2：横軸にスクリーン上の位置 x を、縦軸に強度をとり、干渉パターンの分布をとる。実験で得られた分布と計算値を比較してみましょう。

補足実験：偏向フィルムを用いた干渉実験（参考文献：日経サイエンス2007年8月号）

2重スリットを通る光が干渉縞をつくることがわかりました。次に、偏向フィルムを用いて干渉縞を消したり、復活させたりしてみましょう。

1. 経路を区別し、干渉を消す

光が2重スリットの右と左どちらのスリットを通ったのかを区別できるようにします。スリットの右側に縦偏向、左側に横偏向の偏向フィルムをとりつけます。この偏向フィルムを経路ラベラーと呼ぶことにします。経路ラベラーを通った光は、干渉縞をつくりません。

2. 干渉縞を復活させる

経路ラベラーを通った光にさらに、垂直偏向の向きから45度回転させた偏向フィルムを通します。そうすると、干渉縞が復活します。

経路ラベラーをつけると、なぜ干渉が起こらなくなるのか？さらに、45度傾けた偏向フィルムを通すと、なぜ再び干渉縞が復活するのか？考えてみましょう。

スケジュール

演習は以下の日程で行う予定です。

8/22	午後 (1 時間)	演習内容の説明
8/23	午後 (4 時間)	実験 1/実験装置制作
8/24	午後 (4 時間)	実験装置制作
8/26	午後 (4 時間)	実験 2
8/27	午後 (4 時間)	実験 2 及び解析/補足実験
8/28	午前 (2 時間)、午後 (4 時間)	解析/補足実験、発表準備
8/29		発表会

4 回路図

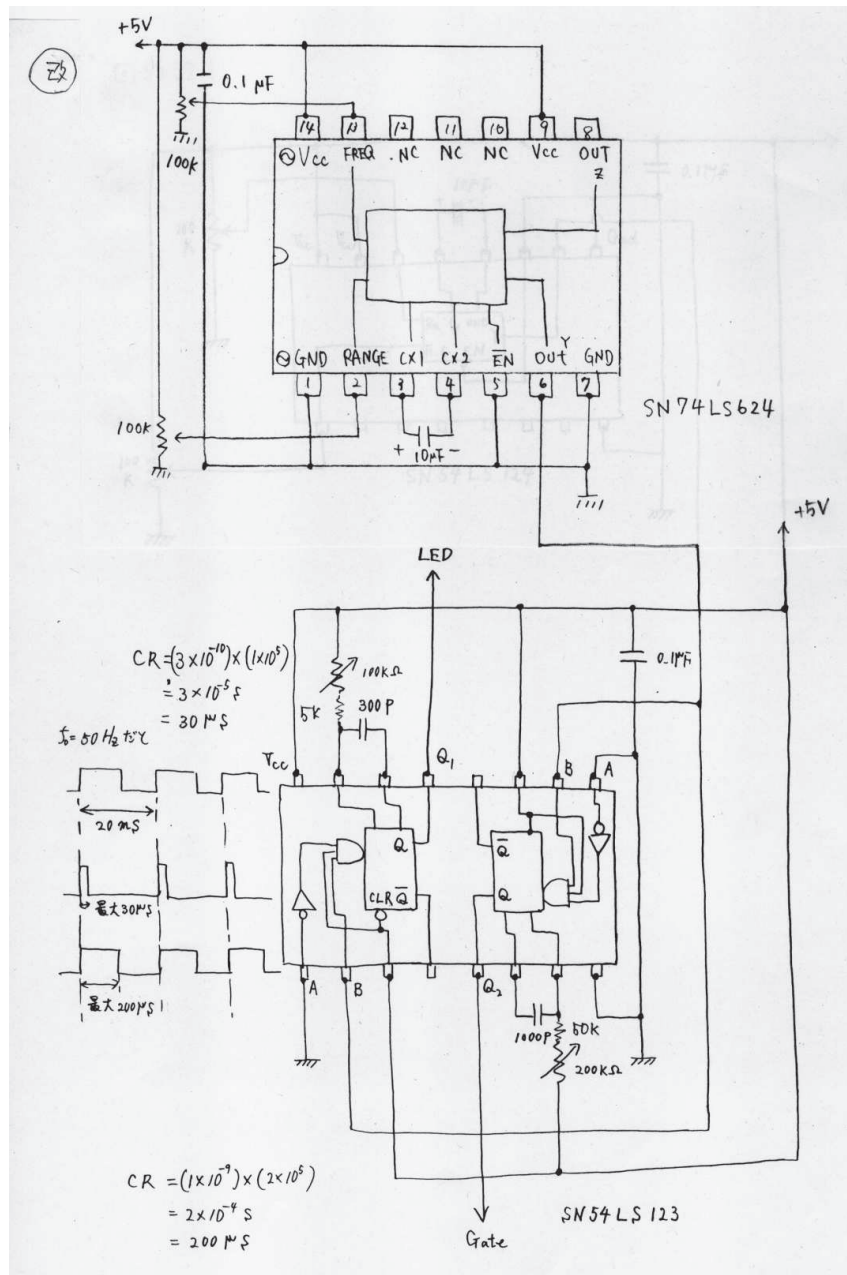


図 1: LED 駆動及び同期信号出力回路

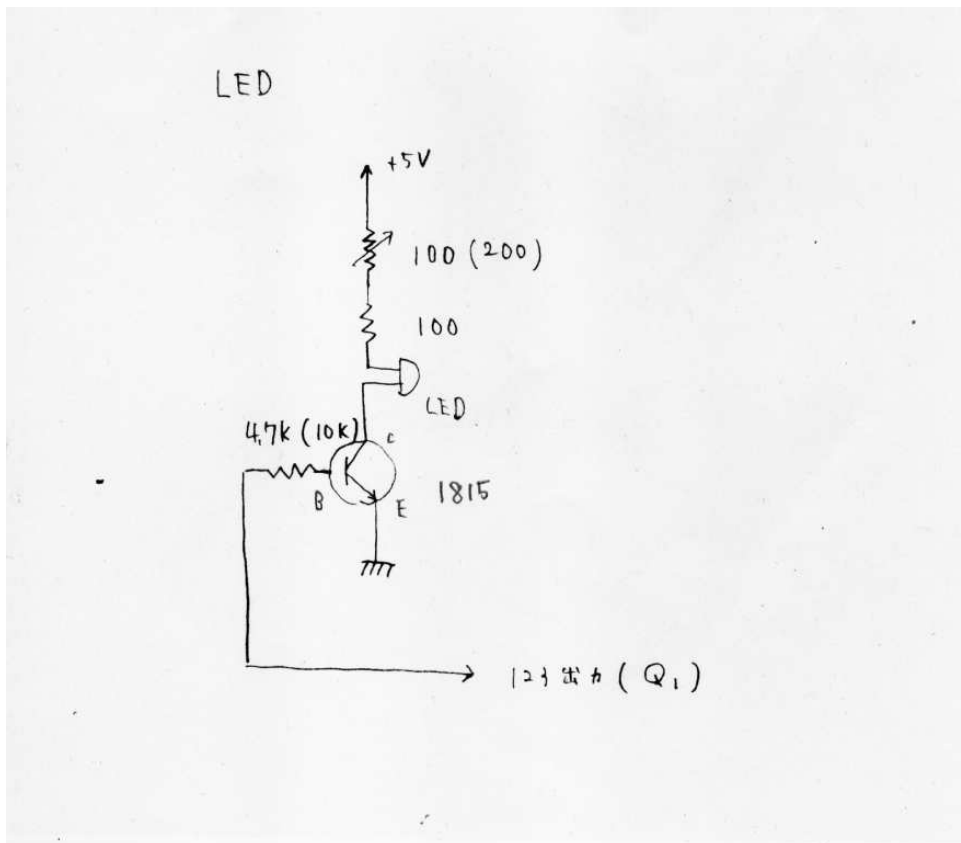


図 2: LED 発光部

	部品名	数量	電源	5V 電源	1
主部	74LS624	1		基盤	1
	54LS123	1		スイッチ	1
	100KΩVR	3		アルミケース	1
	200KΩVR	1		LED	1
	10mF	1		270Ω	1
	0.1mF	2	LED	青 LED	1
	1000pF	1		黄 LED	1
	300pF	1		100Ω	1
	5KΩ	1		5KΩ	1
	50KΩ	1		200ΩVR	1
	LEMO ピン	1		C1815	1

表 1: 回路部品リスト

5 二重スリットによる光の干渉 強度分布

やること

二重スリット実験では、 $\frac{d}{L}x = n\lambda$ という式によって最も明くなる x の値を求めることができます。ここではもっと具体的な干渉縞の強度分布の式を求めてみましょう。

強度分布計算

波の式 ψ がわかれば強度 I は $|\psi|^2$ に比例することから求めることができます。では、この ψ が具体的にどのような式であるかを考えてみましょう。

一般的な波の式は

$$Ae^{i\mathbf{k}\cdot\mathbf{r}} \quad (1)$$

と表すことができます。

干渉している光は、式 (1) を足し合わせたものになっています。この実験での光の干渉において、足し合わせた式を出すためには、二つの効果を考える必要があります。

1. 単スリットでの干渉

二重スリットのそれぞれのスリットは単スリットです。この単スリットの幅 d_1 による経路差に起因する干渉があります。

2. 二重スリットでの干渉

単スリットでの干渉とは別に、二つのスリットの間隔 d_2 による経路差に起因する干渉があります。

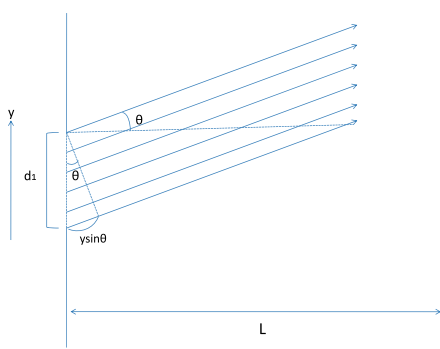


図 3: 単スリットによる干渉

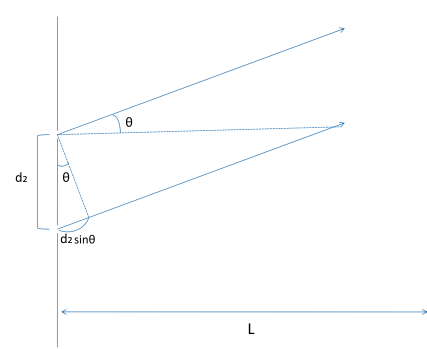


図 4: 二重スリットによる干渉

単スリットと二重スリット、それぞれでの干渉の合せた結果、スクリーンに現れる干渉縞となります。具体的な式で表すと

$$\psi \propto \int_{-\frac{d_1}{2}}^{\frac{d_1}{2}} dy e^{ik(r-y\sin\theta)} + \int_{-\frac{d_1}{2}}^{\frac{d_1}{2}} dy e^{ik(r-y\sin\theta-d_2\sin\theta)} \quad (2)$$

となります。

● 問 1

どうして式 (2) のようになるか、図 3、図 4 を参考に考えてみましょう。

● 問 2

実際に $|\psi|^2$ を計算し、スクリーン座標 x の関数として強度分布 I を求めてみましょう。

SN54LS624 THRU SN54LS629,
SN74LS624 THRU SN74LS629
VOLTAGE-CONTROLLED OSCILLATORS

SLS186 – JANUARY 1980 – REVISED MARCH 1988

- Separate Supply Voltage Pins for Isolation of Frequency Control Inputs and Oscillators from Output Circuitry
- Highly Stable Operation over Specified Temperature and/or Supply Voltage Ranges

DEVICE TYPE	SIMILAR TO	NUMBER VCO's	COMPL Z OUT	ENABLE	RANGE INPUT	R _{ext}
'LS624	'LS324	single	yes	yes	yes	no
'LS625	'LS325	dual	yes	no	no	no
'LS626	'LS326	dual	yes	yes	no	no
'LS627	'LS327	dual	no	no	no	no
'LS628	'LS328	single	yes	yes	yes	yes
'LS629	'LS124	dual	no	yes	yes	no

description

These voltage-controlled oscillators (VCOs) are improved versions of the original VCO family: SN54LS124, SN54LS324 thru SN54LS327, SN74LS124, and SN74LS324 thru SN74LS327. These new devices feature improved voltage-to-frequency linearity, range, and compensation. With the exception of the 'LS624 and 'LS628, all of these devices feature two independent VCOs in a single monolithic chip. The 'LS624, 'LS625, 'LS626, and 'LS628 have complementary Z outputs. The output frequency for each VCO is established by a single external component (either a capacitor or crystal) in combination with voltage-sensitive inputs used for frequency control and frequency range. Each device has a voltage-sensitive input for frequency control; however, the 'LS624, 'LS628, and 'LS629 devices also have one for frequency range. (See Figures 1 thru 6).

The 'LS628 offers more precise temperature compensation than its 'LS624 counterpart. The 'LS624 features a 600 ohm internal timing resistor. The 'LS628 requires a timing resistor to be connected externally across R_{ext} pins. Temperature compensation will be improved due to the temperature coefficient of the external resistor.

Figure 3 and Figure 6 contain the necessary information to choose the proper capacitor value to obtain the desired operating frequency.

A single 5-volt supply can be used; however, one set of supply voltage and ground pins (V_{CC} and GND) is provided for the enable, synchronization-gating, and output sections, and a separate set (OSC V_{CC} and OSC GND) is provided for the oscillator and associated frequency-control circuits so that effective isolation can be accomplished in the system. For operation of frequencies greater than 10 MHz, it is recommended that two independent supplies be used. Disabling either VCO of the 'LS625 and 'LS629 can be achieved by removing the appropriate OSC V_{CC}. An enable input is provided on the 'LS624, 'LS626, 'LS628, and 'LS629. When the enable input is low, the output is enabled; when the enable input is high, the internal oscillator is disabled, Y is high, and Z is low. Caution! Crosstalk may occur in the dual devices ('LS625, 'LS626, 'LS627 and 'LS629) when both VCOs are operated simultaneously. To minimize crosstalk, either of the following are recommended: (A) If frequencies are widely separated, use a 10-μh inductor between V_{CC} pins. (B) If frequencies are closely spaced, use two separate V_{CC} supplies or place two series diodes between the V_{CC} pins.

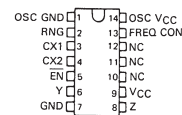
The pulse-synchronization-gating section ensures that the first output pulse is neither clipped nor extended. The duty cycle of the square-wave output is fixed at approximately 50 percent.

The SN54LS624 thru SN54LS629 are characterized for operation over the full military temperature range of -55°C to 125°C. The SN74LS624 thru SN74LS629 are characterized for operation from 0°C to 70°C.

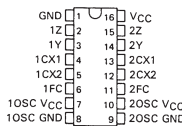
SN54LS624 THRU SN54LS629,
SN74LS624 THRU SN74LS629
VOLTAGE-CONTROLLED OSCILLATORS

SLS186 – JANUARY 1980 – REVISED MARCH 1988

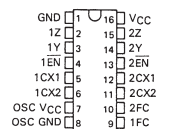
SN54LS624 . . . J OR W PACKAGE
SN74LS624 . . . D OR N PACKAGE
(TOP VIEW)



SN54LS625 . . . J OR W PACKAGE
SN74LS625 . . . D OR N PACKAGE
(TOP VIEW)

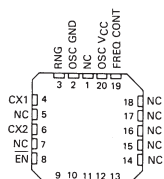


SN54LS626 . . . J OR W PACKAGE
SN74LS626 . . . D OR N PACKAGE
(TOP VIEW)

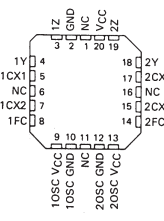


NC – No internal connection

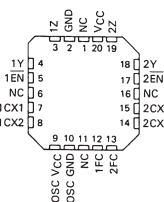
SN54LS624 . . . FK PACKAGE
(TOP VIEW)



SN54LS625 . . . FK PACKAGE
(TOP VIEW)



SN54LS626 . . . FK PACKAGE
(TOP VIEW)



PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 1988, Texas Instruments Incorporated

1

2

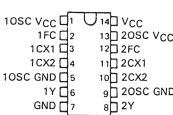


POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

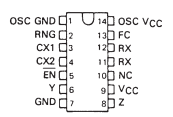
SN54LS624 THRU SN54LS629,
SN74LS624 THRU SN74LS629
VOLTAGE-CONTROLLED OSCILLATORS

SLS186 – JANUARY 1980 – REVISED MARCH 1988

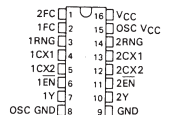
SN54LS627 . . . J OR W PACKAGE
SN74LS627 . . . D OR N PACKAGE
(TOP VIEW)



SN54LS628 . . . J OR W PACKAGE
SN74LS628 . . . D OR N PACKAGE
(TOP VIEW)

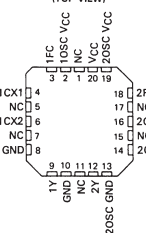


SN54LS629 . . . J OR W PACKAGE
SN74LS629 . . . D OR N PACKAGE
(TOP VIEW)

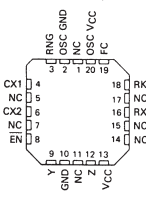


NC – No internal connection

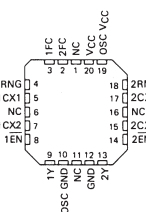
SN54LS627 . . . FK PACKAGE
(TOP VIEW)



SN54LS628 . . . FK PACKAGE
(TOP VIEW)



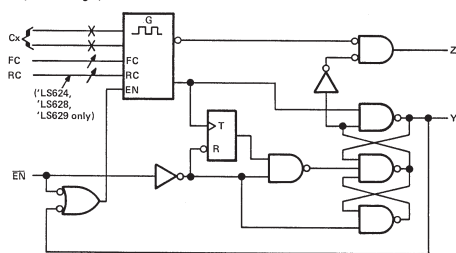
SN54LS629 . . . FK PACKAGE
(TOP VIEW)



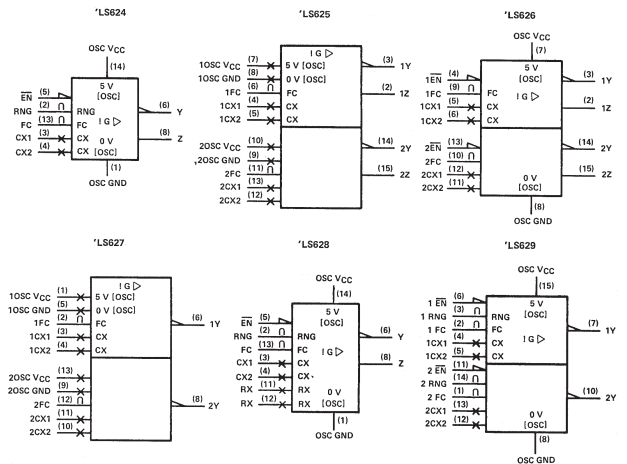
SN54LS624 THRU SN54LS629,
SN74LS624 THRU SN74LS629
VOLTAGE-CONTROLLED OSCILLATORS

SLS186 – JANUARY 1980 – REVISED MARCH 1988

logic diagram (positive logic)



logic symbols†



†These symbols are in accordance with ANSI/IEEE Std. 91-1984 and IEC Publication 617-12. Pin numbers shown are for D, J, N, and W packages.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

3

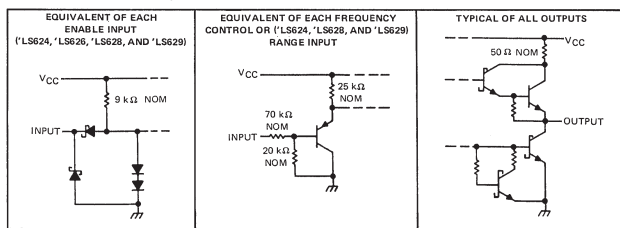
4



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

SN54LS624 THRU SN54LS629,
SN74LS624 THRU SN74LS629
VOLTAGE-CONTROLLED OSCILLATORS
SDLS186 - JANUARY 1980 - REVISED MARCH 1988

schematics of inputs and outputs



absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V_{CC} (see Notes 1 and 2)	7 V
Input voltage: Enable input [†]	7 V
Frequency control or range input [‡]	V_{CC}
Operating free-air temperature range: SN54LS [*] Circuits	-55°C to 125°C
SN74LS [*] Circuits	0°C to 70°C
Storage temperature range	-65°C to 150°C

[†] The enable input is provided only on the 'LS624, 'LS626, 'LS628, and 'LS629.

[‡] The range input is provided only on 'LS624, 'LS628, and 'LS629.

NOTE: 1. Voltage values are with respect to the appropriate ground terminal.

2. Throughout the data sheet, the symbol V_{CC} is used for the voltage applied to both the V_{CC} and OSC V_{CC} terminals, unless otherwise noted.

SN54LS624 THRU SN54LS629,
SN74LS624 THRU SN74LS629
VOLTAGE-CONTROLLED OSCILLATORS
SDLS186 - JANUARY 1980 - REVISED MARCH 1988

recommended operating conditions

	SN54LS [*]			SN74LS [*]			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
Input voltage at frequency control or range input, $V_I(\text{freq})$ or $V_I(\text{rng})$	0	5		0	5		V
High-level output current, I_{OH}			-12			-12	mA
Low-level output current, I_{OL}			12			24	mA
Output frequency, f_o	1			1			Hz
		20			20		MHz
Operating free-air temperature, T_A	-55	125	0	70			°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS [†]	SN54LS [*]			SN74LS [*]			UNIT
		MIN	TYP [‡]	MAX	MIN	TYP [‡]	MAX	
V_{IH} High-level input voltage at enable [#]		2		2				V
V_{IL} Low-level input voltage at enable [#]			0.7			0.8		V
V_{IK} Input clamp voltage at enable [#]	$V_{CC} = \text{MIN}$, $I_I = -18 \text{ mA}$		-1.5			-1.5		V
V_{OH} High-level output voltage	$V_{CC} = \text{MIN}$, $I_{OH} = -1.2 \text{ mA}$, EN at $V_{IL} \text{ max}$, See Note 3	2.5	3.4		2.7	3.4		V
V_{OL} Low-level output voltage	$V_{CC} = \text{MIN}$, $I_{OL} = 12 \text{ mA}$, EN at $V_{IL} \text{ max}$, See Note 3		0.25	0.4		0.25	0.4	V
I_I Input current	$V_{CC} = \text{MAX}$, $V_I = 1 \text{ V}$		10	50		10	50	µA
I_I Input current at maximum input voltage	$V_{CC} = \text{MAX}$, $V_I = 7 \text{ V}$			0.2		0.2		mA
I_{IH} High-level input current	$V_{CC} = \text{MAX}$, $V_I = 2.7 \text{ V}$			40		40		µA
I_{IL} Low-level input current	$V_{CC} = \text{MAX}$, $V_I = 0.4 \text{ V}$			-0.8		-0.8		mA
I_{OS} Short-circuit output current [§]	$V_{CC} = \text{MAX}$	-40	-225	-40	-225	-40	-225	mA
I_{CC} Supply current, total into V_{CC} and OSC V_{CC} pins	$V_{CC} = \text{MAX}$, Enable [#] = 4.5 V See Note 4	'LS624	20	35	20	35		mA
		'LS625	35	55	35	55		
		'LS626	35	55	35	55		
		'LS627	35	55	35	55		
		'LS628	20	35	20	35		
		'LS629	35	55	35	55		

[†] For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

[‡] All typical values are at $V_{CC} = 5 \text{ V}$, $T_A = 25^\circ\text{C}$.

[§] Not more than one output should be shorted at a time and duration of the short-circuit should not exceed one second.

[#] The enable input is provided only on the 'LS624, 'LS626, 'LS628, and 'LS629.

[#] The enable input is provided only on the 'LS624, 'LS626, 'LS628, and 'LS629.

NOTES: 3. V_{OH} for Y outputs and V_{OL} for Z outputs are measured while enable inputs are at $V_{IL} \text{ MAX}$, with individual 1-kΩ resistors connected from CX1 to V_{CC} and from CX2 to ground. The resistor connections are reversed for testing V_{OH} for Z outputs and V_{OL} for Y inputs.

4. For 'LS624, 'LS626, 'LS628, and 'LS629, I_{CC} is measured with the outputs disabled and open. For 'LS625 and 'LS627, I_{CC} is measured with one OSC $V_{CC} = \text{MAX}$, and with the other OSC V_{CC} and outputs open.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

5



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

6

SN54LS624 THRU SN54LS629,
SN74LS624 THRU SN74LS629
VOLTAGE-CONTROLLED OSCILLATORS
SDLS186 - JANUARY 1980 - REVISED MARCH 1988

switching characteristics, $V_{CC} = 5 \text{ V}$ (unless otherwise noted), $R_L = 667 \Omega$, $C_L = 45 \text{ pF}$, $T_A = 25^\circ\text{C}$

PARAMETER	TEST CONDITIONS	'LS624, 'LS628, 'LS629			'LS625, 'LS626, 'LS627			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	
f_o Output frequency	$C_{ext} = 50 \text{ pF}$							MHz
	$V_I(\text{freq}) = 5 \text{ V}$, $V_I(\text{rng}) = 0 \text{ V}$	15	20	25				
	$V_I(\text{freq}) = 1 \text{ V}$, $V_I(\text{rng}) = 5 \text{ V}$	1.1	1.6	2.1				
	$V_I(\text{freq}) = 5 \text{ V}$				7	9.5	12	
	$V_I(\text{freq}) = 0 \text{ V}$				0.9	1.2	1.5	

TYPICAL CHARACTERISTICS

'LS624, 'LS628, 'LS629
OUTPUT FREQUENCY
vs
FREQUENCY-CONTROL INPUT VOLTAGE[†]

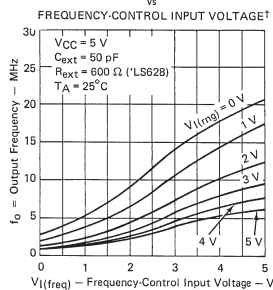


FIGURE 1

[†] Due to the effects of stray capacitance the output frequency may be unstable when the frequency control voltage is less than 1 volt.

'LS624, 'LS626, 'LS629
OUTPUT FREQUENCY
vs
FREQUENCY-CONTROL INPUT VOLTAGE[†]

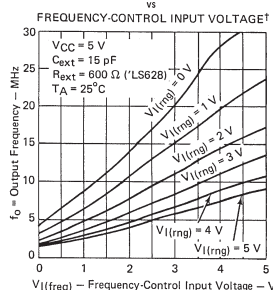


FIGURE 2

SN54LS624 THRU SN54LS629,
SN74LS624 THRU SN74LS629
VOLTAGE-CONTROLLED OSCILLATORS
SDLS186 - JANUARY 1980 - REVISED MARCH 1988

TYPICAL CHARACTERISTICS

'LS624, 'LS628, 'LS629
OUTPUT FREQUENCY
vs
EXTERNAL CAPACITANCE

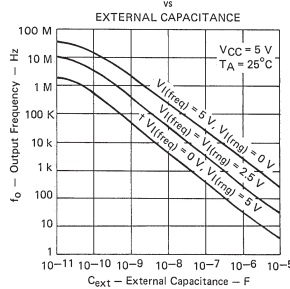


FIGURE 3

'LS625, 'LS626, 'LS627
OUTPUT FREQUENCY
vs
FREQUENCY-CONTROL INPUT VOLTAGE[†]

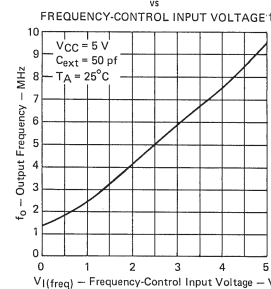


FIGURE 4

'LS625, 'LS626, 'LS627
OUTPUT FREQUENCY
vs
FREQUENCY-CONTROL INPUT VOLTAGE

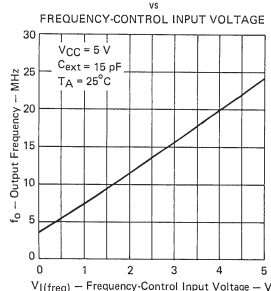


FIGURE 5

'LS625, 'LS626, 'LS627
OUTPUT FREQUENCY
vs
EXTERNAL CAPACITANCE

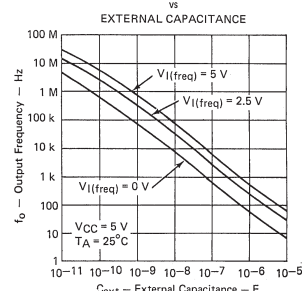


FIGURE 6

[†] Due to the effects of stray capacitance the output frequency may be unstable when the frequency control voltage is less than 1 volt.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

7



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

8

SN54LS624 THRU SN54LS629,
SN74LS624 THRU SN74LS629
VOLTAGE-CONTROLLED OSCILLATORS

SDLS186 – JANUARY 1980 – REVISED MARCH 1988

TYPICAL CHARACTERISTICS

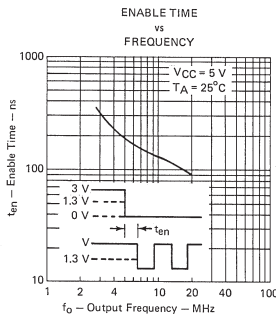
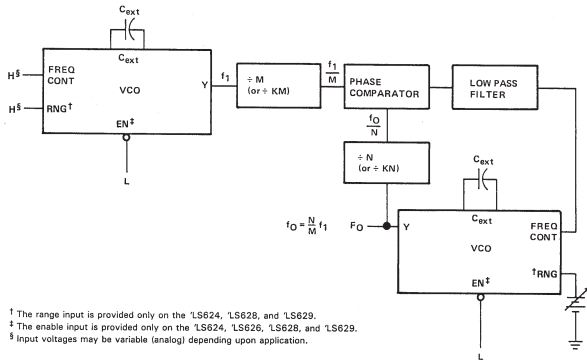


FIGURE 7

TYPICAL APPLICATIONS DATA



† The range input is provided only on the 'LS624, 'LS628, and 'LS629.
‡ The enable input is provided only on the 'LS624, 'LS626, 'LS628, and 'LS629.
§ Input voltages may be variable (analog) depending upon application.

FIGURE A—PHASE-LOCKED LOOP

TEXAS
INSTRUMENTS
POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

9

IMPORTANT NOTICE

Texas Instruments and its subsidiaries (TI) reserve the right to make changes to their products or to discontinue any product or service without notice, and advise customers to obtain the latest version of relevant information to verify, before placing orders, that information being relied on is current and complete. All products are sold subject to the terms and conditions of sale supplied at the time of order acknowledgement, including those pertaining to warranty, patent infringement, and limitation of liability.

TI warrants performance of its semiconductor products to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are utilized to the extent TI deems necessary to support this warranty. Specific testing of all parameters of each device is not necessarily performed, except those mandated by government requirements.

CERTAIN APPLICATIONS USING SEMICONDUCTOR PRODUCTS MAY INVOLVE POTENTIAL RISKS OF DEATH, PERSONAL INJURY, OR SEVERE PROPERTY OR ENVIRONMENTAL DAMAGE ("CRITICAL APPLICATIONS"). TI SEMICONDUCTOR PRODUCTS ARE NOT DESIGNED, AUTHORIZED, OR WARRANTED TO BE SUITABLE FOR USE IN LIFE-SUPPORT DEVICES OR SYSTEMS OR OTHER CRITICAL APPLICATIONS. INCLUSION OF TI PRODUCTS IN SUCH APPLICATIONS IS UNDERSTOOD TO BE FULLY AT THE CUSTOMER'S RISK.

In order to minimize risks associated with the customer's applications, adequate design and operating safeguards must be provided by the customer to minimize inherent or procedural hazards.

TI assumes no liability for applications assistance or customer product design. TI does not warrant or represent that any license, either express or implied, is granted under any patent right, copyright, mask work right, or other intellectual property right of TI covering or relating to any combination, machine, or process in which such semiconductor products or services might be or are used. TI's publication of information regarding any third party's products or services does not constitute TI's approval, warranty or endorsement thereof.

Copyright © 1999, Texas Instruments Incorporated

SN54122, SN54123, SN54130, SN54LS122, SN54LS123,
SN74122, SN74123, SN74130, SN74LS122, SN74LS123
RETRIGGERABLE MONOSTABLE MULTIVIBRATORS

SDLS043 – DECEMBER 1983 – REVISED MARCH 1988

- D-C Triggered from Active-High or Active-Low Gated Logic Inputs
- Retriggerable for Very Long Output Pulses, Up to 100% Duty Cycle
- Overriding Clear Terminates Output Pulse
- '122 and 'LS122 Have Internal Timing Resistors

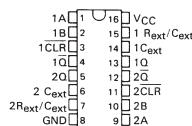
description

These d-c triggered monostable multivibrators feature output pulse-duration control by three methods. The basic pulse time is programmed by selection of external resistance and capacitance values (see typical application data). The '122 and 'LS122 have internal timing resistors that allow the circuits to be used with only an external capacitor, if so desired. Once triggered, the basic pulse duration may be extended by retriggering the gated low-level-active (A) or high-level-active (B) inputs, or be reduced by use of the overriding clear. Figure 1 illustrates pulse control by retriggering and early clear.

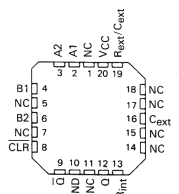
The 'LS122 and 'LS123 are provided enough Schmitt hysteresis to ensure jitter-free triggering from the B input with transition rates as slow as 0.1 millivolt per nanosecond.

The R_{INT} in nominal 10 kΩ for '122 and 'LS122.

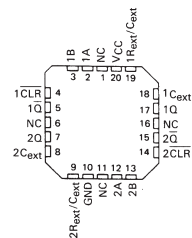
SN54123, SN54130, SN54LS123 . . . J OR W PACKAGE
SN74123, SN74130 . . . N PACKAGE
SN74LS123 . . . D OR N PACKAGE
(TOP VIEW) (SEE NOTES 1 THRU 4)



SN54LS122 . . . FK PACKAGE
(TOP VIEW) (SEE NOTES 1 THRU 4)

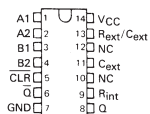


SN54LS123 . . . FK PACKAGE
(TOP VIEW) (SEE NOTES 1 THRU 4)



NC - No internal connection

SN54122, SN54LS122 . . . J OR W PACKAGE
SN74122 . . . N PACKAGE
SN74LS122 . . . D OR N PACKAGE
(TOP VIEW) (SEE NOTES 1 THRU 4)



- NOTES: 1. An external timing capacitor may be connected between Cext and Rext/Cext (positive).
2. To use the internal timing resistor of '122 or 'LS122, connect R_{INT} to VCC.
3. For improved pulse duration accuracy and repeatability, connect an external resistor between R_{EXT}/C_{EXT} and VCC, with R_{INT} open-circuited.
4. To obtain variable pulse durations, connect an external variable resistance between R_{INT} or R_{EXT}/C_{EXT} and VCC.

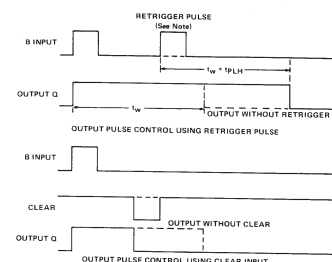
TEXAS
INSTRUMENTS
POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

1

SN54122, SN54123, SN54130, SN54LS122, SN54LS123,
SN74122, SN74123, SN74130, SN74LS122, SN74LS123
RETRIGGERABLE MONOSTABLE MULTIVIBRATORS

SDLS043 – DECEMBER 1983 – REVISED MARCH 1988

description (continued)



NOTE: Retrigger pulses starting before 0.22 Cext (in picofarads) nanoseconds after the initial trigger pulse will be ignored and the output duration will remain unchanged.

FIGURE 1—TYPICAL INPUT/OUTPUT PULSES

'122, 'LS122 FUNCTION TABLE						
INPUTS				OUTPUTS		
CLEAR	A1	A2	B1	Q	Q̄	t
L	X	X	X	L	H	H†
X	H	H	X	L†	H†	
X	X	X	L	L†	H†	
X	X	X	L	L†	H†	
H	L	X	H	L	L	
H	L	X	H	L	L	
H	X	L	H	L	L	
H	X	L	H	L	L	
H	X	L	H	L	L	
H	X	L	H	L	L	
L	X	H	H	L	L	
L	X	H	H	L	L	
L	X	H	H	L	L	

See explanation of function tables on page 1.

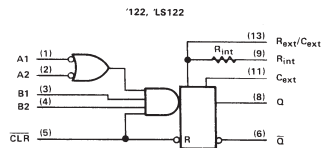
† These lines of the functional tables assume that the indicated steady-state conditions at the A and B inputs have been set up long enough to complete any pulse started before the set up.

'123, '130, 'LS123 FUNCTION TABLE						
INPUTS				OUTPUTS		
CLEAR	A	B	Q	Q̄	t	t
L	X	X	L	H		
X	H	X	L†	H†		
X	X	L	L†	H†		
H	L	L	L	L		
H	L	L	L	L		
H	L	L	L	L		
H	L	L	L	L		
L	X	H	L	L		
L	X	H	L	L		

TEXAS
INSTRUMENTS
POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

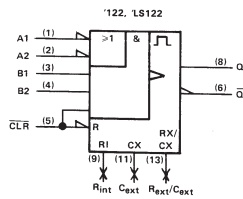
2

logic diagram (positive logic)

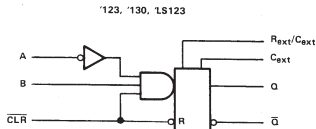


R_{int} is nominally 10 k Ω for '122 and 'LS122

logic symbol†

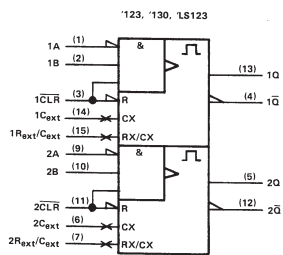


logic diagram (positive logic) (each multivibrator)



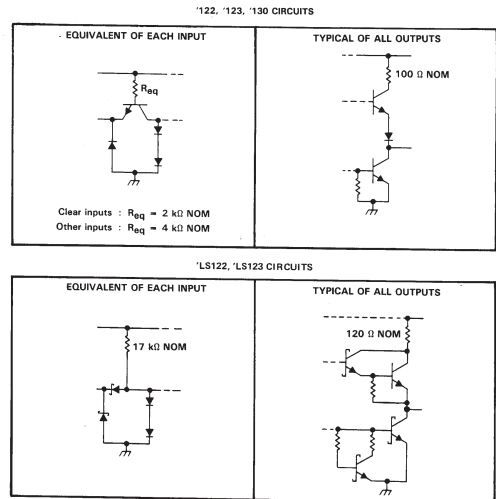
Pin numbers shown are for D, J, N, and W packages.

logic symbol†



†These symbols are in accordance with ANSI/IEEE Std 91-1984 and IEC Publication 617-12.

schematics of inputs and outputs



absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V_{CC} (see Note 1)	7 V
Input voltage: '122, '123, '130	5.5 V
'LS122, 'LS123	7 V
Operating free-air temperature range: SN54†	-55°C to 125°C
SN74†	0°C to 70°C
Storage temperature range	-65°C to 150°C

NOTE 1: Voltage values are with respect to network ground terminal.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

3



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

4

SN54122, SN54123, SN54130, SN74122, SN74123, SN74130
RETRIGGERABLE MONOSTABLE MULTIVIBRATORS

SOL5043 - DECEMBER 1983 - REVISED MARCH 1988

recommended operating conditions

		SN54†			SN74†			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	
Supply voltage, V_{CC}		4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}				-800			-800	μ A
Low-level output current, I_{OL}				16			16	mA
Pulse duration, t_w		40			40			ns
External timing resistance, R_{ext}		5	25	5	50			k Ω
External capacitance, C_{ext}		No restriction		No restriction				pF
Wiring capacitance at R_{ext}/C_{ext} terminal				50			50	pF
Operating free-air temperature, T_A		-55	125	0	70			°C

electrical characteristics over recommended free-air operating temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS†	'122			'123, '130			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	
V_{IH} High-level input voltage		2			2			V
V_{IL} Low-level input voltage			0.8			0.8		V
V_{IK} Input clamp voltage	$V_{CC} = \text{MIN}$, $I_I = -12 \text{ mA}$		-1.5			-1.5		V
V_{OH} High-level output voltage	$V_{CC} = \text{MIN}$, $I_{OH} = -800 \mu\text{A}$, See Note 5	2.4	3.4		2.4	3.4		V
V_{OL} Low-level output voltage	$V_{CC} = \text{MIN}$, $I_{OL} = 16 \text{ mA}$, See Note 5		0.2	0.4		0.2	0.4	V
I_I Input current at maximum input voltage	$V_{CC} = \text{MAX}$, $V_I = 5.5 \text{ V}$		1			1		mA
I_{IH} High-level input current	Data inputs: $V_{CC} = \text{MAX}$, $V_I = 2.4 \text{ V}$		40			40		μ A
	Clear input: $V_{CC} = \text{MAX}$, $V_I = 0.4 \text{ V}$		80			80		μ A
I_{IL} Low-level input current	Data inputs: $V_{CC} = \text{MAX}$, $V_I = 0.4 \text{ V}$		-1.6			-1.6		mA
	Clear input: $V_{CC} = \text{MAX}$, $V_I = 0.4 \text{ V}$		-3.2			-3.2		mA
I_{OS} Short-circuit output current‡	$V_{CC} = \text{MAX}$, See Note 6	-10		-40	-10		-40	mA
I_{CC} Supply current (quiescent or triggered)	$V_{CC} = \text{MAX}$, See Notes 6 and 7		23	36		46	66	mA

†For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡All typical values are at $V_{CC} = 5 \text{ V}$, $T_A = 25^\circ\text{C}$.

§Not more than one output should be shorted at a time.

NOTES: 5. Ground C_{ext} to measure V_{OH} at Q, V_{OL} at $\bar{Q}$, or I_{OS} at Q. C_{ext} is open to measure V_{OH} at $\bar{Q}$, V_{OL} at Q, or I_{OS} at $\bar{Q}$.

6. Quiescent I_{CC} is measured (after clearing) with 4.5 V applied to all clear and A inputs, B inputs grounded, all outputs open and $R_{ext} = 25 \text{ k}\Omega$, R_{int} of '122 is open.

7. I_{CC} is measured in the triggered state with 2.4 V applied to all clear and B inputs, A inputs grounded, all outputs open, $C_{ext} = 0.02 \mu\text{F}$, and $R_{ext} = 25 \text{ k}\Omega$, R_{int} of '122 is open.

switching characteristics, $V_{CC} = 5 \text{ V}$, $T_A = 25^\circ\text{C}$, see note 8

PARAMETER†	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	'122, '130			'123			UNIT
				MIN	TYP	MAX	MIN	TYP	MAX	
t_{PLH}	A	Q	$C_{ext} = 0$, $R_{ext} = 5 \text{ k}\Omega$, $C_L = 15 \text{ pF}$, $R_L = 400 \Omega$	22	33		22	33		ns
	B	Q		19	28		19	28		ns
t_{PHL}	A	$\bar{Q}$		30	40		30	40		ns
	B	$\bar{Q}$		27	36		27	36		ns
t_{PLH}	Clear	Q	$C_{ext} = 1000 \text{ pF}$, $R_{ext} = 10 \text{ k}\Omega$, $C_L = 15 \text{ pF}$, $R_L = 400 \Omega$	18	27		18	27		ns
	A or B	Q		30	40		30	40		ns
t_{PHL}	Clear	$\bar{Q}$		45	65		45	65		ns
	A or B	$\bar{Q}$		30	40		30	40		ns

† t_{PLH} = propagation delay time, low-to-high-level output

t_{PHL} = propagation delay time, high-to-low-level output

t_{wQ} = duration of pulse at output Q

NOTE 8: Load circuits and voltage waveforms are shown in Section 1.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

5

SN54LS122, SN54LS123, SN74LS122, SN74LS123
RETRIGGERABLE MONOSTABLE MULTIVIBRATORS

SOL5043 - DECEMBER 1983 - REVISED MARCH 1988

recommended operating conditions

		SN54LS†			SN74LS†			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	
Supply voltage, V_{CC}		4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}				-400			-400	μ A
Low-level output current, I_{OL}				4			8	mA
Pulse duration, t_w		40			40			ns
External timing resistance, R_{ext}		5	180	5	260			k Ω
External capacitance, C_{ext}		No restriction		No restriction				pF
Wiring capacitance at R_{ext}/C_{ext} terminal				50			50	pF
Operating free-air temperature, T_A		-55	125	0	70			°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS†	SN54LS†			SN74LS†			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	
V_{IH} High-level input voltage		2			2			V
V_{IL} Low-level input voltage			0.7			0.8		V
V_{IK} Input clamp voltage	$V_{CC} = \text{MIN}$, $I_I = -18 \text{ mA}$		-1.5			-1.5		V
V_{OH} High-level output voltage	$V_{CC} = \text{MIN}$, $V_{IH} = 2 \text{ V}$, $I_{OH} = -400 \mu\text{A}$	2.5	3.5		2.7	3.5		V
V_{OL} Low-level output voltage	$V_{CC} = \text{MIN}$, $V_{IL} = 0.4 \text{ V}$, $I_{OL} = 8 \text{ mA}$	0.25	0.4		0.25	0.4		V
I_I Input current at maximum input voltage	$V_{CC} = \text{MAX}$, $V_I = 7 \text{ V}$		0.1			0.1		mA
I_{IH} High-level input current	Data inputs: $V_{CC} = \text{MAX}$, $V_I = 2.7 \text{ V}$		20			20		μ A
	Clear input: $V_{CC} = \text{MAX}$, $V_I = 0.4 \text{ V}$		-0.4			-0.4		mA
I_{IL} Low-level input current	Data inputs: $V_{CC} = \text{MAX}$, $V_I = 0.4 \text{ V}$		-20			-20		mA
I_{OS} Short-circuit output current‡	$V_{CC} = \text{MAX}$, See Note 13	-20		-100	-20		-100	mA
I_{CC} Supply current (quiescent or triggered)	$V_{CC} = \text{MAX}$, See Note 13		6	11		6	11	mA

†For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡All typical values are at $V_{CC} = 5 \text{ V}$, $T_A = 25^\circ\text{C}$.

§Not more than one output should be shorted at a time and duration of the short-circuit should not exceed one second.

NOTES: 12. To measure V_{OH} at Q, V_{OL} at $\bar{Q}$, or I_{OS} at Q, ground R_{ext}/C_{ext} , apply 2 V to B and clear, and pulse A from 2 V to 0 V.

13. With all outputs open and 4.5 V applied to all data and clear inputs, I_{CC} is measured after a momentary ground, then 4.5 V is applied to A or B inputs.

switching characteristics, $V_{CC} = 5 \text{ V}$, $T_A = 25^\circ\text{C}$ (see note 8)

PARAMETER†	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	MIN	TYP	MAX	UNIT
t_{PLH}	A	Q	$C_{ext} = 0$, $R_{ext} = 5 \text{ k}\Omega$, $C_L = 15 \text{ pF}$, $R_L = 2 \text{ k}\Omega$	23	33		ns
	B	Q		23	33		ns
t_{PHL}	A	$\bar{Q}$		32	45		ns
	B	$\bar{Q}$		34	56		ns
t_{PLH}	Clear	Q	$C_{ext} = 1000 \text{ pF}$, $R_{ext} = 10 \text{ k}\Omega$, $C_L = 15 \text{ pF}$, $R_L = 2 \text{ k}\Omega$	20	27		ns
	A or B	Q		28	45		ns
t_{PHL}	Clear	$\bar{Q}$		116	200		ns
	A or B	$\bar{Q}$		4	4.5	5	μ s

† t_{PLH} = propagation delay time, low-to-high-level output

t_{PHL} = propagation delay time, high-to-low-level output

t_{wQ} = duration of pulse at output Q

NOTE 8: Load circuits and voltage waveforms are shown in Section 1.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

6

SN54122, SN54123, SN54130, SN74122, SN74123, SN74130
RETRIGGERABLE MONOSTABLE MULTIVIBRATORS

SDLS043 - DECEMBER 1983 - REVISED MARCH 1986

TYPICAL APPLICATION DATA FOR '122, '123, '130

For pulse durations when $C_{ext} \leq 1000$ pF, see Figure 4.

The output pulse duration is primarily a function of the external capacitor and resistor. For $C_{ext} > 1000$ pF, the output pulse duration (t_w) is defined as:

$$t_w = K \cdot R_T \cdot C_{ext} \left(1 + \frac{0.7}{R_T} \right)$$

where

K is 0.32 for '122, 0.28 for '123 and '130

R_T is in k Ω (internal or external timing resistance.)

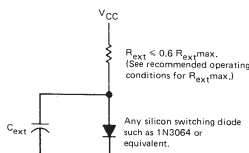
C_{ext} is in pF

t_w is in ns

To prevent reverse voltage across C_{ext} , it is recommended that the method shown in Figure 2 be employed when using electrolytic capacitors and in applications utilizing the clear function. In all applications using the diode, the pulse duration is:

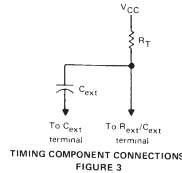
$$t_w = K_D \cdot R_T \cdot C_{ext} \left(1 + \frac{0.7}{R_T} \right)$$

K_D is 0.28 for '122, 0.25 for '123 and '130

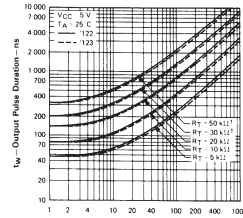


TIMING COMPONENT CONNECTIONS WHEN $C_{ext} > 1000$ pF AND CLEAR IS USED
FIGURE 2

Applications requiring more precise pulse durations (up to 28 seconds) and not requiring the clear feature can best be satisfied with the '121.



TYPICAL OUTPUT PULSE DURATION
vs
EXTERNAL TIMING CAPACITANCE
FIGURE 3



¹These values of resistance exceed the maximum recommended for use over the full temperature range of the SN54 circuits.

SN54LS122, SN54LS123, SN74LS122, SN74LS123
RETRIGGERABLE MONOSTABLE MULTIVIBRATORS

SDLS043 - DECEMBER 1983 - REVISED MARCH 1986

TYPICAL APPLICATION DATA FOR 'LS122, 'LS123

The basic output pulse duration is essentially determined by the values of external capacitance and timing resistance. For pulse durations when $C_{ext} \leq 1000$ pF, use Figure 6, or use Figure 7 where the pulse duration may be defined as:

$$t_w = K \cdot R_T \cdot C_{ext}$$

When $C_{ext} \geq 1 \mu\text{F}$, the output pulse width is defined as:

$$t_w = 0.33 \cdot R_T \cdot C_{ext}$$

For the above two equations, as applicable;

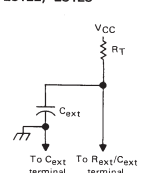
K is multiplier factor, see Figure 7

R_T is in k Ω (internal or external timing resistance)

C_{ext} is in pF

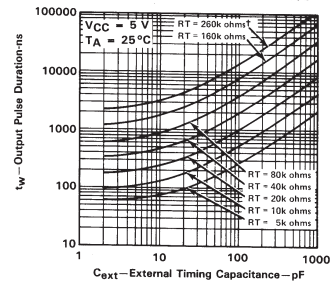
t_w is in ns

For maximum noise immunity, system ground should be applied to the C_{ext} node, even though the C_{ext} node is already tied to the ground lead internally. Due to the timing scheme used by the 'LS122 and 'LS123, a switching diode is not required to prevent reverse biasing when using electrolytic capacitors.



TIMING COMPONENT CONNECTIONS
FIGURE 5

'LS122, 'LS123
TYPICAL OUTPUT PULSE DURATION
vs
EXTERNAL TIMING CAPACITANCE



¹This value of resistance exceeds the maximum recommended for use over the full temperature range of the SN54LS circuits.

FIGURE 6

SN54LS122, SN54LS123, SN74LS122, SN74LS123
RETRIGGERABLE MONOSTABLE MULTIVIBRATORS

SDLS043 - DECEMBER 1983 - REVISED MARCH 1986

TYPICAL APPLICATION DATA FOR 'LS122, 'LS123¹

MULTIPLIER FACTOR
vs
EXTERNAL CAPACITOR

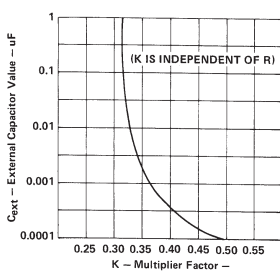


FIGURE 7

DISTRIBUTION OF UNITS
vs
OUTPUT PULSE DURATION

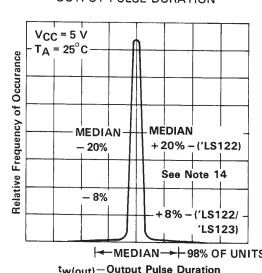


FIGURE 8

VARIATION IN OUTPUT PULSE DURATION
vs
SUPPLY VOLTAGE

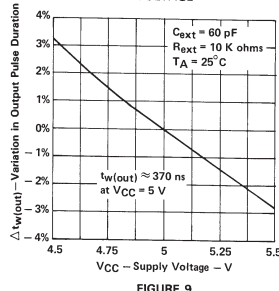


FIGURE 9

VARIATION IN OUTPUT PULSE DURATION
vs
FREE-AIR TEMPERATURE

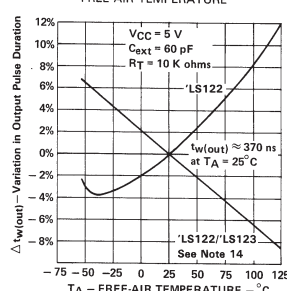


FIGURE 10

NOTE 14: For the 'LS122, the internal timing resistor, R_{int} was used. For the 'LS122/123, an external timing resistor was used for R_T .
¹Data for temperatures below 0°C and above 70°C and for supply voltages below 4.75 V and above 5.25 V are applicable for SN54LS122 and SN54LS123 only.

PACKAGE OPTION ADDENDUM

28-Feb-2005

PACKAGING INFORMATION

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish	MSL Peak Temp ⁽³⁾
5962-7603901VEA	ACTIVE	CDIP	J	16	1	None	Call TI	Level-NC-NC-NC
5962-7603901VFA	ACTIVE	CFP	W	16	1	None	Call TI	Level-NC-NC-NC
7603901EA	ACTIVE	CDIP	J	16	1	None	Call TI	Level-NC-NC-NC
7603901FA	ACTIVE	CFP	W	16	1	None	Call TI	Level-NC-NC-NC
JM38510/01203BEA	ACTIVE	CDIP	J	16	1	None	Call TI	Level-NC-NC-NC
JM38510/31401B2A	ACTIVE	LCCF	FK	20	1	None	Call TI	Level-NC-NC-NC
JM38510/31401BEA	ACTIVE	CDIP	J	16	1	None	Call TI	Level-NC-NC-NC
JM38510/31401BFA	ACTIVE	CFP	W	16	1	None	Call TI	Level-NC-NC-NC
SN54122J	OBsolete	CDIP	J	14	1	None	Call TI	Call TI
SN54123J	ACTIVE	CDIP	J	16	1	None	Call TI	Level-NC-NC-NC
SN54LS123J	ACTIVE	CDIP	J	16	1	None	Call TI	Level-NC-NC-NC
SN74122N	OBsolete	PDIP	N	14	1	None	Call TI	Call TI
SN74123N	ACTIVE	PDIP	N	16	25	Pb-Free (RoHS)	CU NIPDAU	Level-NC-NC-NC
SN74123N3	OBsolete	PDIP	N	16	1	None	Call TI	Call TI
SN74LS122D	ACTIVE	SOIC	D	14	50	Pb-Free (RoHS)	CU NIPDAU	Level-2-260C-1 YEAR/Level-1-235C-UNLIM
SN74LS122DR	ACTIVE	SOIC	D	14	2500	Pb-Free (RoHS)	CU NIPDAU	Level-2-260C-1 YEAR/Level-1-235C-UNLIM
SN74LS122N	ACTIVE	PDIP	N	14	25	Pb-Free (RoHS)	CU NIPDAU	Level-NC-NC-NC
SN74LS122N3	OBsolete	PDIP	N	14	1	None	Call TI	Call TI
SN74LS122NSR	ACTIVE	SO	NS	14	2000	Pb-Free (RoHS)	CU NIPDAU	Level-2-260C-1 YEAR/Level-1-235C-UNLIM
SN74LS123D	ACTIVE	SOIC	D	16	40	Pb-Free (RoHS)	CU NIPDAU	Level-2-260C-1 YEAR/Level-1-235C-UNLIM
SN74LS123DR	ACTIVE	SOIC	D	16	2500	Pb-Free (RoHS)	CU NIPDAU	Level-2-260C-1 YEAR/Level-1-235C-UNLIM
SN74LS123J	OBsolete	CDIP	J	16	1	None	Call TI	Call TI
SN74LS123N	ACTIVE	PDIP	N	16	25	Pb-Free (RoHS)	CU NIPDAU	Level-NC-NC-NC
SN74LS123N3	OBsolete	PDIP	N	16	1	None	Call TI	Call TI
SN74LS123NSR	ACTIVE	SO	NS	16	2000	Pb-Free (RoHS)	CU NIPDAU	Level-2-260C-1 YEAR/Level-1-235C-UNLIM
SNJ54122J	OBsolete	CDIP	J	14	1	None	Call TI	Call TI
SNJ54123J	ACTIVE	CDIP	J	16	1	None	Call TI	Level-NC-NC-NC
SNJ54123W	ACTIVE	CFP	W	16	1	None	Call TI	Level-NC-NC-NC
SNJ54LS123FK	ACTIVE	LCCF	FK	20	1	None	Call TI	Level-NC-NC-NC
SNJ54LS123J	ACTIVE	CDIP	J	16	1	None	Call TI	Level-NC-NC-NC
SNJ54LS123W	ACTIVE	CFP	W	16	1	None	Call TI	Level-NC-NC-NC

⁽¹⁾ The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

⁽²⁾ Eco Plan - May not be currently available - please check <http://www.ti.com/productcontent> for the latest availability information and additional product content details.

None: Not yet available Lead (Pb-Free).

Pb-Free (RoHS): TI's terms "Lead-Free" or "Pb-Free" mean semiconductor products that are compatible with the current RoHS requirements for all 6 substances, including the requirement that lead not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, TI Pb-Free products are suitable for use in specified lead-free processes.

Green (RoHS & no Sb/Br): TI defines "Green" to mean "Pb-Free" and in addition, uses package materials that do not contain halogens, including bromine (Br) or antimony (Sb) above 0.1% of total product weight.

⁽³⁾ MSL, Peak Temp. -- The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

IMPORTANT NOTICE

Texas Instruments Incorporated and its subsidiaries (TI) reserve the right to make corrections, modifications, enhancements, improvements, and other changes to its products and services at any time and to discontinue any product or service without notice. Customers should obtain the latest relevant information before placing orders and should verify that such information is current and complete. All products are sold subject to TI's terms and conditions of sale supplied at the time of order acknowledgment.

TI warrants performance of its hardware products to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are used to the extent TI deems necessary to support this warranty. Except where mandated by government requirements, testing of all parameters of each product is not necessarily performed.

TI assumes no liability for applications assistance or customer product design. Customers are responsible for their products and applications using TI components. To minimize the risks associated with customer products and applications, customers should provide adequate design and operating safeguards.

TI does not warrant or represent that any license, either express or implied, is granted under any TI patent right, copyright, mask work right, or other TI intellectual property right relating to any combination, machine, or process in which TI products or services are used. Information published by TI regarding third-party products or services does not constitute a license from TI to use such products or services or a warranty or endorsement thereof. Use of such information may require a license from a third party under the patents or other intellectual property of the third party, or a license from TI under the patents or other intellectual property of TI.

Reproduction of information in TI data books or data sheets is permissible only if reproduction is without alteration and is accompanied by all associated warranties, conditions, limitations, and notices. Reproduction of this information with alteration is an unfair and deceptive business practice. TI is not responsible or liable for such altered documentation.

Resale of TI products or services with statements different from or beyond the parameters stated by TI for that product or service voids all express and any implied warranties for the associated TI product or service and is an unfair and deceptive business practice. TI is not responsible or liable for any such statements.

Following are URLs where you can obtain information on other Texas Instruments products and application solutions:

Products		Applications	
Amplifiers	amplifier.ti.com	Audio	www.ti.com/audio
Data Converters	dataconverter.ti.com	Automotive	www.ti.com/automotive
DSP	dsp.ti.com	Broadband	www.ti.com/broadband
Interface	interface.ti.com	Digital Control	www.ti.com/digitalcontrol
Logic	logic.ti.com	Military	www.ti.com/military
Power Mgmt	power.ti.com	Optical Networking	www.ti.com/opticalnetwork
Microcontrollers	microcontroller.ti.com	Security	www.ti.com/security
		Telephony	www.ti.com/telephony
		Video & Imaging	www.ti.com/video
		Wireless	www.ti.com/wireless

Mailing Address: Texas Instruments
 Post Office Box 655303 Dallas, Texas 75265

Copyright © 2005, Texas Instruments Incorporated

This datasheet has been download from:

www.datasheetcatalog.com

Datasheets for electronics components.