(11)特許出願公開番号

(12)公開特許公報(A)

(19) 日本国特許庁(JP)

特開2009-97967 (P2009-97967A)

(43) 公開日 平成21年5月7日(2009.5.7)

(51) Int.Cl.			FΙ			テーマコード (参考)
G01T	3/00	(2006.01)	G 0 1 T	3/00	С	26088
HO1J	47/06	(2006.01)	HO1 J	47/06		5CO38
			G O 1 T	3/00	Н	

審査請求 未請求 請求項の数 7 OL (全 13 頁)

(21) 出願番号 (22) 出願日	特願2007-269254 (P2007-269254) 平成19年10月16日 (2007.10.16)	(71) 出願人	504151365 大学共同利用機関法人 高エネルギー加速 器研究機構 落城県つくば市士穂1番地1
		(74)代理人	200098589
			弁理士 西山 善章
		(74)代理人	100097559
			弁理士 水野 浩司
		(74)代理人	100121083
			弁理士 青木 宏義
		(74)代理人	100138391
			弁理士 天田 昌行
		(74)代理人	100132067
			弁理士 岡田 喜雅
			最終頁に続く

(54) 【発明の名称】中性子計測用ガス検出装置

(57)【要約】

【課題】計測対象の中性子を高速度且つ正確に計測する ための高計数率化を実現する中性子計測用ガス検出装置 を提供する。

【解決手段】中性子測定用ガス検出装置において、中性 子を計測してその検出量に応じた電荷を出力するガス検 出手段11と、前記ガス検出手段11からの出力を積分 増幅する第1の積分アンプ手段13と、前記第1の積分 アンプ手段13からの出力を微分する微分回路14と、 前記微分回路14からの出力を積分増幅する第2の積分 アンプ手段15と、から成る波形整形回路16と、前記 第2の積分アンプ手段15の出力をA/D変換し、その デジタル出力値を積分するデジタル積分手段18と、を 有し、前記第1の積分アンプ手段13の積分時定数と、 前記微分回路14のポールゼロ相殺時定数は等価である



【選択図】図1

【特許請求の範囲】

【請求項1】

中性子を計測してその検出量に応じた電荷を出力するガス検出手段と、

前記ガス検出手段からの出力を積分増幅する第1の積分アンプ手段と、

前記第1の積分アンプ手段からの出力を微分する微分回路と、前記微分回路からの出力 を積分増幅する第2の積分アンプ手段と、から成る波形整形回路と、

(2)

前 記 第 2 の 積 分 アン プ 手 段 の 出 力 を A / D 変 換 し 、 そ の デ ジ タ ル 出 力 値 を 積 分 す る デ ジ タル 積 分 手 段 と 、 を 有 し 、

前記第1の積分アンプ手段の積分時定数が、前記微分回路のポールゼロ相殺時定数と等価であることを特徴とする中性子測定用ガス検出装置。

【請求項2】

前記波形整形回路の時定数が、前記電荷の最初の検出時間に合わせて設定されることを 特徴とする請求項1に記載の中性子測定用ガス検出装置。

【 請 求 項 3 】

前記第1の積分アンプ手段は、第1のアナログ増幅器と、当該第1のアナログ増幅器の 入力端と出力端の間に整列接続されたコンデンサC1及び抵抗R1と、により構成された 請求項1又は2に記載の中性子測定用ガス検出装置。

【請求項4】

前記微分回路は、前記第1のアナログ増幅器の出力に接続されたコンデンサC2及びこれに並列接続された抵抗R2と、その一方の端子が前記コンデンサC2に直列接続されそ 20の他方の端子が前記第2の積分アンプ手段の入力に接続された抵抗R3と、により構成された請求項3に記載の中性子測定用ガス検出装置。

【請求項5】

前記第2の積分アンプ手段は、第2のアナログ増幅器と、当該第2のアナログ増幅器の 入力端と出力端の間に並列接続されたコンデンサC3及び抵抗R4と、により構成された 請求項1又は2に記載の中性子測定用ガス検出装置。

【請求項6】

前記コンデンサC1及び前記抵抗R1の積と、前記コンデンサC2及び前記抵抗R2の積と、が等しいことを特徴とする請求項4又は5に記載の中性子測定用ガス検出装置。

【請求項7】

前記コンデンサC2及び前記抵抗R3の積と、前記コンデンサC3及び前記抵抗R4の 積と、が等しいことを特徴とする請求項4乃至6の何れかの項に記載の中性子測定用ガス 検出装置。

【発明の詳細な説明】

【技術分野】

[0001]

本発明は、ヘリウム3ガスの密封空間に飛び込んでくる中性子の量を計測する中性子計 測用ガス検出装置に関し、特に、当該ガス検出器内においてトラップされた中性子とヘリ ウム3ガスとの衝突によって発生する電荷量を検出する信号処理手段における高計数率化 と安定化のための処理技術に関する。

【背景技術】

【0002】

現在、物性物理学や高エネルギー物理学等における種々の実験において、中性子が多く 利用されている。例えば、ある物質に高速度の中性子を衝突させた際の種々の現象を観測 することにより、物質構造の解析を行うことができる。このような中性子実験においては 、近年益々、中性子源の大強度化が進む一方、中性子を高速且つ正確に計測することが重 要となり、中性子検出装置の高計数率化が強く要望されてきている。 【0003】

現在、中性子計測用ガス検出器として現在最も多く使用されているのは、高い検出効率 とガンマー線感度の低さから、通常のヘリウム4(陽子:2、中性子:2、電子:2)の

40

50

同位体であるヘリウム 3 ガス(陽子: 2 、中性子: 1 、電子: 2 から成るヘリウム、以下 、「 H e 3 」という)を密封したガス検出体の中に中性子が飛び込んできた際に発生する 電荷量を計測するタイプの検出器である。

[0004]

図13は、ガス検出器11の構造を説明するための模式図である。図13に示すように、ガス検出器11は、通常、極めて薄いステンレス素材から成る円筒体21を有し、当該 円筒体21の内部には、10乃至20気圧のHe3ガスが充填されている。円筒体21の 構造及びサイズは種々のものが存在するが、その一例として、直径が2乃至3cm程度、 その長さは50乃至60cm程度のものがある。ここで、円筒体21の中心には導電性の 芯線22が張られており、円筒体21と芯線22間には1,500乃至2,000V程度 の電圧が抵抗を介して印加される。

【0005】

そして、このようなガス検出器11を中性子の計測対象場に置き、He3ガスが充填されている円筒体21内に中性子が飛び込んでくると、飛び込んできた中性子の数に応じた 電荷が発生し、芯線22でその電荷量が検出できるのである。つまり、円筒体21内のH e3ガスに1個の中性子が衝突すると、単位電荷が発生するが、この単位電荷は、円筒体 21内の電界場においてHe3ガスに連鎖的に衝突してその電荷量を一定の割合で増幅さ せ、この増幅された電荷が円筒体21内の芯線22に到達するようになっている。 【0006】

ここで、芯線22において検出される電荷は、円筒体21内において2方向に連鎖的に 20 衝突して増幅される。従って、電荷が芯線22に到達するまでの時間は飛ぶ2方向によっ て異なり、円筒体21の形状や電界強度等に応じて所定の時間だけ広がって検出されるこ ととなる。

[0007]

図14は、従来のガス検出装置の例を示すものである。図14に示すように、従来のガス検出装置では、ガス検出器において検出された電荷を、時定数が大きい第1の積分回路32により積分処理を行い、当該積分処理により得られたアナログ値中のノイズ成分を微分回路33と第2の積分回路34よりなる波形整形回路(帯域フィルター)35により除去し、その電荷積分出力値をA/D変換回路36によりA/D変換した後、デジタル波高処理装置37により波高処理することによって電荷を測定するようにしている。

【発明の開示】

【発明が解決しようとする課題】

 $\begin{bmatrix} 0 & 0 & 0 & 8 \end{bmatrix}$

このように、従来のガス検出装置においては、ガス検出器11内で発生した電荷が芯線 22に到達するまでの時間が中性子が捕獲された場所や生成された電荷の飛ぶ方向等の条 件の違いによりばらつきが生じることから、積分アンプ31において積分処理を行うよう にしていたが、当該積分処理においては、中性子とHe3ガスとの反応エネルギーに相当 する積分電荷を得るために一番遅く発生する電荷に時定数を合わせる必要があった。さら に、このようにして得られた電荷の積分値を波形整形回路(帯域フィルター)35によっ て波形整形した後にデジタル波高処理装置37において波高処理を行っていたため、従来 のガス検出装置においては、処理速度は非常に遅くなり、通常約0.5µs~2µs位の 値から、ガス検出器11の電荷出力速度に合わせて使用していた。 【0009】

このように、従来のガス検出装置では、ガス検出器11の最高速度を引き出せないため 、中性子計測の高計数率化は困難であった。

[0010]

本発明は、このような従来の中性子計測用ガス検出装置が有していた種々の課題を解決 するものであり、中性子計測用ガス検出装置において、計測対象の中性子を高速度且つ正 確に計測するための高計数率化を実現することを目的とする。

【課題を解決するための手段】

10

30

[0011]

このため、本発明は、中性子を計測してその検出量に応じた電荷を出力するガス検出手 段と、前記ガス検出手段からの出力を積分増幅する第1の積分アンプ手段と、前記第1の 積分アンプ手段からの出力を微分する微分回路と、前記微分回路からの出力を積分増幅す る第2の積分アンプ手段と、から成る波形整形回路と、前記第2の積分アンプ手段の出力 をA/D変換し、そのデジタル出力値を積分するデジタル積分手段と、を有し、前記第1 の積分アンプ手段の積分時定数が、前記微分回路のポールゼロ相殺時定数と等価であるこ とを特徴とする中性子測定用ガス検出装置を提供するものである。

【0012】

ここで、本中性子ガス検出装置は、さらに、前記波形整形回路の時定数が、前記電荷の ¹⁰ 最初の検出時間に合わせて設定されることを特徴とする。

【0013】

そして、前記第1の積分アンプ手段は、第1のアナログ増幅器と、当該第1のアナログ 増幅器の入力端と出力端の間に整列接続されたコンデンサC1及び抵抗R1と、により構 成される。

[0014]

さらに、前記微分回路は、前記第1のアナログ増幅器の出力に接続されたコンデンサC 2及びこれに並列接続された抵抗R2と、その一方の端子が前記コンデンサC2に直列接 続されその他方の端子が前記第2の積分アンプ手段の入力に接続された抵抗R3と、によ り構成される。

20

30

また、前記第2の積分アンプ手段は、第2のアナログ増幅器と、当該第2のアナログ増幅器の入力端と出力端の間に並列接続されたコンデンサC3及び抵抗R4と、により構成される。

[0016]

[0015]

また、前記コンデンサC1及び前記抵抗R1の積と、前記コンデンサC2及び前記抵抗 R2の積と、が等しいことを特徴とする。

さらに、前記コンデンサC2及び前記抵抗R3の積と、前記コンデンサC3及び前記抵抗R4の積と、が等しいことを特徴とする。

【発明の効果】

【0018】

本発明では、従来装置で処理速度が低下する原因であったアナログ回路による積分を行 わず、デジタル処理回路で積分を行う方式とした。アナログ回路では発生する電荷を忠実 に増幅するだけで、積分はデジタル処理回路により行われるため、ガス検出器の最高速を 達成できる。本発明により、従来の方式よりも2倍以上も高計数率のデータが得られるこ とはすでに確認されている。

[0019]

また、従来はアナログ回路で積分するため、速い信号も遅くしてしまう問題があったが 、本発明によればデジタル的に積分することにより源信号を再現し、検出効率の低下を防 ⁴⁰ ぐことができる。

[0020]

さらに、積分した後の信号で中性子かどうかの判定ができるため、安定した正確な測定 が可能となる。

【発明を実施するための最良の形態】

 $\begin{bmatrix} 0 & 0 & 2 & 1 \end{bmatrix}$

以下、本発明の実施の形態について、図面を参照しながら詳細に説明する。

 $\begin{bmatrix} 0 & 0 & 2 & 2 \end{bmatrix}$

図1は本発明に係る中性子計測用ガス検出装置の構成を示す模式図である。

本発明では、図1に示すように、アナログ回路は発生する電荷を忠実に増幅するだけの 50

構成とする。つまり、従来一番遅い信号に時定数を合わせ、全信号について積分アンプ(図14の34)として用いていたものを、一番速い信号に時定数を合わせ、全信号について通常のアンプ12とする構成とし、ガス検出器11で発生している電荷をそのまま増幅して出力する。このため、これまで高計数率化のネックとなっていたアナログ部分の時定数を0.5µsから0.1µsに取ることができる。パルス幅は電荷発生時間と同じになるので、この時定数よりは長くなるが、従来の中性子計測用ガス検出装置に比べて2倍以上の高速化を図ることができる。電荷の積分は、高速A/D変換回路17でデジタル化してデジタル積分手段18によりデジタル処理を行う。本発明は、リアルタイムに波形処理を行い、パルスごとにデジタル積分が完了する方式であるため、ガス検出器の最大の速度が得られる。また、積分した後の信号で中性子かどうかの判定ができるため、安定した測定が可能となる。

【0023】

以下、本発明の詳細についてさらに具体的に説明する。

【0024】

図 2 に、中性子計測用ガス検出装置で通常使用される電荷型アンプの部分回路を示す。 【 0 0 2 5 】

上述したように、ガス検出器11は中性子を検出すると電荷を発生する。しかし、中性 子とHe3ガスとの反応エネルギーで周りのガスをイオン化することにより電荷を得てい るため、条件により電荷の発生時間にかなりのばらつきができる。ただし、その反応エネ ルギーは一定であるので、これらの電荷を積分すれば一定の強度の信号を得ることができ る。

【0026】

図14に示した従来の方式では、微分回路33と第2の積分回路34を合わせた波形整 形回路35の時定数を一番遅い信号に合わせて、波高値が電荷積分値に等しいパルスにし て送り出していた。ここで、微分回路33と第2の積分回路34は帯域フィルターを形成 している。これにより、第1の積分回路32の出力の高さを持つパルスが得られる。 【0027】

本発明では、この波形整形回路35における積分回路34(図1の第2の積分回路15)の積分機能を弱め、波形整形回路16を微分回路として動作させる。それにより、波形 整形時定数を一番速い電荷発生時間に合わせると、ほとんどの遅い信号に対して波形整形 回路16が微分回路として働くため、第1の積分回路13の積分効果を打ち消し、ガス検 出器11が発生する電荷をそのまま増幅することとなる。出力されるのは発生する電荷そ のものなので、本発明によれば、ガス検出器11の限界の計数率を得ることができる。さ らに、この信号をA/D変換回路17によりデジタル化し、デジタル積分手段18により デジタル的にもう一度積分することで、高速性を保ったままどの信号でも同じ電荷量が得 られるようになる。

【 0 0 2 8 】

これにより、従来の中性子計測用ガス検出装置では、例えばガス検出器11の一番遅い 信号に合わせて時定数を0.5μs、さらにC1=5pF,R1=5M ,C2=220 pF,R2=220K ,R3=2K ,C3=10pF,R4=48K であったが、 本発明を用いた実施例では、一番速い信号を0.1μsと仮定し、C1=5pF,R1= 1M ,C2=220pF,R2=24K ,R3=390 ,C3=10pF,R4= 10K とした。

【 0 0 2 9 】

図3は本発明に係る中性子計測用ガス検出装置にステップ信号をコンデンサを通して入力した場合のSPICE (Simulation Program with Integrated Circuit Emphasis)の計算結果を示す図である。図3(a)はステップの立ち上がりが0.1µsの場合、図3(b)はステップの立ち上がりが1µsの場合を示している。アンプ12の波形整形時定数を0.1µsとし、コンデンサを通してステップ信号を入力した。これらの図において、下のグラフがステップ信号で傾きを与えており、上のグラフが出力パルスである。時定数より

10

速い信号は同じ高さの信号となるが、時定数より長い入力は微分回路14による微分効果 が働き、背は低いが幅の広い信号になり、電荷の入力量を示す。従って、積分量を示す面 積は同じになる。

【 0 0 3 0 】

図4にガス検出器11の出力を速い波形整形時定数のアンプに通した時に得られる波形 を示す。ここでは波形整形時定数を0.1µsにしている。ガス検出器11の出力信号が 速い信号と遅い信号の混合状態で出力されているのを良く表している。速い信号はかなり 追いついているが、遅い信号は背が低く幅が広がっていて、SPICEの結果から遅い成分で ある。このガス検出器では、0.2µs~1.0µs程度の信号が混在している。 【0031】

図5に実際のガス検出装置の波形を示す。図5(a)は従来の中性子計測用ガス検出装置を用いた波形(0.5µs時定数)、図5(b)は本発明の中性子計測用ガス検出器を用いた波形(0.1µs時定数)を示している。図5(a)に示す従来の中性子計測用ガス検出器では、十分に積分できているが、パルス幅が広がってしまい、高計数率化ができていない。図5(b)に示す本発明の中性子計測用ガス検出器では、速い信号は追いついているが遅い信号はかなり背が低く幅が広がる。このガス検出器では、0.2µs~1.0µs程度の信号が混在していることを表している。

【0032】

従来の中性子計測用ガス検出装置を用いた図5(a)の信号ではパルス幅が3.6µs 程度に広がり、10%ロスの測定をしようと思うと、平均36µsの計数率で、28Kカ ウント / 秒(cps)が限界になる。一方、本発明の中性子計測用ガス検出装置を用いた 図5(b)は、最悪で1.6µsの広がりであるので、10%ロスの測定で、63Kcp sの測定で使用できることになる。従って、本発明によれば最悪でも2倍以上の高計数率 化が可能になる。また、図5(b)の例のように2信号目が入っても十分に識別できる。 【0033】

次に、本発明において信号の積分をリアルタイムに求める具体的方法について説明する。

【0034】

図 4 の結果から、速い信号と遅い信号の典型的な波形を想定し、どちらにも対処できる ようにした。実際には図 6 の(a)と(b)の波形を想定している。アンプ1 2 の出力を高 速な A / D 変換回路 1 7 でデジタル化し、処理するアルゴリズムである。ここではサンプ リングレートが 4 0 M H z 、変換ビット数が 1 2 b i t の A / D 変換回路 1 7 を使用した

[0035]

処理の順序は次のようになる。

(1) ベースラインの測定

ここでは、常にA / D 変換回路 1 7 の信号を一定区間に分けて比較し、最小値をベース ラインとして取る。最小値としたのは、試行錯誤の結果それが一番良い結果を得られるた めである。図 7 にベースラインの測定のためのフローチャートを示す。ここでは 6 4 ステ ップ(1 . 6 µ s)ごとに最小値を求める。まず、図 7 (a)に示すように、ベースライ ン用カウンターS T C T を 0 から 6 3 までカウントアップし、ベースライン用カウンター S T C T が 6 3 になったら 0 に戻す(ステップS 1 ~ S 3)。ここで A / D 変換回路 1 7 の最小出力値を求めるに当たり、さらに精度を上げるために 0 . 8 µ s ずらして二重に測 定する。つまり、図 7 (b)と(c)に示すように、3 2 クロック(0 . 8 µ s)ずらし て 6 4 クロック(1 . 6 µ s)の最小値を二重に測定する。図 7 (b)ではベースライン 用カウンターS T C T が 3 1 になったとき M I N I 0 にその時の A / D 変換回路 1 7 の出 力信号値 D A D C を入れ(ステップS 4 、S 5)、以降の A / D 変換回路 1 7 の出 力信号値 D A D C を入れ(ステップS 4 、S 5)、以降の A / D 変換回路 1 7 の出 力信号値 C A D C を入れ(ステップS 4 、S 5)、以降の A / D 変換回路 1 7 の出 力信号値 C A D C を入れ(ステップ S 4 、S 5)、以降の A / D 変換回路 1 7 の出 力信号値 C A D C を入れ(ステップ S 4 、S 5)、以降の A / D 変換回路 1 7 の出 力信号値 C A D C を入れ(ステップ S 4 、S 5)、以降の A / D 変換回路 1 7 の出 力信号値 C A D C を入れ(ステップ S 4 、S 5)、以降の A / D 変換回路 1 7 の出 力信号値 D A D C を入れ(ステップ S 4 、S 5)、以降の A / D 変換回路 1 7 の出 力信号値 D A D C を入れ(ステップ S 4 、S 5)、以降の A / D 変換回路 1 7 の出 力信号値 D A D C を入れ(ステップ S 5 3)。そし

10



て、図7(d)に示すように、ベースライン用カウンターSTCTが0~31のときは最 新のベースラインBBASEをMINI0(ステップS12、S13)に、ベースライン 用 カ ウ ン タ ー S T C T が 3 2 ~ 6 3 の とき は 最 新 の ベ ー ス ラ イ ン B B A S E を M I N I 1 (ステップS12、S14)に設定する。なお、図中のクロック同期位置で基本クロック に同期が取られ、クロック立ち上がりごとに一回動作することとする。

[0036]

(2)立ち上がりの検出

図8にパルス積分の測定のためのフローチャートを示す。

予め設定しておいたステップ数以上において信号の増加(ステップS30)が続いた場 合、パルスの立ち上がりがあったものとみなす。

具体的にはまず、制限時間用カウンターADDCTにより制限時間内であるかを調べ(ステップS21)、ベースライン用バッファメモリBASEに記録されたベースラインデ ータより A / D 変換回路 1 7 の出力信号値 D A D C が大きいか比較し(ステップ S 2 2) さらに立ち上がり用カウンターRISECTが所定のステップ数〔ここでは4ステップ (100ns)〕を超えているか調べ(ステップS23)、これらのいずれの条件も満た していれば、立ち上がりとする。積分は、A/D変換回路17のデータからベースライン を引いた値を累積していく。その際、A/D変換回路17のデータがベースライン以下に なる場合はそのデータを破棄する。データの破棄(ステップS32)は最新のベースライ ンデータをコピーし、各カウンタをクリアする。

[0037]

(3)最大値(MAX)の検出

次に、A/D変換回路17の出力信号値DADCの最大値MAXを検出し、保存する(ステップS24)。

[0038]

(4) MAX/2の検出

A / D 変換回路 1 7 の出力信号値 D A D C が M A X / 2 を下回る値を検出(ステップ S 25)したら、パルスの終了と判断し、積分値が設定している閾値以上(ステップS27)であればデータとして保存(ステップS28)し、データの破棄(ステップS32)に 移行する。閾値未満であれば何もせずにデータの破棄(ステップS32)に移行する。す なわち、 A / D 変換回路 1 7 の出力信号値 D A D C が M A X / 2 以下になっており、最大 値をすでに検出していて、積分用カウンターINTEGの積分値が閾値LLDを超えてい れば、その積分値を出力波高値PEAKとして保存する(ステップS25~S28)。 [0039]

(5)制限時間で廃棄

上記の(1)~(4)が設定している制限時間内に終了していない場合、データを廃棄 して(ステップS32)次の信号待ちに移行する。この他にも、A/D変換回路17の出 力信号値DADCがベースラインデータを超えていなかったらいつでもデータを廃棄し、 偽信号の混入を防ぐ。

[0040]

40 図9にコンデンサを通してステップ信号を入力した場合のアンプ出力波形を示す。図9 (a)はステップ信号傾きが200ns、図9(b)は500ns、図9(c)は1.3 µsの波形を示している。下の波形が傾きを与えた入力のステップ信号で、上のグラフが アンプ出力波形である。ステップ信号に0.5pFのコンデンサを通して入力したので、 どれもが0.5pCの電荷量を受けた時の出力である。波形整形時定数は0.1μsに設 定している。この図からSPICEの計算結果と同じ出力が得られていることが分かる。 [0041]

図 1 0 は 従 来 の 中 性 子 計 測 用 ガ ス 検 出 装 置 で パ ル ス 波 高 値 か ら 波 高 分 布 図 を 得 た デ ー タ である。図10(a)はステップ信号傾きが200ns、図10(b)は500ns、図 10(c)は1.3µ sの波形を示している。横軸がパルスの波高値、縦軸がカウント数 である。図9のアンプ出力波形のピーク値と合った位置に分布しているのが分かる。

20

10

【0042】

図11は本発明の中性子計測用ガス検出装置でパルス積分値から波高分布図を得たデー タである。図11(a)はステップ信号傾きが200ns、図11(b)は500ns、 図11(c)は1.3µsの波形を示している。横軸がパルス積分値、縦軸がカウント数 である。図9のアンプ出力波形の積分値(面積)と合った位置に分布しているのが分かる

【0043】

図12に、実際の中性子測定における、従来の中性子計測用ガス検出装置で計測したパ ルス波高値と、本発明の中性子計測用ガス検出装置で計測したパルス積分値の比較データ を示す。図12(a)が従来の中性子計測用ガス検出装置で計測したパルス波高値、図12 (b)が本発明の中性子計測用ガス検出装置で計測したパルス積分値を示している。これ らの図より明らかなように、図12(b)では高い波高データが多くなっていて、理想の 分布を示しているのが分かり、本発明が十分に効果的であることが証明できている。 【0044】

以上、本発明の実施形態について説明したが、本発明は上記実施形態に限定されるもの ではなく、本発明の趣旨に基づき種々の変形が可能であり、これらを本発明の範囲から排 除するものではない。

【産業上の利用可能性】

【0045】

本発明は、He3ガスの密封空間に飛び込んでくる中性子の量を計測する中性子計測用 20 ガス検出装置に関し、特に、当該ガス検出器内に中性子が飛び込んできた際に発生する電 荷量を検出する信号処理手段における高計数率化と安定化のための処理技術に関するもの であり、産業上の利用可能性を有する。

【図面の簡単な説明】

[0046]

【図1】本発明に係る中性子計測用ガス検出装置の構成を示す模式図である。

【図2】中性子計測用ガス検出装置で通常使用される電荷型アンプの部分回路を示す。

【図3】ステップ信号をコンデンサを通して入力した場合のSPICE(SimulationProgram with Integrated Circuit Emphasis)の計算結果を示す図である。

【図 4 】ガス検出器の出力を速い波形整形時定数のアンプに通した時に得られる波形を示 ³⁰ す図である。

【図5】従来と本発明の実際のガス検出装置の波形を示す図である。

【図6】速い信号と遅い信号の想定された典型的な波形を示す図である。

【図7】本発明に係る中性子計測用ガス検出装置におけるベースラインの測定のためのフ ローチャートである。

【図8】本発明に係る中性子計測用ガス検出装置におけるパルス積分の測定のためのフロ ーチャートである。

【図9】コンデンサを通してステップ信号を入力した場合のアンプ出力波形を示す図である。

【 図 1 0 】従来の中性子計測用ガス検出装置でパルス波高値から波高分布図を得たデータ ⁴⁰ を示す図である。

【 図 1 1 】本 発 明 の 中 性 子 計 測 用 ガ ス 検 出 装 置 で パ ル ス 積 分 値 か ら 波 高 分 布 図 を 得 た デ ー タ を 示 す 図 で あ る 。

【図12】実際の中性子測定における、従来の中性子計測用ガス検出装置で計測したパル ス波高値と、本発明の中性子計測用ガス検出装置で計測したパルス積分値の比較データを 示す図である。

【図13】ガス検出器の構造を説明するための模式図である。

【図14】従来のガス検出装置の例を示す図である。

【符号の説明】

[0047]

- 1 1 ガス検出器
- 12 アンプ
- 13 第1の積分回路
- 14 微分回路
- 15 第2の積分回路
- 1 6 波形整形回路
- 17 A/D 変換回路
- 18 デジタル積分手段





-1.0V

0s 1.0us n V(U3:OUT) + V(J11:s)







積分時定数(ポールゼロ相殺)=C1×R1=C2×R2 波形整形時定数=C2×R3=C3×R4 * 従来さずでは一来深い信号に合わせるが、本登明の

*従来方式では一番遅い信号に合わせるが、本発明の方式では 一番速い信号に合わせる。



2.0us

Time

3.0us

【図4】





【図6】













【図9】



INTEG:積分用カウンター LLD:中性子の閾値 PEAK:出力波高値 DDADC:DADCの1クロック前

【図10】





【図11】



【図12】











フロントページの続き

- (72)発明者 佐藤 節夫 茨城県つくば市大穂1番地1 大学共同利用機関法人高エネルギー加速器研究機構内
- (72)発明者 武藤 豪
- 茨城県つくば市大穂1番地1 大学共同利用機関法人高エネルギー加速器研究機構内
- F ターム(参考) 2G088 EE25 FF09 FF15 GG05 JJ07 KK06 KK07 KK13 LL15

5C038 DD09 DD15