

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-93616  
(P2014-93616A)

(43) 公開日 平成26年5月19日(2014.5.19)

(51) Int.Cl.	F I	テーマコード (参考)
HO4N 5/372 (2011.01)	HO4N 5/335 720	4M118
HO1L 27/144 (2006.01)	HO1L 27/14 K	5C024
HO1L 27/146 (2006.01)	HO1L 27/14 A	

審査請求 未請求 請求項の数 4 O L (全 17 頁)

(21) 出願番号	特願2012-242275 (P2012-242275)	(71) 出願人	504151365 大学共同利用機関法人 高エネルギー加速器研究機構 茨城県つくば市大穂1番地1
(22) 出願日	平成24年11月2日 (2012.11.2)	(74) 代理人	100093816 弁理士 中川 邦雄
		(72) 発明者	新井 康夫 茨城県つくば市大穂1番地1 大学共同利用機関法人高エネルギー加速器研究機構内
		Fターム(参考)	4M118 AA01 AB01 BA14 CA05 FA06 GA10 5C024 HX23 JX36 JX37

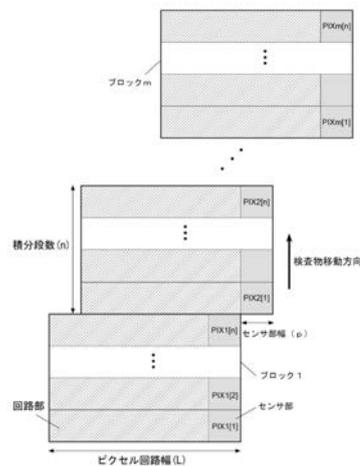
(54) 【発明の名称】 デジタルTDI方式検出器

(57) 【要約】

【課題】 小型で、TDI段数を増加させることができるとともに、高速で移動する検査物における微小異物でも検出することができるデジタルTDI方式の検出器を提供する。

【解決手段】 上記課題を解決するために、デジタル的に時間遅延積分(TDI)機能を実現したデジタルTDI方式検出器であって、ひとつのセンサ部の横にTDI動作を行う読み出し回路部を配置した検出部を複数縦方向に隣合わせたブロックと、前記ブロックと同じ構成で前記ブロックの縦方向に前記センサ部の幅分横にずらして配置した別のブロックと、からなることを特徴とするデジタルTDI方式検出器の構成とした。

【選択図】 図3



**【特許請求の範囲】****【請求項 1】**

デジタル的に時間遅延積分 ( T D I ) 機能を実現したデジタル T D I 方式検出器であって、  
ひとつのセンサ部の横に T D I 動作を行う読み出し回路部を配置した検出部を複数縦方向に隣合わせたブロックと、  
前記ブロックと同じ構成で前記ブロックの縦方向に前記センサ部の幅分横にずらして配置した別のブロックと、  
からなることを特徴とするデジタル T D I 方式検出器。

**【請求項 2】**

デジタル的に時間遅延積分 ( T D I ) 機能を実現したデジタル T D I 方式検出器であって、  
複数のセンサ部の組である複数センサ部の横方向の一方向又は両方向に T D I 動作を行う読み出し回路部を配置した複センサブロックと、  
前記複センサブロックと同じ構成で前記複センサブロックの縦方向に前記複数センサ部の幅分横にずらして配置した別の複センサブロックと、  
からなり、  
前記読み出し回路と、前記センサ部及び前記読み出し回路を接続する配線の一部を共有することでセンサ部の面積を小さくしたことを特徴とするデジタル T D I 方式検出器。

**【請求項 3】**

前記ブロック又は複センサブロックの横方向に前記ブロックと同じ構成の別のブロック又は複センサブロックを並べて、任意の縦横比率の形状とし、縦方向のみに伸ばした際に生じる前記センサ部からの出力信号の遅延増加を抑えたことを特徴とする請求項 1 又は請求項 2 に記載のデジタル T D I 方式検出器。

**【請求項 4】**

請求項 1 ~ 請求項 3 の何れか 1 項に記載のデジタル T D I 方式検出器において、  
前記センサ部からの信号を、前記読み出し回路部の増幅・整形回路及び波高弁別回路に通し、デジタルパルスに変換し、前記読み出し回路部の計数回路に於いて前段から来た計数値に加えて前記デジタルパルスを計数し、次段の計数回路に送ることを特徴とするデジタル T D I 用駆動回路。

**【発明の詳細な説明】****【技術分野】****【0001】**

この発明は、移動物体の光学あるいは X 線撮影で用いられる時間遅延積分 ( T D I : T i m e D e l a y I n t e g r a l ) 方式に使用されるデジタル T D I 方式検出器 ( イメージセンサ及び該イメージセンサの駆動方法 )、デジタル T D I 用駆動回路に関するものである。

**【背景技術】****【0002】**

C C D ( C h a r g e C o u p l e d D e v i c e ) による T D I 方式の例としては非特許文献 1 等数多くのものがある。

**【0003】**

一方、T D I 方式を C M O S イメージセンサを用いて実現する方法を検討したものとして、非特許文献 2 が挙げられる。一般的に C M O S 技術では C C D のような高効率の電荷転送が行えないので、アナログ方式での高性能 T D I は実現が難しい。他方信号をデジタル化し、足し算器を使う事で転送によるロスは防げるが、回路規模が大きくなってしまい、高精細なピクセルの実現は難しい。

**【0004】**

現在ベルトコンベア等で移動する検査物中の異物検査や、ドキュメントのラインスキャン等では、光源又は X 線源と C C D を用いた時間遅延積分 ( T D I ) 方式が主に用いられている。

10

20

30

40

50

## 【 0 0 0 5 】

T D I方式の C C Dでは図 1 に示すように、光または X 線 ( A )により生成された電荷を隣の画素 (ピクセル)に転送 ( B )しながら、さらに新たに収集された電荷を積分 ( C )するようになっており、ベルトコンベアに乗って流れる検査物の移動 ( A )と C C Dの電荷転送 ( B )とを同期させ C C Dイメージセンサをラインセンサとして用いる事で、露光時間を長くとる事ができ、1次元のラインセンサに比べ S / Nを向上させた測定が行える (特許文献 1)。

## 【 0 0 0 6 】

しかしながら、C C Dではピクセルの大きさ、電荷転送速度、ピクセル中に蓄える事の出来る電荷量等に制限が有り、高速 ( 2 0 m / m i n以上)で流れる検査物中から微小 (直径 5 0 μ m以下)異物を確実に検出する事は難しい。また、C C Dの電荷転送効率は非常に高いが、それでも電荷転送が多くなると転送電荷の消失やオーバーフローが問題となるため、T D Iの段数の増加には限度がある。

10

## 【 先行技術文献 】

## 【 特許文献 】

## 【 0 0 0 7 】

【 特許文献 1 】特開 2 0 0 4 - 2 5 7 8 8 4 号公報

## 【 非特許文献 】

## 【 0 0 0 8 】

【 非特許文献 1 】IEEE Journal of Solid-State Circuits, Vol. SC-15, No.4, August 1980, Michael G.Farrier and R. H. Dyck, "A Large Area TDI Image Sensor for Low Light Level Imaging".

20

【 非特許文献 2 】IEEE Transactions on Electron Devices, Vol.56, No.11, November 2009, Gerald Lepage, Jan Bogaerts, and Guy Meynants, "Time-Delay-Integration Architectures in CMOS Image Sensors".

【 非特許文献 3 】新井 他 日本物理学会 第65巻 第9号 691-698、2010年

## 【 発明の概要 】

## 【 発明が解決しようとする課題 】

## 【 0 0 0 9 】

そこで、本発明は、小型で、T D I段数を増加させることができるとともに、高速で移動する検査物における微小異物でも検出することができるデジタル T D I方式の検出器を提供することを目的としている。

30

## 【 課題を解決するための手段 】

## 【 0 0 1 0 】

本発明者は、上記の課題を達成するために鋭意研究を重ねた結果、移動する検査物に同期してピクセル (センサ部)内の計数値を転送して行く事により本発明を完成するに至った。

## 【 0 0 1 1 】

すなわち、本発明は、

( 1 )

デジタル的に時間遅延積分 ( T D I ) 機能を実現したデジタル T D I方式検出器であって、

40

ひとつのセンサ部の横に T D I動作を行う読み出し回路部を配置した検出部を複数縦方向に隣合わせたブロックと、

前記ブロックと同じ構成で前記ブロックの縦方向に前記センサ部の幅分横にずらして配置した別のブロックと、

からなることを特徴とするデジタル T D I方式検出器の構成とした。

( 2 )

デジタル的に時間遅延積分 ( T D I ) 機能を実現したデジタル T D I方式検出器であって、

50

複数のセンサ部の組である複数センサ部の横方向の一方向又は両方向にT D I動作を行う読み出し回路部を配置した複センサブロックと、  
前記複センサブロックと同じ構成で前記複センサブロックの縦方向に前記複数センサ部の幅分横にずらして配置した別の複センサブロックと、からなり、  
前記読み出し回路と、前記センサ部及び前記読み出し回路を接続する配線の一部を共有することでセンサ部の面積を小さくしたことを特徴とするデジタルT D I方式検出器の構成とした。

( 3 )

前記ブロック又は複センサブロックの横方向に前記ブロックと同じ構成の別のブロック又は複センサブロックを並べて、任意の縦横比率の形状とし、縦方向のみに伸ばした際に生じる前記センサ部からの出力信号の遅延増加を抑えたことを特徴とする( 1 )又は( 2 )に記載のデジタルT D I方式検出器の構成とした。

10

( 4 )

( 1 ) ~ ( 3 )の何れかに記載のデジタルT D I方式検出器において、  
前記センサ部からの信号を、前記読み出し回路部の増幅・整形回路及び波高弁別回路に通し、デジタルパルスに変換し、前記読み出し回路部の計数回路に於いて前段から来た計数値に加えて前記デジタルパルスを計数し、次段の計数回路に送ることを特徴とするデジタルT D I用駆動回路の構成とした。

【発明の効果】

【 0 0 1 2 】

20

本発明は、上記構成であるので、T D I回路面積が増加しても、センサ部サイズを小さくすることができ、また積分段数が増加してもノイズの増加、転送電荷の消失やオーバーフローもないデジタルT D I方式の検出器を提供することができる。従って、高速で移動する検査物における微小異物でも検出することができる。

【図面の簡単な説明】

【 0 0 1 3 】

【図 1】図 1 は、X線異物検査に於けるC C Dを用いたT D I方式の説明図である。

【図 2】図 2 は、S O Iピクセル検出器の概念図である。上部にC M O S集積回路を下部にP I Nダイオード構造のセンサを持ち、両者の間がピア構造により接続される。

【図 3】図 3 は、S t a g g e r e d C e l l T D I方式の概要を示す平面模式図である。積分段数nのブロックを縦方向にm個並べた例である。

30

【図 4】図 4 は、S t a g g e r e d C e l lの各ブロックに於ける、デジタルT D I用駆動回路の例を示す概念図である。センサ部のセンサからの信号は増幅・整形回路で、増幅・整形された後に、波高弁別回路によりしきい値を超えた信号がデジタルパルスに変換され、計数回路により計数されながら、次段へ転送されて行く。

【図 5】図 5 は、S t a g g e r e d C e l lによるT D I動作を示す図である。検査物中の異物の動きに合わせて、積分時間 t 周期でセンサ部で得られた信号の数を計数し、計数値を後段へ転送し足し合わせて行く事により、長い露光時間を確保する。

【図 6】図 6 は、データ出力タイミングをそろえる為にS t a g g e r e d C e l l T D Iの後段に設ける同期用バッファの一例を示す。

40

【図 7】図 7 は、i 段目のブロックに於けるデータ転送及び計数タイミングの一例を示す。

【図 8】図 8 は、複数のセンサ部を組にしたS t a g g e r e d C e l l T D I方式の概要を示す平面模式図である。

【図 9】図 9 は、複数のセンサ部を組にしたS t a g g e r e d C e l lの各複ブロックに於ける、デジタルT D I用駆動回路の一例を示す。

【図 1 0】図 1 0 は、複数ブロックを縦横に配置した平面模式例(実施例 3 の場合を示す)である。S t a g g e r e d C e l l T D Iブロックを横方向にk列並べた例。積分段数はn、横方向の総ピクセル数はk x mとなる。

【発明を実施するための形態】

50

## 【0014】

以下、図面に基づき本発明について詳細に説明する。なお、本発明は、以下の実施例に限定されるものではない。

## 【実施例1】

## 【0015】

本発明は、Silicon-On-Insulator (SOI) 基板を用いたCMOSピクセルプロセス(非特許文献3)技術に適した方式である事から、以下SOI CMOSピクセルプロセス技術を用いた場合について説明する。しかしながら、他のプロセスを用いてセンサ部と読み出し回路を実現した場合でも、同様な効果が期待出来る。

## 【0016】

SOIピクセルプロセスを用いた検出器SOIPIXでは、図2に示すようにSOI基板を用いて、上部のSOI層中にCMOSトランジスタ等の電子回路を作成し、下部の支持基板中にX線等の放射線を測定するためのPINダイオードを形成し、両者をビアを通じて接続する事で、センサ部と読み出し回路部の一体型の放射線検出器を構成する事が可能である。

## 【0017】

SOIPIXでは、通常センサ部のすぐ上部に読み出し回路を置くが、デジタルTDIに必要な全ての機能をピクセル面積内に搭載しようとする、ピクセル面積が大きくなってしまい、高精細な測定が行えない。

## 【0018】

そこで、本発明である実施例1では、読み出し回路部(単に「回路部」ともいう。)をセンサ部の横に配置し、センサ部と回路部との位置を分離した検査部(図4参照)とする。これによりセンサ部の大きさが小さく出来、高精細な測定が可能となる。ただこの場合、隣接するブロックをすぐ横に置けなくなる事から、隣のブロックは縦方向(図3上方向)に離れた位置に配置して、さらにセンサ幅(p)だけ横にずらした位置に配置(Stagger)する必要がある。

## 【0019】

本発明の第1の実施例として、StaggerさせたTDI検出部の基本構成(Staggered Cell TDI)を図3に示す。また、センサ部と回路部の詳細を図4に示す。

## 【0020】

図4に示すように、センサ部に設けられたPINダイオード(センサ)で検出された放射線信号を計数及びTDI動作させる為の、増幅・整形回路、波高弁別回路、計数回路等は読み出し回路部に置かれる。

## 【0021】

計数回路(図4i段目)には、前段(図4i-1段目)から送られて来た計数値を初期値として書き込み(初段の場合は0を書き込む)、個々のPINダイオードで検出された放射線の数足を足し合わせていくための回路(計数回路)を有することで、デジタル的にTDIを実現して行く。

## 【0022】

各段での積分時間を  $t$  とすると、Staggerされたブロックでは図5に示すように、検査物が入ってくるタイミング(T)は、ブロックの縦方向に隣りあった別のブロック間では、積分段数分(n)に相当するサイクル時間( $n \cdot t$ )だけデータの入出力タイミングが異なる。

## 【0023】

この為、検出器で検出された画像を復元させる為には、データを読み出した後に、外部コンピュータ等で画像を再構成する必要がある。あるいは、外部又は内部に適当な長さの同期用バッファ(図6)を配置する事でデータの出力タイミングを同期させ、検出された画像のずれを解消させる事が出来る。

## 【0024】

10

20

30

40

50

## [ 動作の説明 ]

図 4 に示した読み出し回路の動作タイミングを図 7 に示す。信号名に添字として付けた  $i$  は T D I 列中の  $i$  段目の回路であることを示す。

## 【 0 0 2 5 】

まず、 $T = t_0$  において L O A D 信号により計数回路に 0 または前段の計数値を設定する。図 7 の例では、 $i$  段目の計数回路 ( C N T  $i$  ) の計数値  $N_i [ t_0 ]$  に前段の計数回路 ( C N T  $i - 1$  ) の計数値  $N_{i - 1} [ t_0 - 1 ]$  がコピーされ、同様に C N T  $i$  の値が C N T  $i + 1$  にコピーされる。

## 【 0 0 2 6 】

続いて積分時間中にセンサで X 線が検出されると、増幅・整形回路によりパルス信号 ( X P U L S E ) が生成され、波高弁別器によりデジタルパルスに変換される。この時、波高弁別器のしきい値はノイズレベルよりも充分高く、また測定 X 線からの信号レベルよりも低い値に設定しておく。

10

## 【 0 0 2 7 】

計数回路は積分時間の間にデジタルパルスが発生する毎に 1 ずつ値を増やして行く。図 7 の例では積分時間中に 2 回の X P U L S E  $i$  が発生し、 $N_i [ t_0 ]$  の値に 2 が加えられている。

## 【 0 0 2 8 】

積分時間が終了したら、再び L O A D 信号により計数値を次の段に送る (  $T = t_0 + 1$  )。このようにして、各サイクル毎に検出した X 線の数を足し合わせながら転送し、最終段からは外部に「積分時間  $t \times n$  段」の時間内に発生した X 線数をデータとして出力する。

20

## 【 0 0 2 9 】

## [ 効果の説明 ]

以上のように、本発明によれば移動する検査物に同期してピクセル内の計数値を転送し足し合わせて行く事により、光・X 線照射に対する積分時間を  $n$  段倍多く確保する事が出来る。しかも転送する値はアナログ値ではなくデジタル計数値なので、転送段数を増やしてもノイズが増加する事はなく、 $S / N$  が向上して行く。さらに、C C D の場合の電荷転送 (  $< 10 \text{ MHz}$  ) と違って、デジタル値の転送なので非常に高速 (  $> 100 \text{ MHz}$  ) に転送が行える事から、高速に移動する検査物の検出にも用いる事が出来る。

30

## 【 0 0 3 0 】

また、各検査部はデジタル読み出し回路を持ちながらも、空間分解能はセンサ部の大きさのみで決まるので、従来方式よりも高精細 (  $20 \mu\text{m}$  以下 ) にする事が出来、微小な異物の検出が行える。

## 【 0 0 3 1 】

このように、本発明を使うと従来技術では不可能であった、高速で移動する微小異物の検出を充分な積分時間 (  $= S / N$  ) を確保しながら行う事が出来る。

## 【 実施例 2 】

## 【 0 0 3 2 】

さらに本発明の第 2 の実施例として、1 ブロックずつ S t a g g e r させるのではなく、複数のセンサ部を縦横に配置した組である複センサブロックごとに S t a g g e r させる方法を取る事も出来る ( 図 8 )。このとき、中心部のセンサ部からの信号配線は他のセンサ部の中を通り抜けて横方向に配線する事となる ( 図 9 )。また、必要に応じて読み出し回路部を両側に別ける事も出来る。

40

## 【 0 0 3 3 】

## [ 動作の説明 ]

各デジタル T D I 用駆動回路、T D I の動作は実施例 1 と同様である。ただし、複センサブロック内のセンサ部の出力は同時に出力される。

## 【 0 0 3 4 】

## [ 効果の説明 ]

50

本発明の第2の実施例によれば、第1の実施例で得られる効果に加えて、複数のセンサ部を組にする事により、制御線や制御回路を共通して使用する事が可能となり、1ピクセル当たりの回路部面積を縮小出来る可能性がある。また、複センサブロック毎にセンサ部の出力は同タイミングで得る事が出来る。

【0035】

また、複センサブロック内では隣の列のセンサ部がすぐ横にあり同時に撮影するので、実施例1に比べて、露光時刻の違いによる影響を受けにくいという利点がある。しかしながら、逆に実施例1の場合と比べて、複センサブロック毎にゲインやオフセット値等の違いが出て、データの一様性が悪化する可能性もある。

【実施例3】

【0036】

さらに本発明の第3の実施例として、実施例1(図3)及び実施例2(図8)のStaggered Cell TDIを横方向に複数列並べた構成を挙げる事が出来る。実施例1の場合のStaggered Cell TDIブロックを複数横に並べた例を図10に示す。このようにすることで、チップ面積を有効に使いながら、横方向のピクセル数を増やすことが出来る。

【0037】

第3の実施例も効果は第1及び第2の実施例と同じである。第1及び第2の実施例では横方向のピクセル数 $m$ に対して縦方向の長さは $n \times m$ となり縦長となる事から、センサーチップを製作する際に集積回路マスクの大きさ制限等からピクセル数 $m$ を増やす事が難しくなってしまう。

【0038】

そこで実施例1(図3)の場合(センサ部幅( $p$ )) $\times$ (ブロック数 $m$ )が(ピクセル回路幅( $L$ ))に、実施例2(図8)の場合(センサ部幅( $p$ )) $\times$ (ブロック数 $m$ ) $\times$ (複センサ部数( $j$ ))の横方向のセンサ部数が(複ブロック回路幅( $L$ ))に等しくなる複数ブロックの集まりをStaggered Cell TDIブロックとすると、図10のように横方向にブロックを敷き詰める事が出来る。このようにして、製造に最適な縦横比のセンサーチップを設計する事が出来る。

【0039】

[動作の説明]

各ブロック、複ブロックの動作は実施例1及び第2と同様である。出力はStaggered Cell TDIブロックの数だけ平行して得られる。

【0040】

[効果の説明]

本発明の第3の実施例によれば、第1及び第2の実施例で得られる効果に加えて、検出器の製造に最適な縦横比を選択出来るという点が挙げられる。

【0041】

さらに、本発明では隣り合うピクセルからの出力値の出力タイミングが $n$ サイクルずつ異なってくると言う事を第1の実施例で述べたが、第3の実施例を取れば、ブロックを増やす事で横方向のピクセル数を増加させても、出力の遅れは1Staggered Cell TDIブロックの時と同じに納まる。

【産業上の利用可能性】

【0042】

本発明であるデジタルTDI方式検出器をX線異物検査装置に用いれば、リチウム電池等の中に混在し大きな問題となる小さな金属異物の検出を高速移動で行えるようになり、不良電池の削減に大きく貢献する。また、不透明なシートにより包装された食品・薬物等への、不純物の混入を高速移動させながら検査すること等にも役立つ。

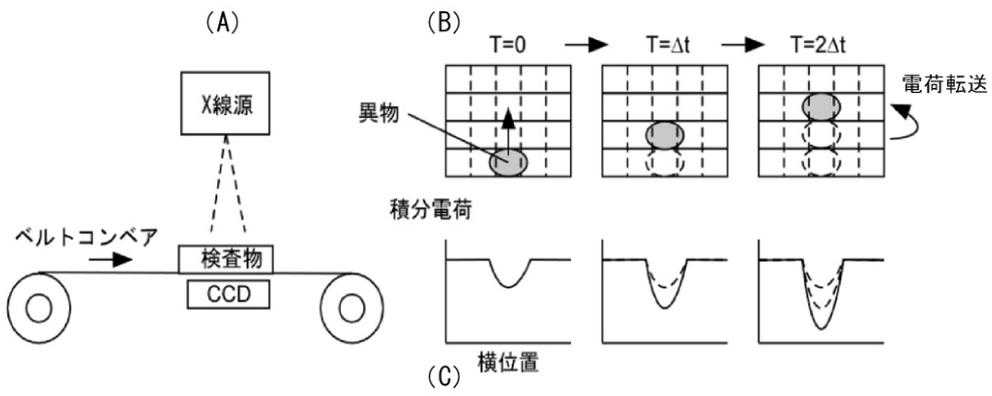
10

20

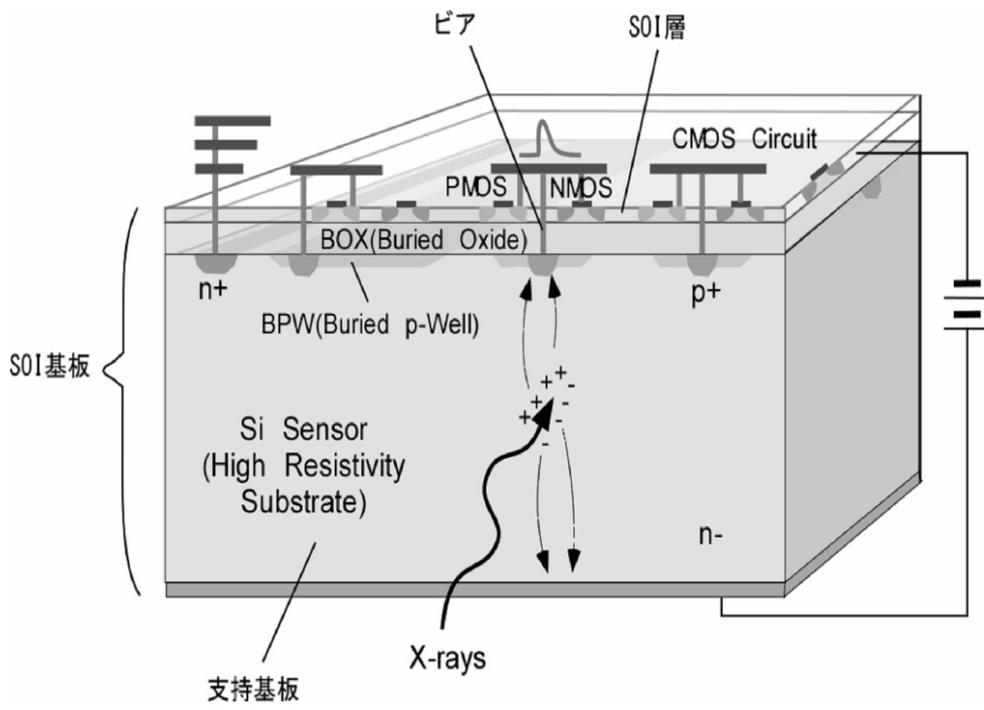
30

40

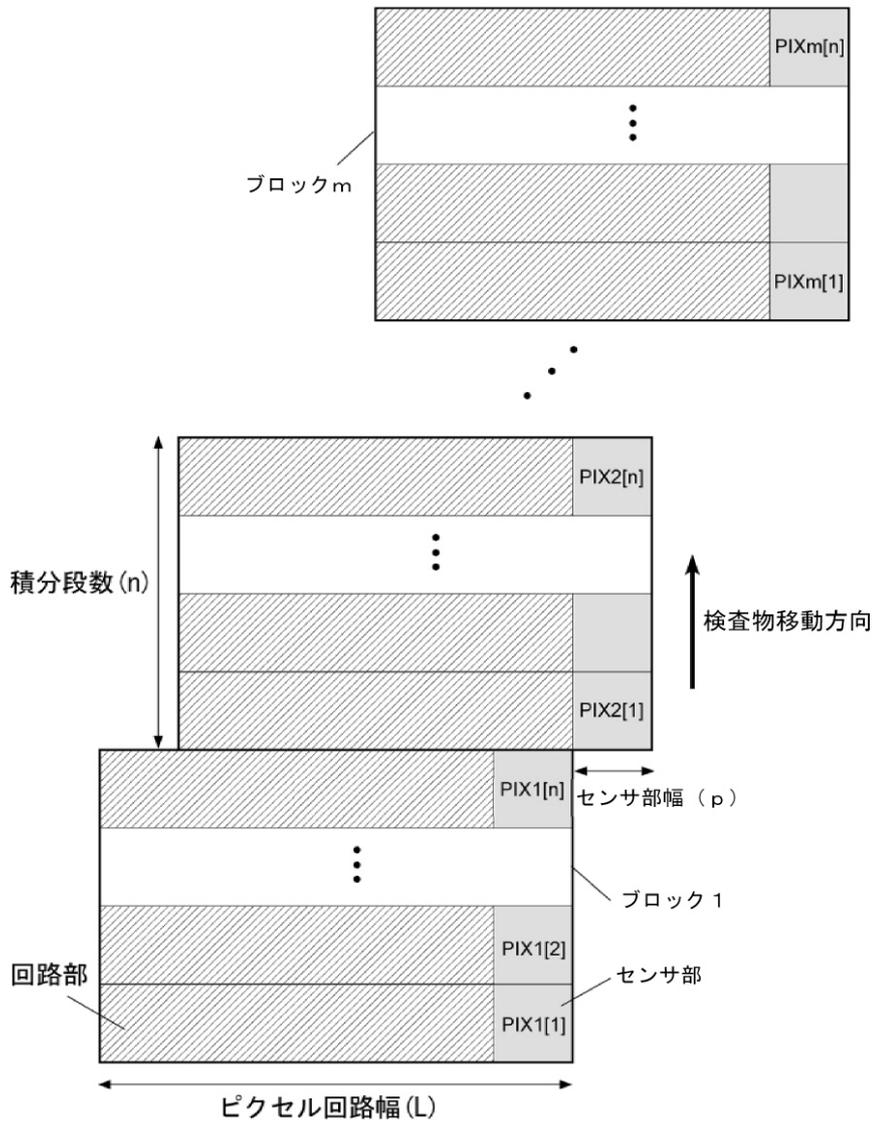
【 図 1 】



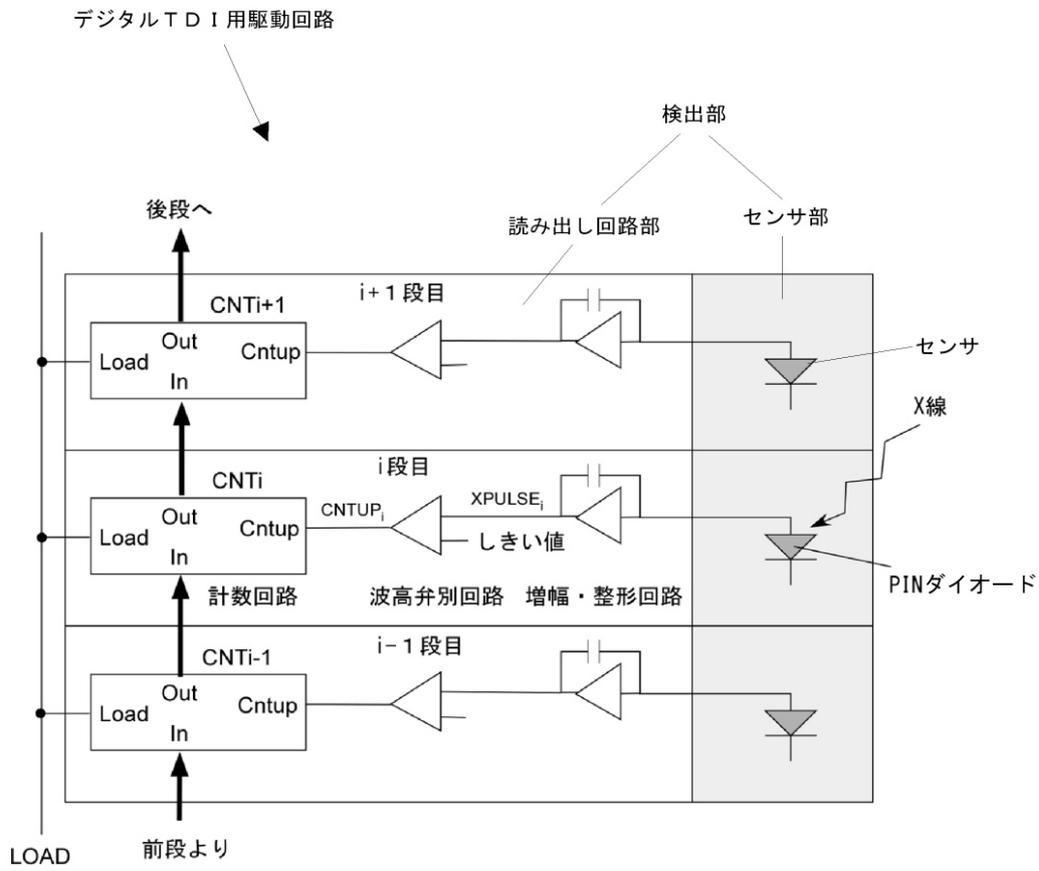
【 図 2 】



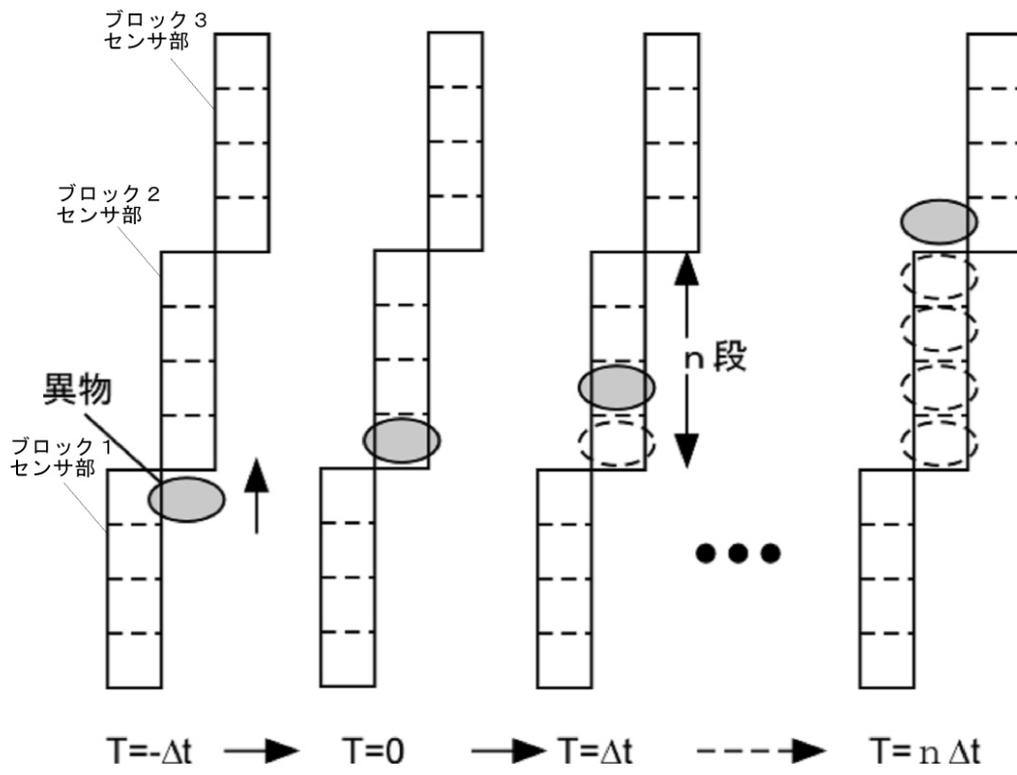
【 図 3 】



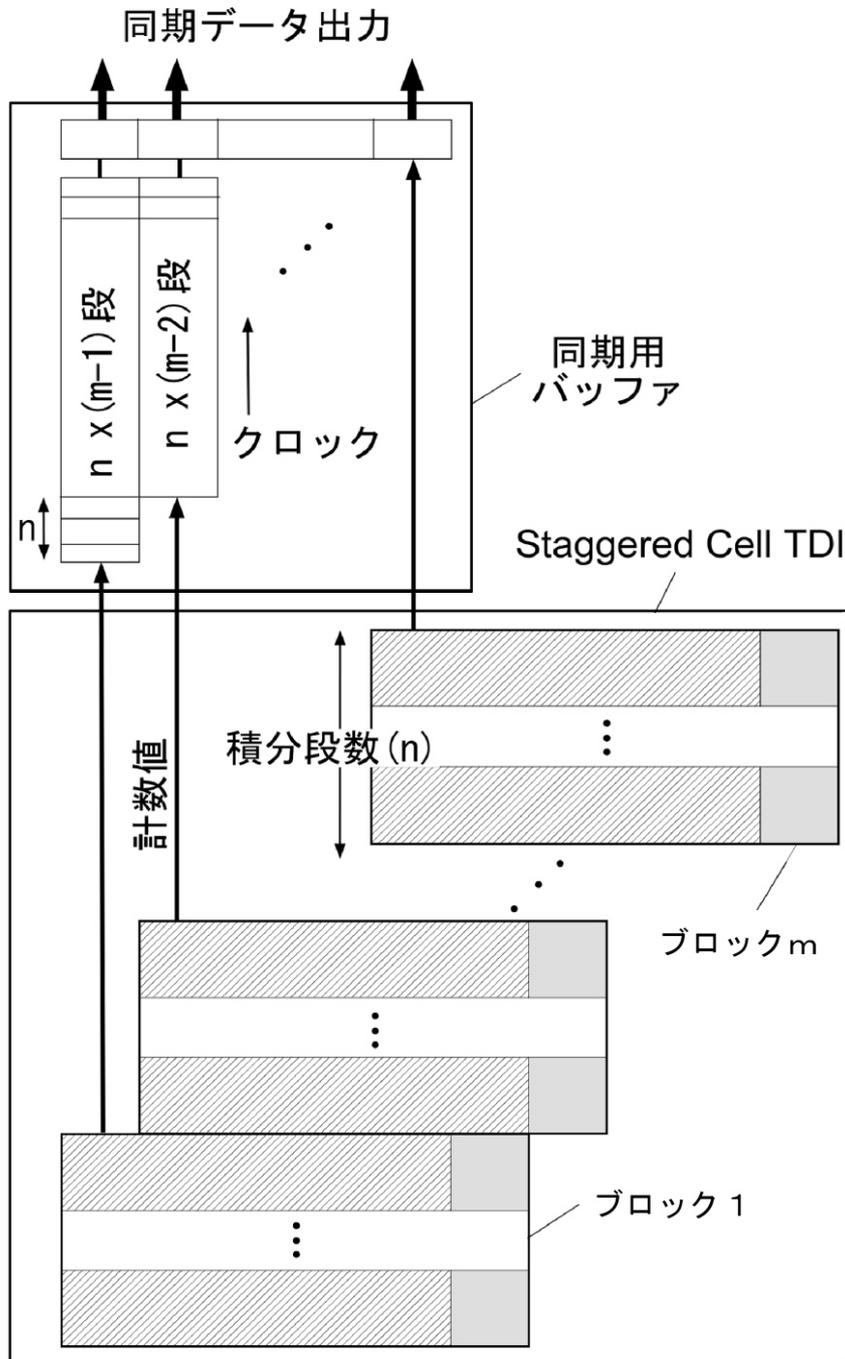
【 図 4 】



【 図 5 】

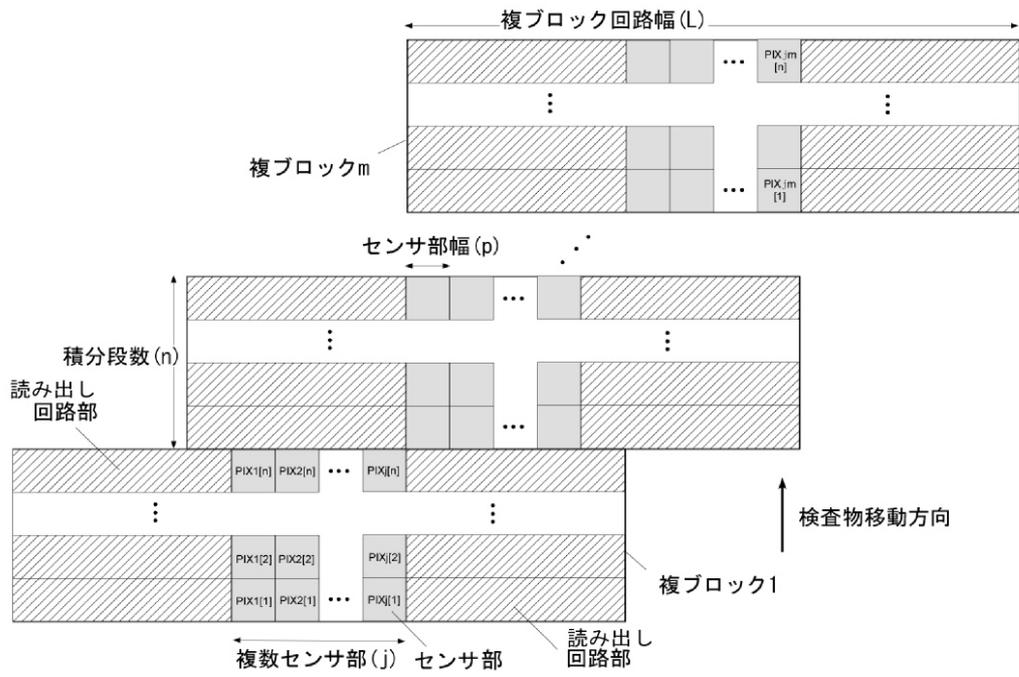


【 図 6 】

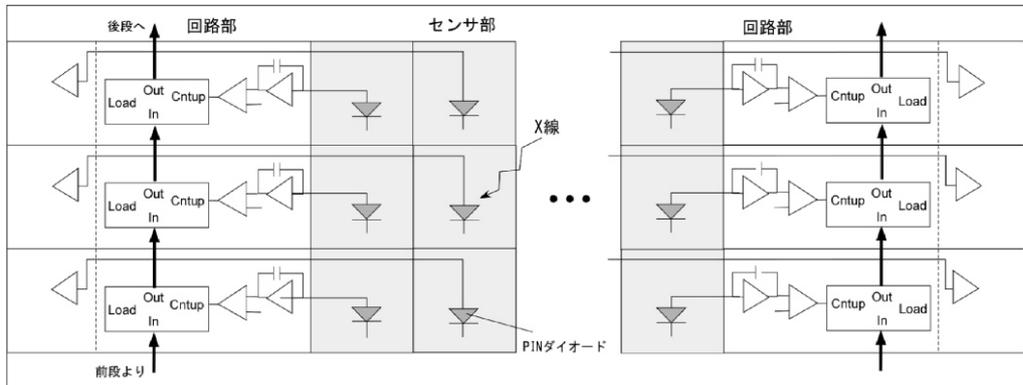




【 図 8 】



【 図 9 】



【図 10】

