

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2018-142560

(P2018-142560A)

(43) 公開日 平成30年9月13日(2018.9.13)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 21/822 (2006.01)	HO 1 L 27/04 F	5F038
HO 1 L 27/04 (2006.01)	HO 1 L 29/78 623Z	5F048
HO 1 L 29/786 (2006.01)	HO 1 L 27/08 331E	5F110
HO 1 L 27/08 (2006.01)	HO 1 L 29/91 L	
HO 1 L 29/861 (2006.01)	HO 1 L 27/08 102C	

審査請求 未請求 請求項の数 1 O L (全 7 頁) 最終頁に続く

(21) 出願番号 特願2015-199200 (P2015-199200)
 (22) 出願日 平成27年10月7日 (2015.10.7)

(71) 出願人 504151365
 大学共同利用機関法人 高エネルギー加速器研究機構
 茨城県つくば市大穂1番地1
 (74) 代理人 100064908
 弁理士 志賀 正武
 (74) 代理人 100161207
 弁理士 西澤 和純
 (74) 代理人 100163496
 弁理士 荒 則彦
 (72) 発明者 倉知 郁生
 茨城県つくば市大穂1番地1 大学共同利用機関法人高エネルギー加速器研究機構内
 Fターム(参考) 5F038 BH19 DF07 DF09 DT12 EZ06
 EZ20

最終頁に続く

(54) 【発明の名称】放射線被曝耐性SOIトランジスタ

(57) 【要約】

【課題】本発明は、高い放射線被曝耐性を有する放射線被曝耐性SOIトランジスタを提供することを目的とするものである。

【解決手段】SOIのデバイス内に放射線検出を行うMOSFETを形成させ、それにより、放射線被曝量に相当するBOXに生じる電荷量をモニタしながら放射線被曝によりBOXに生じる電荷量をキャンセルさせることにより、放射線被曝耐性を向上させる。

【選択図】図4

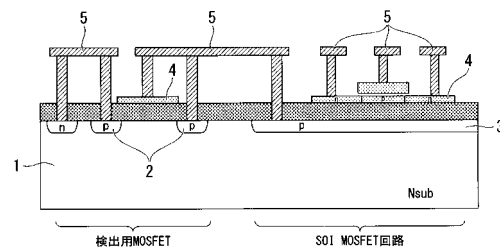


図4

【特許請求の範囲】**【請求項 1】**

シリコン支持基板上に絶縁膜となるシリコン酸化膜（BOX）が形成され、該BOX上にトランジスタとなるシリコン層が形成されているSOI構造を有するSOIトランジスタにつき、前記SOIのデバイス内に放射線検出を行うMOSFETを形成させたSOIトランジスタであって、前記MOSFETにより放射線被曝量をモニタしながら放射線被曝により前記BOXに生じる電荷量をキャンセルさせることにより、放射線被曝耐性を向上させることを特徴とする放射線被曝耐性SOIトランジスタ。

【発明の詳細な説明】**【技術分野】**

10

【0001】

本発明は放射線被曝耐性を向上させた放射線被曝耐性SOIトランジスタに関する。

【背景技術】**【0002】**

本発明におけるSOIとは、学術用語である「Silicon On Insulator」の略語と同意である。図1に示したSOIトランジスタを用いた半導体装置は、その構造的な利点から、放射線が照射されたときに瞬間的に回路が誤動作するという不良が図2に示した通常用いられているバルクCMOSを用いた半導体装置よりも抑制される。しかしながら、図1に示すようなSOIの構造を有するトランジスタの下部には分厚いシリコン酸化膜（以下「BOX」という。）が存在するため、放射線被曝によりBOXに発生する正電荷によってトランジスタ特性の変動が生じる。そのため、定常的な放射線被曝の環境下で動作が可能な放射線被曝耐性は、通常のバルクCMOSよりも低い。この問題を解決するために、BOXに発生した正電荷を打ち消すに見合った電位をシリコン基板に印加する方法が提案されている（特許文献1、非特許文献1）。しかしながら、この提案ではシリコン基板に印加する電圧を被曝時間によって設定するため、放射線被曝量が一定でない場合は、シリコン基板に印加する電圧が高過ぎたり、低すぎたりするため、半導体装置の安定な動作にはつながらなかった。また、非定常の放射線被曝に対応することは困難であった。

20

【先行技術文献】**【特許文献】****【0003】**

30

【特許文献1】特開2003-69031号公報

【非特許文献】**【0004】**

【非特許文献1】J. R. Schwank et al., "Radiation Effects in SOI Technology," IEEE Trans. Nucl. Sci. vol. 50, no. 3, pp. 552-538, Jun. 2003.

【発明の概要】**【発明が解決しようとする課題】****【0005】**

前記の説明の様に、完全空乏型SOI素子を用いた半導体装置は通常のCMOS素子を用いた半導体装置よりも放射線被曝による瞬間的な誤動作が少ないので、宇宙環境等に代表されるような放射線被曝環境下での使用が検討されている。しかしながら、SOIトランジスタの下部に分厚いBOXを有する完全空乏型SOI素子では、放射線被曝により生じる電荷がBOX中に過度に蓄積されることにより、ある被曝量以上になると誤動作が発生するという不具合があった。

40

【0006】

前記の事情に鑑み、本発明は、高い放射線被曝耐性を有する放射線被曝耐性SOIトランジスタを提供することを目的とするものである。

【課題を解決するための手段】**【0007】**

本発明は、放射線被曝によりBOXに生じる電荷をモニタし、その蓄積電荷を打ち消す

50

に見合った電圧を自動的に設定できる回路を構成させた電界効果トランジスタ（以下「MOSFET」という。）を同デバイス内に形成させたことを特徴とする放射線被曝耐性SOIトランジスタである。さらに詳しくは、図3に示すように、放射線被曝により生じるBOX中の電荷量を計測するセンサ素子、及びセンサ素子が計測した電荷量を自動的に補償するための電圧を生じさせ前記BOX中の電荷量をキャンセルするように支持基板側にバイアスを印加させることにより、支持基板に前記補償電荷量を供給するための回路と、を有するMOSFETを同デバイス内に形成させることにより、放射線被曝により前記BOX中に生じる電荷量をモニタしながら、前記BOX中の蓄積電荷量を打ち消すことを可能にする放射線被曝耐性SOIトランジスタである。本発明におけるMOSFETとは、放射線被曝によりBOX中に生じる電荷を検出する検出用MOSFET、電荷を検出し計測された電荷量に応じてそれを自動的に補償する電圧を生じさせる電圧自動調整回路、及びその電圧印加により前記BOX中の電荷量を打ち消す電流発生回路（以下「SOI-MOSFET回路」ともいう。）とから構成される。

10

20

30

40

50

【発明の効果】

【0008】

本発明により、放射線被曝による電荷発生量をモニタしながら、放射線被曝量に見合ったバイアスを支持基板に印加できることから、放射線被曝量が高いときでも、また、放射線被曝が非定常なときでも、ほぼ同等な特性でSOI半導体装置を動作させることが可能である。さらに放射線被曝下でも支持基板側にマイナスの電圧がかかっているため、放射線によって発生した正電荷はこのバイアスに引き寄せられ、結果的にBOX中に発生する正電荷によるSOIトランジスタの特性変動も緩和される。また、非定常の予期し得ないような大きな放射線被曝に対しても、放射線損傷を抑制することが可能である。

【図面の簡単な説明】

【0009】

【図1】従来の完全空乏型SOI素子の構造を説明する断面概略図である。

【図2】従来のCMOS素子の構造を説明する断面概略図である。

【図3】放射線照射（被曝）によるBOX中の正電荷の発生と完全空乏型SOIトランジスタの特性変動を説明する図である。

【図4】本発明の実施例1におけるMOSFETの構造を示す断面概略図である。

【図5】本発明の実施例1における放射線被曝による電荷量の特性変動を計測するMOSFETの断面概略図である。

【図6】実施例1における補正電圧自動発生回路の断面概略図である。

【図7】実施例2におけるMOSFETの断面概略図である。

【図8】実施例3におけるMOSFETの断面概略図である。

【発明を実施するための形態】

【0010】

（比較例1）

図1は、従来の完全空乏型SOI素子の構造を示す。この構造は、放射線照射（被曝）によりBOX中に生じる電荷を消滅するための機構を備えていないので、放射被曝耐性が小さい。

【0011】

（比較例2）

図2は、従来のCMOS素子の構造を示す。この構造は、放射線照射（被曝）によりゲート酸化膜中に生じる電荷をNウエル（N型の部分）のSTI（Shallow Trench Isolationの略：トランジスタからの電流漏れを防ぐ仕組み。通常はSi基板に溝を掘り、絶縁物としてSiO₂を埋める。）に逃がす回路を有するものの、STIの蓄積電荷の変動を抑制するための機構を備えていないので、CMOS素子の動作安定性がよくない。

【0012】

（比較例3）

図3は、放射線照射（被曝）によるBOX中の正電荷の発生と完全空乏型SOIトラン

ジスタの特性変動を示す。放射線照射（被曝）によりゲート酸化膜中に生じる電荷は、一般にゲート酸化膜の厚みが厚いので、ゲート酸化膜の下部に支持基板バイアスを設けたとき、ゲート電圧 - ドレイン電流特性からわかるように、放射線照射（被曝）の前にすでにゲート電圧が発生し、そのゲート電圧により過度の電荷が蓄積されるという事態が生じるおそれがある。

【0013】

（実施例1）

本発明は、放射線被曝によりBOX（3）に発生するチャージ量を図4に示すMOSFETのダイオード接続の閾電圧（以下「 V_t 」という。）により、検出する。図4に示すMOSFETはシリコン支持基板（1）に形成されており、ここでは、支持基板（1）はN型にドーパされたシリコンとしている。この支持基板（1）に反対の極性となるIII族のドーパント、例えばボロンを注入することで、P拡散層（2）を形成する。このMOSFETのゲート酸化膜はBOX（3）であり、ゲート電極はSOI層（4）となる。支持基板（1）、P拡散層（2）、ゲート電極（4）はコンタクトを介してアルミ配線層（5）に接続されている。また、このアルミ配線層（5）によってこのMOSFETのゲートとドレインは接続されており、またソースと支持基板も接続されており、MOSFETのダイオードが構成されている。さらにこのダイオードは上記アルミ配線層（5）を介して所望の回路箇所に接続される。このMOSFETの放射線被曝前の電流-電圧特性は、図5に示すような特性となる。この時の電流の立ち上がりがかかる際の電圧を V_t である。ここでは、被曝前の V_t はほぼ0ボルトであることが望ましく、ゲート電極（4）の下のチャネルの不純物濃度を V_t がほぼ0ボルトになるように調整しても良い。放射線被曝により、BOX（3）に正の電荷が発生し、結果として電流-電圧特性が図5に示すように負の方向にシフトする。この負への V_t シフト分がまさにBOX（3）に発生する正電荷であり、そのままこのシフト電圧分をSOIトランジスタ下部に設けた支持基板と逆極性のP拡散層（2）に印加すれば、BOX（3）で発生した電荷をキャンセルすることができる。そのための電圧自動調整回路、電荷検出用の検出用MOSFET及び電流発生回路で構成された本発明におけるMOSFETを図6に示す。この回路に外部から例えばマイナス15V程度の電圧を入れることで、前記MOSFETの V_t 値に従い、またBOX中に発生する正電荷と対応して、SOIトランジスタの下部のP拡散層は0～15Vの範囲で電位がかかることになり、放射線照射で変動した特性を補償し特性変動を抑えることができる。尚、ここでは電圧はマイナス15Vとしているのは、実験からBOX（3）の厚みが200nmの場合、放射線被曝量が20～50kGyのときにBOX中に発生する正電荷は飽和し、約マイナス10Vからマイナス12Vが最大の補正に必要な電圧となることを見積もっているからである。この電圧はBOX（3）の膜厚に依存しており、BOX（3）が厚い場合、この回路に印加する電圧をそれに見合うだけ負の方向に高くする必要はある。逆にBOXが薄い場合は、それに見合うだけ負電圧を低くすることができる。また、このように高電圧がMOSFETに印加されるが、MOSFETのソースおよびドレインがSOI側のシリコンではなく支持基板側のシリコンに形成しているため、高耐圧化は容易にできる。また、この電圧自動調整回路は定電流源を用いているが、単純には比較的高い抵抗値の抵抗に置き換えることでより簡便な回路とすることができる。

また、図3に示した従来の完全空乏型SOIトランジスタが示すゲート電圧 - ドレイン電流の関係と、本発明放射線被曝耐性SOIトランジスタが示す図5に示したゲート電圧 - ドレイン電流の関係とは全く異なるものである。本発明は、放射線照射（被曝）の前には何らのゲート電圧が発生せず、また放射線照射（被曝）によりゲート電圧が発生するものの、その電圧値は閾値として自動的に任意設定制御することが可能であるので、放射線被曝による蓄積電荷量の変動の影響を受けるおそれがほとんどない。

【0014】

（実施例2）

実施例2では図7に示すようにMOSFETをPwell（P型の部分）で囲まれたNwell（N型の部分）で形成しており、支持基板をグランドに固定する必要はない。

【 0 0 1 5 】

(実 施 例 3)

実施例 3 は、支持基板が P 型の場合の本発明の適用例である。M O S F E T は P 型が適しているため、P 型の支持基板の場合は図 8 で示したように P 型 M O S F E T を作るため、支持基板中に Nwell (N 型の部分) を形成する。さらにその Nwell 中に P 型拡散層を作り、ソースとドレインとし、ゲート電極は実施例 1 と同等に形成することで P 型支持基板中に P 型の検出用 M O S F E T を形成することができる。

【 産 業 上 の 利 用 可 能 性 】

【 0 0 1 6 】

本発明は、放射線被曝耐性を大幅に向上することができる放射線被曝耐性 S O I トランジスタであるので、高い放射線被曝環境下でも、S O I トランジスタを用いたイメージング等の計測を行うのに利用することができる。

【 符 号 の 説 明 】

【 0 0 1 7 】

- (1) ... シリコン支持基板
- (2) ... P 型拡散層
- (3) ... B O X
- (4) ... S O I 層
- (5) ... アルミ配線

【 図 1 】

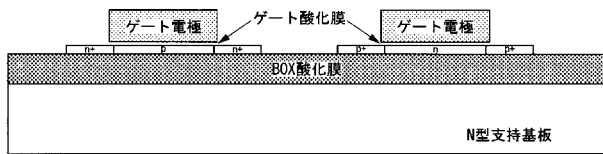


図 1

【 図 3 】

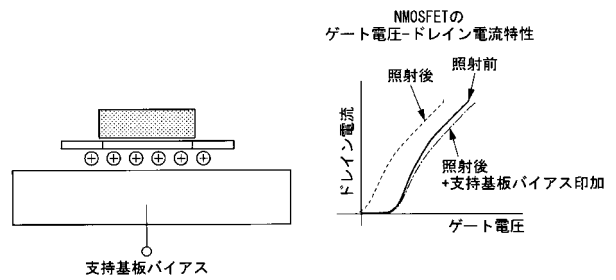


図 3

【 図 2 】

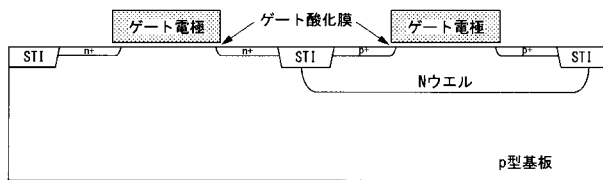


図 2

【 図 4 】

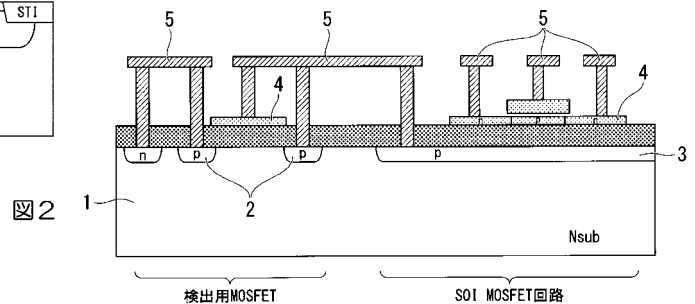


図 4

【 図 5 】

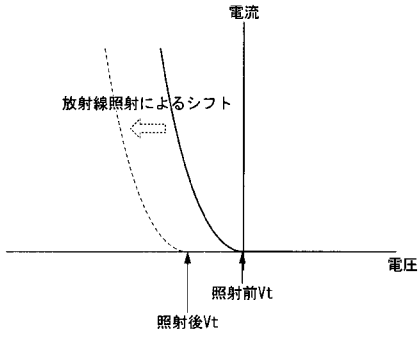


図5

【 図 7 】

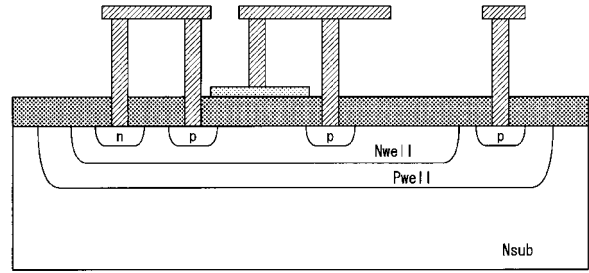


図7

【 図 6 】

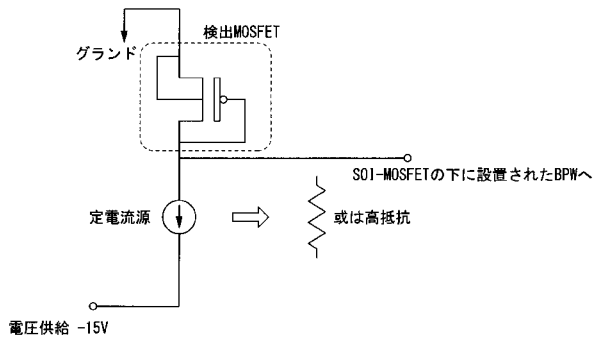


図6

【 図 8 】

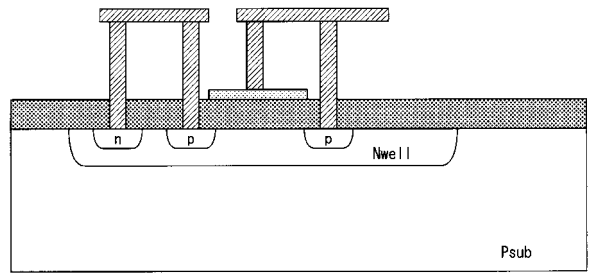


図8

フロントページの続き

(51)Int.Cl. F I テーマコード(参考)

H 0 1 L 29/868 (2006.01)
H 0 1 L 21/8234 (2006.01)
H 0 1 L 27/088 (2006.01)

Fターム(参考) 5F048 AA06 AC01 BA01 BA16 BA19 BA20 BC18 BD04 BE02 BE03
BE05 BE09 BF02 BF15 BF16 BF18
5F110 AA14 CC02 DD05 DD13 DD22 GG02 NN74