

線形増幅型イメージング検出器の開発

Development status of monolithically integrated linear-avalanche detector using SOI-technology

浜崎竜太郎^A ryutaro@post.kek.jp



新井康夫^B, 倉知郁夫^B, 三好敏喜^B, 小山晃広^C, 島添健次^C 他SOIPIXグループ (A.総研大 B.KEK C.東大工)

SOI (Silicon-On-Insulator) Pixel Detector

バンプボンディングによる従来のセンサ層と回路層の一体型Hybrid検出器から、2枚のシリコンウェハを貼り合わせたSOI検出器の開発を行っている

利点

- ☑ 複雑な回路を載せれる
- ☑ 小型化、高速化
- ☑ 放射線耐性、温度耐性

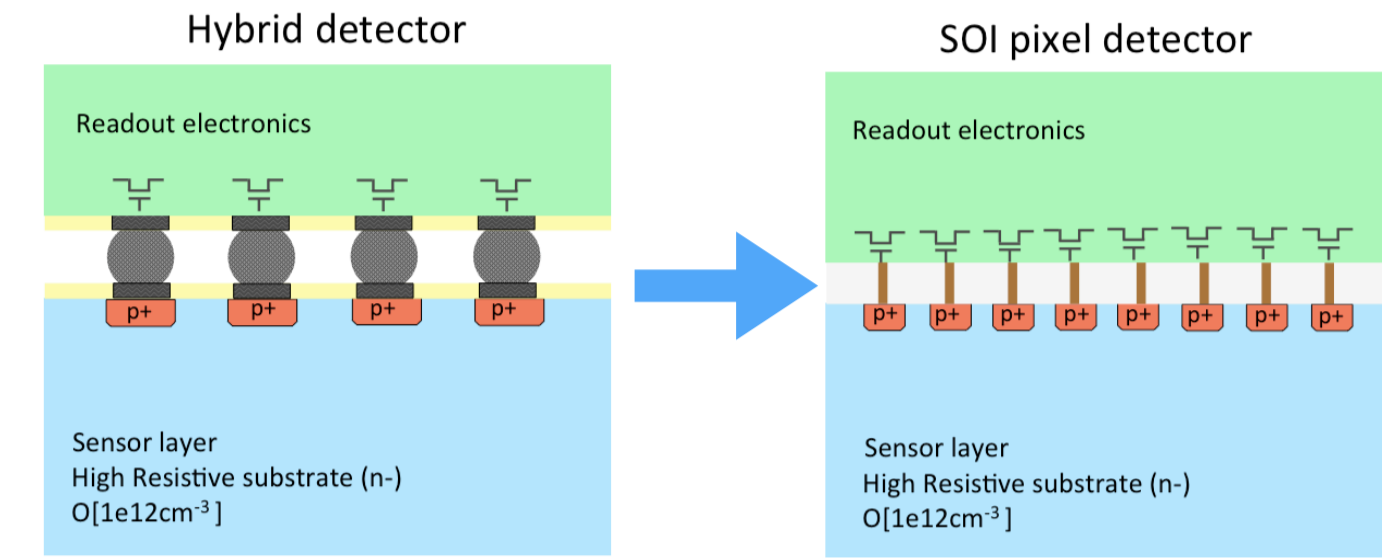


図1. Hybrid検出器とSOI検出器

APD (Avalanche-PhotoDiode)

PN接合部に高電場を印加することにより、生成した信号（電子・正孔）を雪崩的に増倍させる。線形領域のリニアモードで駆動させる

利点

- ☑ 軟X線/低強度の可視光に感度有
- ☑ 10~100倍の線形増倍によるSN向上
- ☑ エネルギー情報と位置情報を失わない

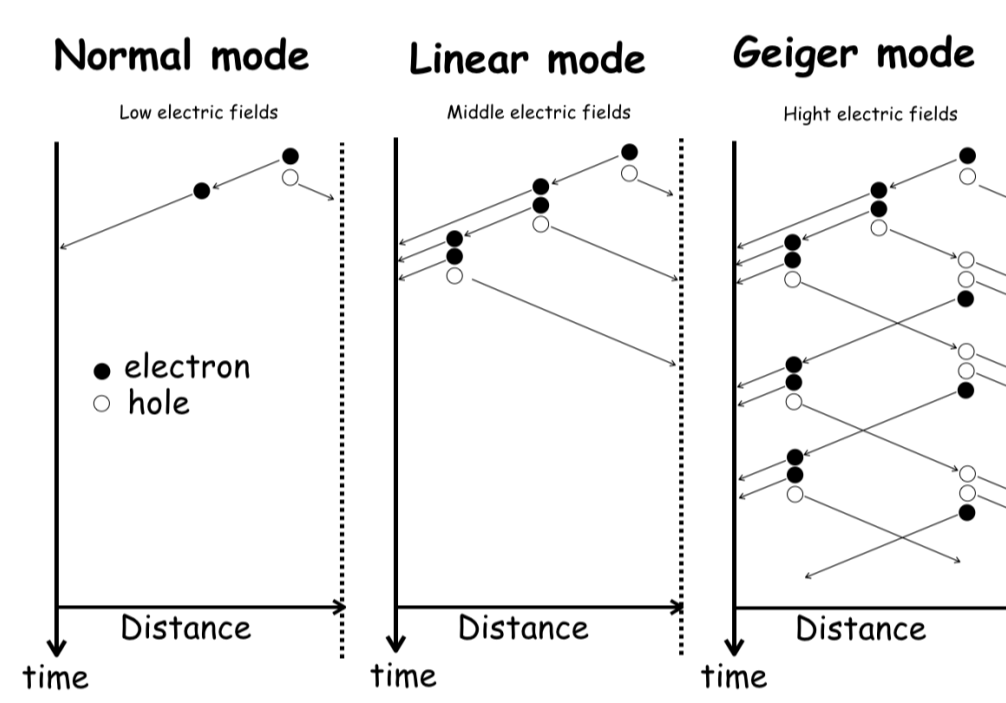


図2. 駆動電圧による増倍を表す模式図

SOIAPD Pixel Detector

SOI Pixel Detectorのセンサ部分をアバランシェフォトダイオードの構造にすることで、内部ゲインの有し、複雑な回路が搭載可能なイメージング検出器の開発を行っている

利点

- ☑ SOI Pixel検出器の利点（複雑な信号処理回路の搭載etc..）
- ☑ APD検出器の利点(10~100倍の線形増倍によるSN向上etc..)
- ☑ 素粒子物理実験をはじめ幅広いアプリケーションが可能

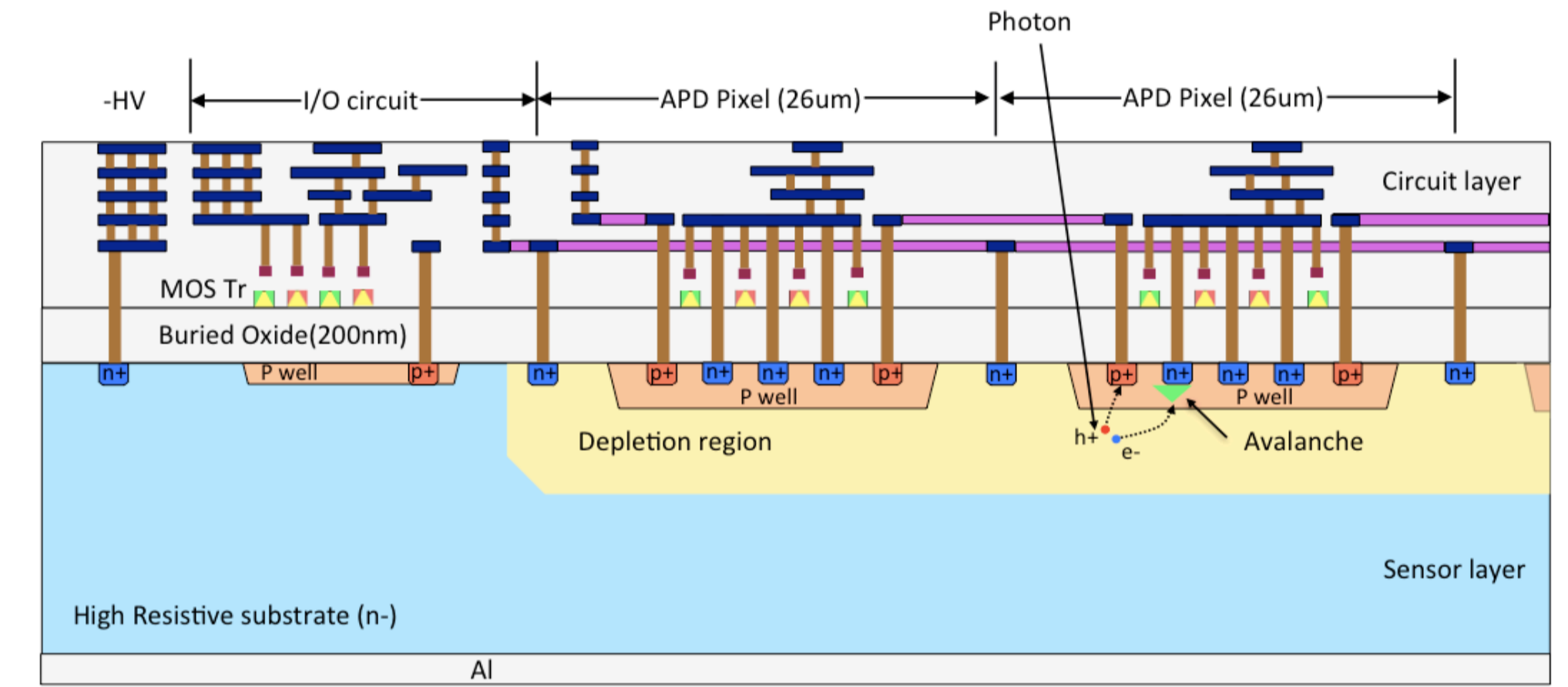


図3. SOIAPDの模式図

Test chip measurement

2015年度に0.2um SOI-CMOSプロセスを用いて、N+/Pwell/NsubのDouble Photo Diode構造を採用した試作機を作製PN接合のエッジ部で局所的に電場を集中させるため、ガードリングは未実装

Test chip(1 pixel)において、650nmの可変波長スポットレーザー (spot size:20um,Frequency:20Hz,Pulse width: 5ns) で表面酸化膜側より照射し、22.5倍の増倍を確認した

SOIAPD Test chip

- FY15-1
- 10x10arrays
- 26um/pixel size
- N+/Pwell/Nsub.
- APD for Linear-mode

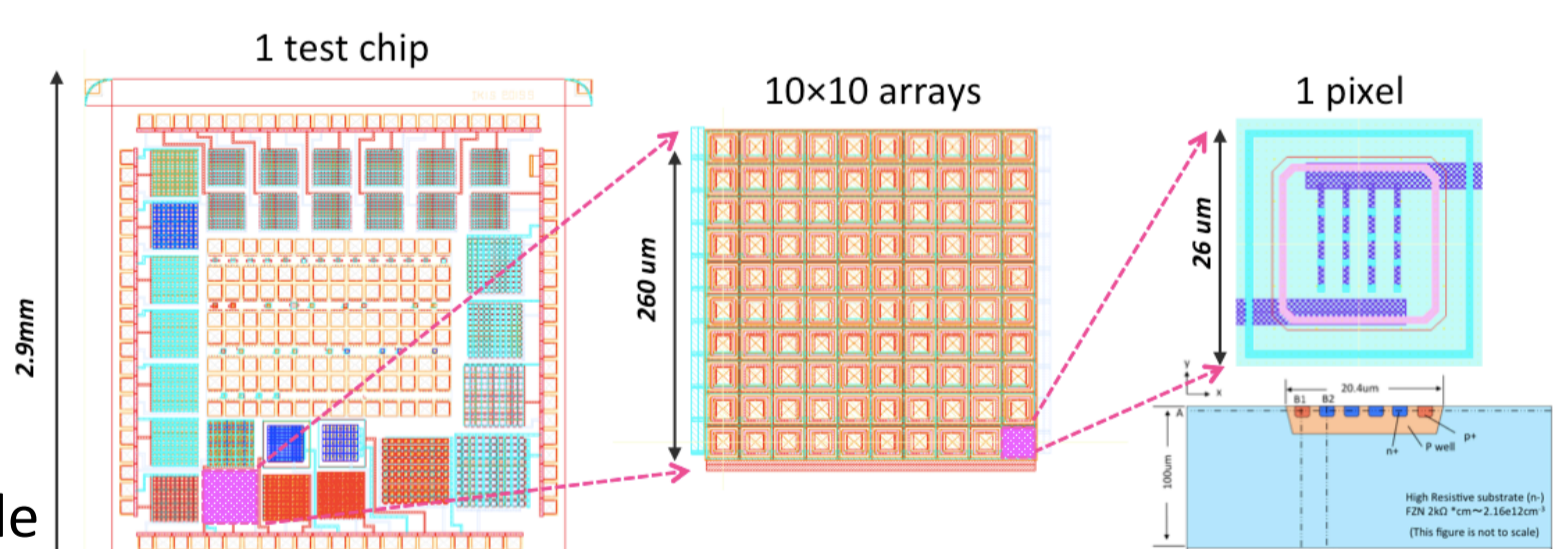


図4. SOIAPDのTest chip rayout

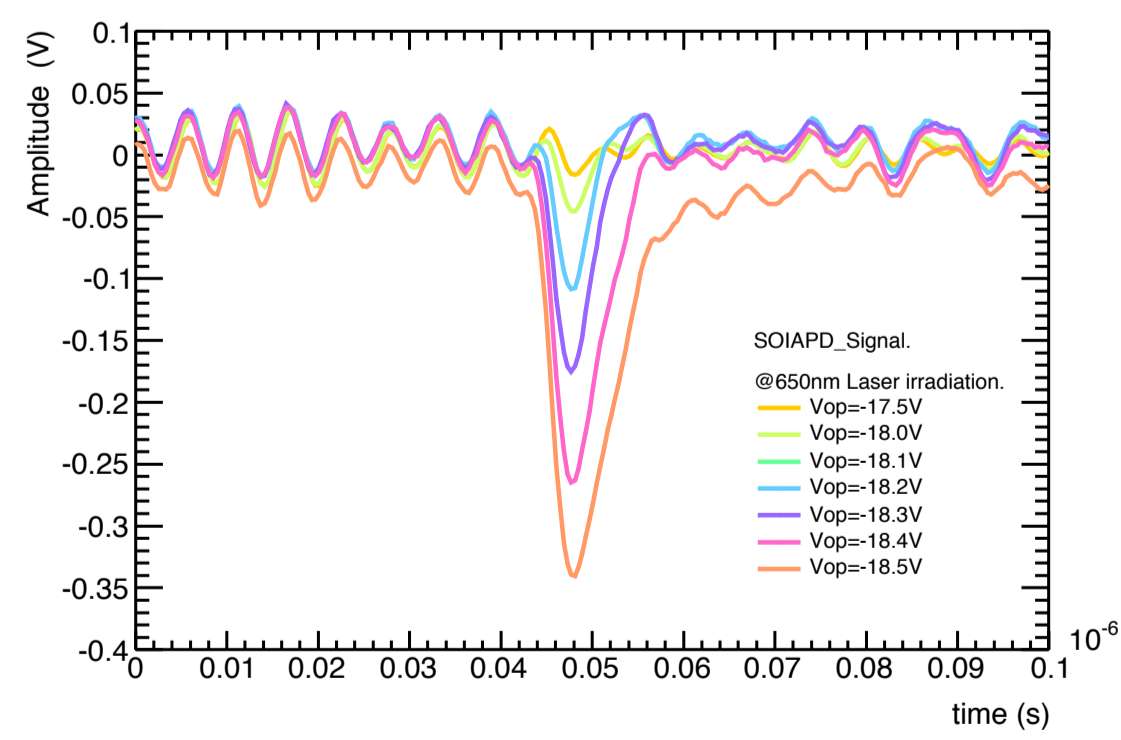


図5. レーザー照射時の過渡応答

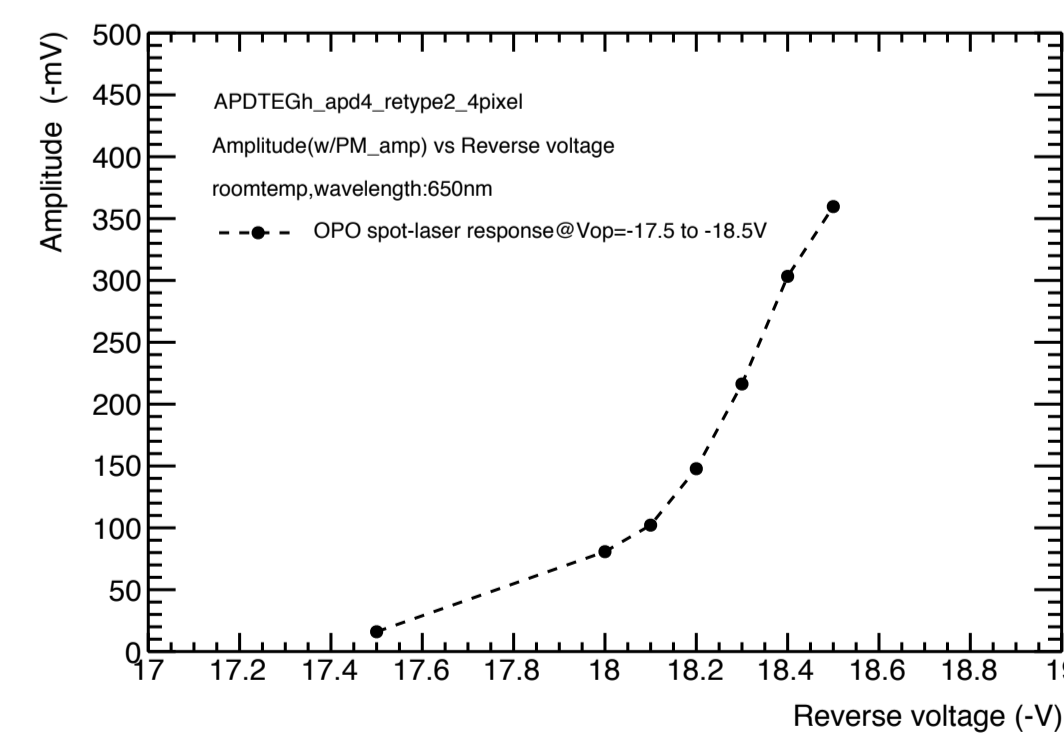


図6. レーザー照射時の波高値

TCAD simulation

低濃度基板を使用することにより、空乏層を広げて広帯域を目指す。そこで、TCADシミュレーションを利用して、逆バイアスにおける空乏層の広がり进行评估した。またPN接合エッジ部に強い局所電場(800kV/cm)の集中を再現した

Semiconductor device simulation

- Using HyENXSS TCAD with device simulator
 - HyENXSS (Hyper Environment for Exploration of Semiconductor Simulation)
 - TCAD (Technology Computer Aided Design)
- Simulated depleted region and Electric field density operated at 0,-10,-20[V]

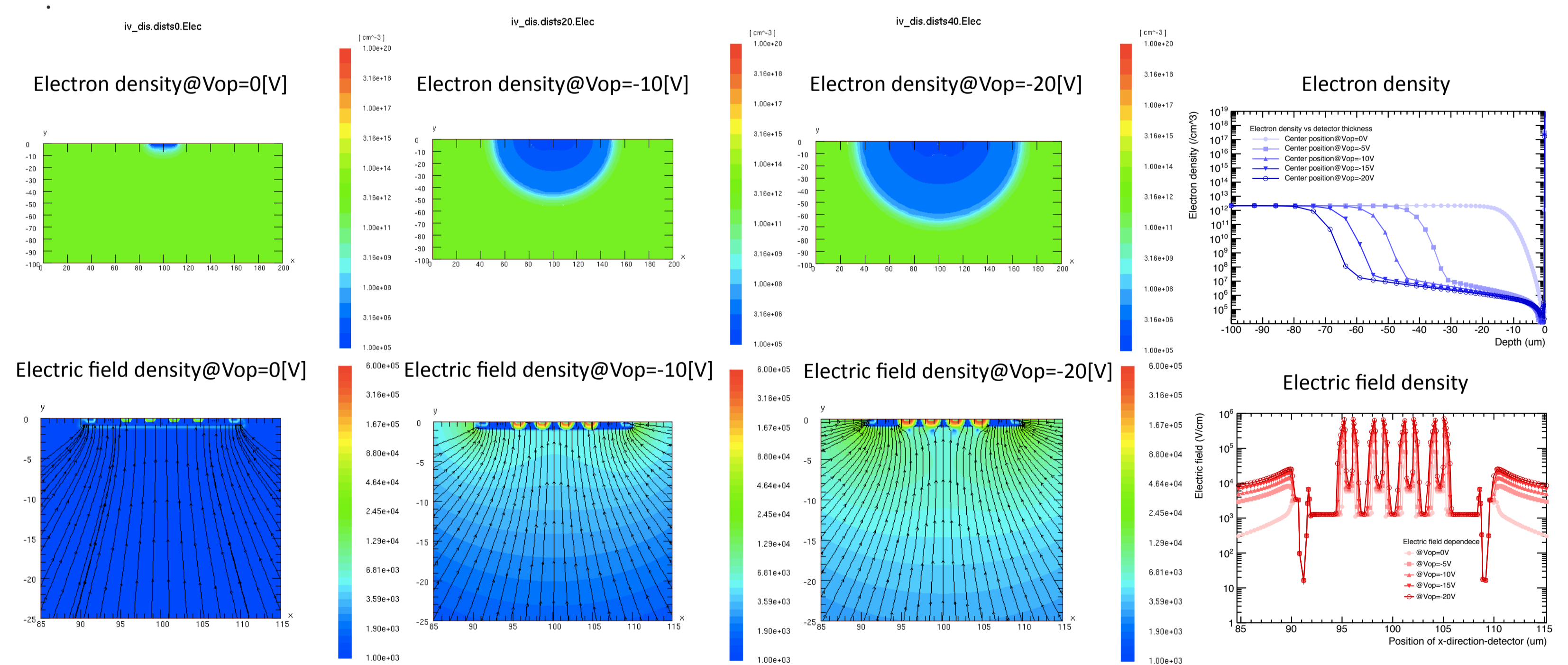


図7.2Dにおける電子濃度、電場密度のTCADシミュレーション

Result

- Depleted region:7.7um@0V,51.0um@-10V,68.5um@-20V
- The electric field is concentrated at the edge region(~800kV/cm)

Conclusion

- 線形増幅型の2次元イメージング検出器SOIAPDのセンサ部の開発を行っている
- APDの動作モード：リニアモード、APDの構造：Double Photo Diode構造を採用した
- 650nmのスポットレーザーを1pixelに照射、基準バイアスから22.5倍の増倍を確認した
- 空乏層の広がり方と局所電場集中において、TCADを用いて再現した

Reference

- S.L. Miller, "Ionization Rates for Holes and Electrons in Silicon," Phys.Rev.105,1246(1957).
- R.J.McINTYRE "Multiplication Noise in Uniform Avalanche Diodes"IEEE(1966)
- M.A.Karami,Tunneling in submicron CMOS single-photon avalanche diodes Chinese optics letters(2014)